

วงจรกรองความถี่โหมดกระแสแบบหลายหน้าที่โดยใช้ VDTAs

Current-mode biquad filter using VDTAs

วรชัย ศรีสมุดคำ¹ วินัย ใจกล้า² และ โกศล พัทธกัญญาพรค³^{1,2,3}สาขาวิชาวิศวกรรมคอมพิวเตอร์ มหาวิทยาลัยราชภัฏเพชรบูรณ์ 83 หมู่ 11 ถ.สระบุรี-หล่มสัก ต.สะเดียง อ.เมือง จ.เพชรบูรณ์

โทรศัพท์ 056-717100 ต่อ 1490 E-mail: hs5xij@hotmail.com, koson @pcru.ac.th

วิศวกรรมศาสตรบัณฑิต สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 1 ซอยฉลองกรุง 1 แขวงลาดกระบัง เขตลาดกระบัง กรุงเทพฯ

โทรศัพท์ 02-3298000 ต่อ 3689, 3723 E-mail: kawinai@kmitl.ac.th

EL08

บทความวิจัยนี้นำเสนอวงจรกรองความถี่โหมดกระแสหลาย

หน้าที่ทำหน้าที่ได้ 3 แบบคือ ความถี่ต่ำผ่าน (LP), ความถี่สูงผ่าน

(HP) และแถบความถี่ผ่าน (BP) ด้วยอุปกรณ์ Voltage Differencing

Transconductance Amplifiers (VDTA) โดยสามารถควบคุมค่าคลอติดี

และค่าความถี่โหมดได้ด้วยวิธีการทางอิเล็กทรอนิกส์และอิสระ

กันและกันโดยวงจรประกอบด้วย VDTAs 2 ตัว ตัว

แรกมีขั้วต่อกราวด์จำนวน 2 ตัว และตัวด้านหน้าต่อลงกราวด์จำนวน

1 ตัว ผลการจำลองของวงจรเหมาะสมกับการพัฒนาเป็นวงจรรวม ผลการ

จำลองด้วยโปรแกรม PSPICE สอดคล้องกับที่ทำการวัดไว้ด้วยวิธีโหมด

และค่าความถี่โหมดได้เท่ากับ 297 μ W โดยใช้แหล่งจ่ายแรงดัน ± 0.9 โวลต์

วงจรกรองความถี่, VDTA, โหมดกระแส

This article presents a current-mode universal biquadratic

filter using 3 functions: low-pass (LP), high-pass (HP) and

band-pass (BP), based-on voltage differencing transconductance

amplifiers (VDTA). The features of the circuit are that: the quality factor

and the center frequency can be controlled orthogonally and electronically via

input voltages. The circuit description is very simple, consisting

of 2 grounded capacitors and 1 grounded resistor, the

circuit is very suitable to further develop into an integrated

circuit. The PSPICE simulation results are depicted. The given results

are in good agreement with the theoretical anticipation. The maximum power

consumption is approximately 297 μ W at ± 0.9 V power supply voltages.

VDTA, Current-mode,

1. บทนำ

ความพยายามที่จะลดแรงดันแหล่งไฟเลี้ยงในวงจรอิเล็กทรอนิกส์ในช่วงทศวรรษที่ผ่านมา ซึ่งเป็นความต้องการที่จะนำมาใช้กับอุปกรณ์ไร้สายที่ใช้แบตเตอรี่จ่ายเป็นแหล่งกำลังงาน การทำงานของวงจรอิเล็กทรอนิกส์โหมดกระแสจึงเป็นทางเลือกที่เหมาะสมกับข้อกำหนดดังกล่าว ซึ่งมีข้อดีคือ มีช่วงพรีสพลิตสูง มีแบนด์วิดท์กว้าง และบริโภคกำลังงานต่ำ [1-2]

วงจรกรองความถี่เป็นวงจรที่มีความสำคัญในงานด้านวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์เป็นอย่างมาก ซึ่งถูกใช้อย่างกว้างขวางในระบบต่างๆ เช่น ระบบสื่อสาร ระบบเครื่องมือวัด และระบบควบคุม [3-4] เป็นต้น หนึ่งในวงจรกรองความถี่ที่ได้รับความนิยมเป็นอย่างมากคือ วงจรกรองความถี่ที่มีหนึ่งอินพุตและให้เอาต์พุตหลายหน้าที่ต่างกัน (Single-Input Multiple-Output: SIMO) ได้มีผู้นำเสนอวงจรกรองแบบหลายหน้าที่โดยใช้อุปกรณ์แอกทิฟต่างๆ [5-12] ซึ่งจากการศึกษาวงจรตามที่มีผู้นำเสนอไว้ดังกล่าว พบว่ายังมีจุดด้อยต่อไปนี้

- ค่าคลอติดีแฟคเตอร์และความถี่โหมดไม่สามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์ [5-9]

- ใช้ตัวอุปกรณ์พาสซีฟเป็นจำนวนมาก [5-6, 8, 10]

- ใช้ตัวเก็บประจุแบบลอยซึ่งไม่เหมาะสมที่จะสร้างเป็นวงจรรวม [11-12]

จากปัญหาดังกล่าวข้างต้น งานวิจัยนี้มีวัตถุประสงค์เพื่อนำเสนอวงจรกรองความถี่โหมดกระแสหลายหน้าที่โดยใช้อุปกรณ์แอกทิฟ คือ VDTAs เป็นอุปกรณ์หลักซึ่งได้มีผู้นำเสนอไว้ [13]

2. หลักการและผลการจำลอง

2.1 หลักการทำงานของ VDTA

เนื่องจากอุปกรณ์หลักของวงจรที่นำเสนอประกอบไปด้วย VDTA หัวข้อนี้จึงขอกล่าวถึง VDTA พอสังเขป ซึ่งความสัมพันธ์ของกระแสและแรงดันของ VDTA แสดงด้วยสมการเชิงเมตริกซ์ได้ดังนี้

บทความวิจัย

การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้ามหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 8

Proceedings of the 8th Conference of Electrical Engineering Network of Rajamangala University of Technology 2016 (EENET 2016)

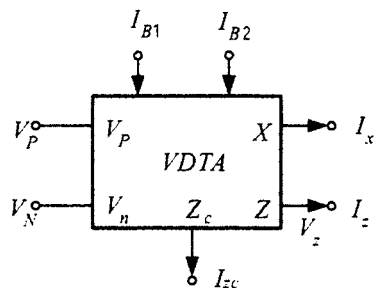
$$\begin{bmatrix} I_Z, -I_{Zc} \\ I_{X+} \\ I_{X-} \end{bmatrix} = \begin{bmatrix} g_{m1} & -g_{m1} & 0 \\ 0 & 0 & g_{m2} \\ 0 & 0 & -g_{m2} \end{bmatrix} \begin{bmatrix} V_P \\ V_N \\ V_Z \end{bmatrix} \quad (1)$$

โดย VDTA ที่มีโครงสร้างเป็นเทคโนโลยีซีเอ็มอส (CMOS Technology) สามารถปรับค่าขยายความนำถ้ายอน g_m ได้ โดยค่ากระแสไบแอสจากภายนอก ค่าขยายความนำถ้ายอนสามารถแสดงได้ดังสมการที่ (2)-(3)

$$g_{m1} = \sqrt{k_1 I_{B1}} \quad (2)$$

$$g_{m2} = \sqrt{k_2 I_{B2}} \quad (3)$$

เมื่อ k_1 และ k_2 เป็นค่าพารามิเตอร์ทรานคอนดักแตนซ์ของทรานซิสเตอร์ โดยมี I_{B1} และ I_{B2} เป็นกระแสไบแอสภายนอก สัญลักษณ์ของ VDTA แสดงได้ดังรูปที่ 1



รูปที่ 1 สัญลักษณ์ของ VDTA

2.2 วงจรกรองความถี่โหมดกระแสหลายหน้าที่ที่นำเสนอ

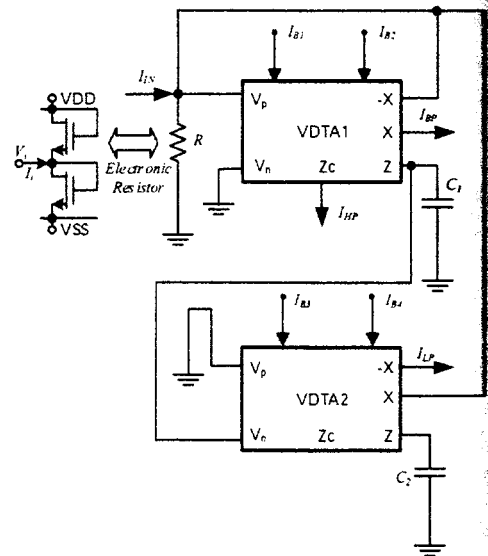
วงจรที่นำเสนอเป็นวงจรกรองความถี่หลายหน้าที่ที่โหมดกระแสที่เอาต์พุตมีเพาเวอร์สูง 3 หน้าที่คือ กรองความถี่ต่ำผ่าน (I_{LP}) กรองความถี่สูงผ่าน (I_{HP}) และกรองแถบความถี่ผ่าน (I_{BP}) ดังแสดงในรูปที่ 2 เมื่อทำการวิเคราะห์วงจรกรองความถี่ที่นำเสนอจะได้สมการเอาต์พุตตามหน้าที่ต่างๆ ดังนี้

$$\frac{I_{LP}}{I_{in}} = \frac{-\frac{g_{m1}g_{m3}g_{m4}R}{C_1C_2}}{s^2 + \frac{g_{m1}g_{m2}R}{C_1}s + \frac{g_{m1}g_{m3}g_{m4}R}{C_1C_2}} \quad (4)$$

$$\frac{I_{HP}}{I_{in}} = \frac{\frac{g_{m1}Rs^2}{C_1}}{s^2 + \frac{g_{m1}g_{m2}R}{C_1}s + \frac{g_{m1}g_{m3}g_{m4}R}{C_1C_2}} \quad (5)$$

และ

$$\frac{I_{BP}}{I_{in}} = \frac{\frac{g_{m1}g_{m2}R}{C_1}}{s^2 + \frac{g_{m1}g_{m2}R}{C_1}s + \frac{g_{m1}g_{m3}g_{m4}R}{C_1C_2}} \quad (6)$$



รูปที่ 2 วงจรกรองความถี่ที่นำเสนอ

สำหรับตัวต้านทาน R จะสามารถสร้างได้จากมอสทรานซิสเตอร์ [14] ทำหน้าที่สภาวะอิมิตและมิกนสมบัตินี้เหมือนกันทุกค่าความต้านทานสามารถกำหนดได้คือ

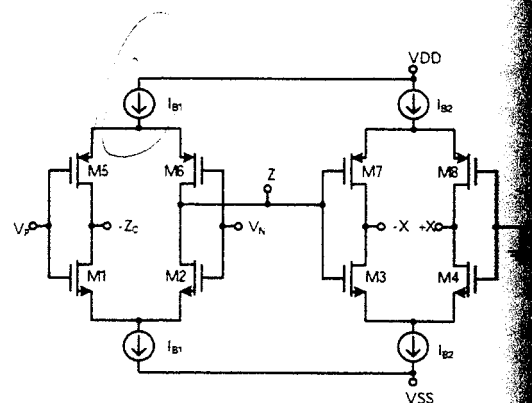
$$R = \frac{V_i}{I_i} = \frac{L}{2\mu C_{ox} W(V_{DD} - V_{TH})}$$

โดยที่ V_{TH} คือแรงดันเทรชโฮล และ V_{DD} คือแหล่งจ่ายแรงดัน (4)-(6) สามารถเขียนสมการของความถี่โพลและควอลิตี้แฟกเตอร์

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m3}g_{m4}R}{C_1C_2}}$$

และ

$$Q_0 = \frac{1}{g_{m2}} \sqrt{\frac{g_{m3}g_{m4}}{g_{m1}R}}$$



รูปที่ 3 โครงสร้างภายใน VDTA

2.1 วงจรที่นำเสนอ

วงจรกรองความถี่ต่ำเสนอหาได้ดังนี้

$$S_{g_{m1}}^{Q_0} = S_{g_{m2}}^{Q_0} = \frac{1}{2}; S_{C_1}^{Q_0} = S_{C_2}^{Q_0} = -\frac{1}{2} \quad (10)$$

$$S_{g_{m1}}^{Q_0} = \frac{1}{2}; S_{C_2}^{Q_0} = S_{g_{m1}}^{Q_0} = -\frac{1}{2}; S_{g_{m3}}^{Q_0} = 1; S_{g_{m4}}^{Q_0} = -1 \quad (11)$$

2.2 ผลการจำลองการทำงาน

เพื่อเป็นการยืนยันและทดสอบสมรรถนะของวงจรที่นำเสนอ จึงได้จำลองการทำงานของวงจรผ่านโปรแกรม PSPICE สำหรับทรานซิสเตอร์ชนิด PMOS และ ชนิด NMOS ที่ใช้ในการจำลองการทำงานของวงจรได้ใช้พารามิเตอร์ 0.18μm TSMC CMOS technology [15] ซึ่งโครงสร้างภายในได้แสดงในรูปที่ 3 โดย VDTA ที่ใช้อัตราส่วนของทรานซิสเตอร์แสดงในตารางที่ 1

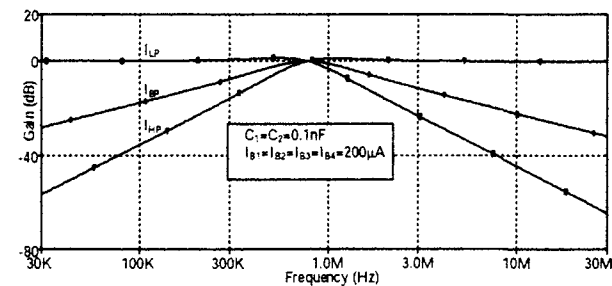
2.2 ผลการจำลองการทำงาน

เพื่อเป็นการยืนยันและทดสอบสมรรถนะของวงจรที่นำเสนอ จึงได้จำลองการทำงานของวงจรผ่านโปรแกรม PSPICE สำหรับทรานซิสเตอร์ชนิด PMOS และ ชนิด NMOS ที่ใช้ในการจำลองการทำงานของวงจรได้ใช้พารามิเตอร์ 0.18μm TSMC CMOS technology [15] ซึ่งโครงสร้างภายในได้แสดงในรูปที่ 3 โดย VDTA ที่ใช้อัตราส่วนของทรานซิสเตอร์แสดงในตารางที่ 1

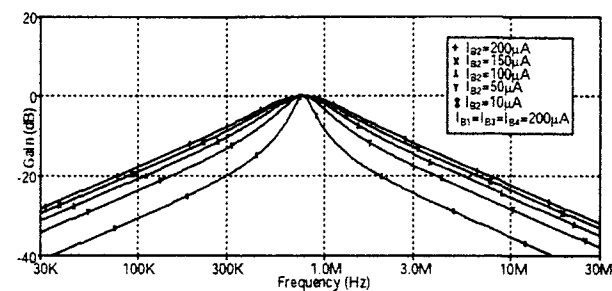
ตารางที่ 1 ขนาดอัตราส่วนของทรานซิสเตอร์

T i		
M1-M4	5.4	0.18
M5-M8	18	0.18

โดยกำหนดให้ VDTA ทำงานที่แรงดัน $\pm 0.9V$ ตัวเก็บประจุ $C_1 = C_2 = C = 0.1nF$, $I_{B1} = I_{B2} = I_{B3} = I_{B4} = 150\mu A$ ผลการจำลองการทำงานแสดงดังรูปที่ 4 พบว่าแสดงผลตอบสนองความถี่คือ ความถี่ต่ำผ่าน (LP), ความถี่สูงผ่าน (HP) และ แถบความถี่ผ่าน (BP)



รูปที่ 4 ผลตอบสนองความถี่ของวงจรที่นำเสนอ



รูปที่ 5 ผลตอบสนองแถบความถี่ผ่าน (BP) โดยการควบคุมกระแสไบอัส I_{B3} ที่ค่าต่างกัน

ผลการจำลองการทำงานการควบคุมค่าควอลิตี้แฟกเตอร์แสดงดังรูปที่ 5 โดยการปรับกระแส I_{B2} ที่ค่าต่างๆ โดยค่าของกระแสที่ปรับจะแปร

$$\beta_p g_{m1} V_p - \beta_n g_{m1} V_n; I_x = \alpha_z g_{m2} V_z; \quad (12)$$

$$\frac{\alpha_{z2} \beta_{p1} \beta_{n2} g_{m1} g_{m3} g_{m4} R}{C_1 C_2} + s \frac{\alpha_{z1} \beta_{p1} g_{m1} g_{m2} R}{C_1} + \frac{\alpha_{z2} \beta_{p1} \beta_{n2} g_{m1} g_{m3} g_{m4} R}{C_1 C_2} \quad (13)$$

$$\frac{\beta_{p1} g_{m1} R s^2}{C_1} + s \frac{\alpha_{z1} \beta_{p1} g_{m1} g_{m2} R}{C_1} + \frac{\alpha_{z2} \beta_{p1} \beta_{n2} g_{m1} g_{m3} g_{m4} R}{C_1 C_2} \quad (14)$$

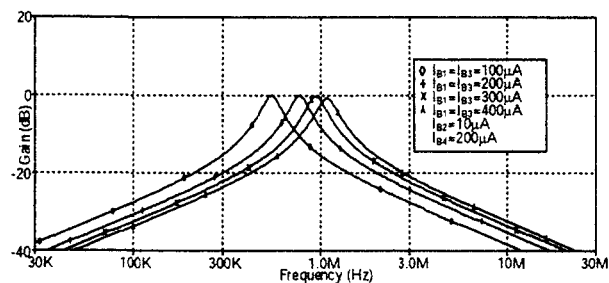
$$\frac{s \frac{\alpha_{z1} \beta_{p1} g_{m1} g_{m2} R}{C_1}}{C_1} + s \frac{\alpha_{z1} \beta_{p1} g_{m1} g_{m2} R}{C_1} + \frac{\alpha_{z2} \beta_{p1} \beta_{n2} g_{m1} g_{m3} g_{m4} R}{C_1 C_2} \quad (15)$$

ผลการที่ (12) แสดงถึงพารามิเตอร์ β_p , β_n ซึ่งเป็นค่าที่จะทำให้เกิดค่าผิดพลาดของการส่งผ่านแรงดัน V_p ไปเป็น I_x ส่วน β_z เป็นค่าเบี่ยงเบนไปจาก 1 ซึ่งทำให้เกิดค่าผิดพลาดของการส่งผ่านแรงดันจาก V_z ไปเป็นกระแส I_x และเมื่อมีการเกิดข้อผิดพลาดที่อาจเกิดความผิดพลาดนี้แล้ว สามารถหาสมการเอาต์พุตที่ต่างกันได้ตามสมการที่ (14)-(16) และได้สมการความถี่โพลและควอลิตี้แฟกเตอร์ในกรณีที่อาจเกิดความผิดพลาดจากการส่งผ่านแรงดันและกระแสได้เป็น

$$\omega_0 = \sqrt{\frac{\alpha_{z2} \beta_{p1} \beta_{n2} g_{m1} g_{m3} g_{m4} R}{C_1 C_2}} \quad (16)$$

$$Q_0 = \frac{1}{g_{m2}} \sqrt{\frac{\alpha_{z2} g_{m3} g_{m4}}{\beta_{p1} g_{m1} R}} \quad (17)$$

ผันกลับกับค่าควอลิตี้แฟกเตอร์ และผลการจำลองการทำงานควบคุมค่าความถี่โพลโดยการปรับกระแส I_{B1} และ I_{B3} โดยกำหนดให้กระแสทั้งสองมีค่าเท่ากันในการปรับค่าแต่ละครั้ง ซึ่งค่าของกระแสทั้งสองแปรผันตรงกับค่าความถี่โพลที่ได้ ดังแสดงในรูปที่ 6



รูปที่ 6 ผลตอบสนองแถบความถี่ผ่าน (BP) โดยการควบคุมกระแสไบอัส I_{B1} และ I_{B2}

3. บทสรุป

บทความวิจัยนี้ได้นำเสนอวงจรกรองความถี่โหมดกระแสหลายหน้าที่ โดยที่เอาต์พุตมีค่าสูงทำหน้าที่ได้ 3 แบบคือ ความถี่ต่ำผ่าน (LP), ความถี่สูงผ่าน (HP) และ แถบความถี่ผ่าน (BP) ด้วยอุปกรณ์แอคทีฟ VDTA โดยสามารถควบคุมค่าควอลิตี้แฟกเตอร์ และค่าความถี่โพล ได้ด้วยวิธีการทางอิเล็กทรอนิกส์และอิสระจากกัน ผ่านกระแสอินพุตไบอัส โดยวงจรประกอบเพียง VDTAs 2 ตัว ตัวเก็บประจุต่อกราวด์ 2 ตัว และตัวต้านทานต่อกราวด์ 1 ตัว โครงสร้างของวงจรที่นำเสนอเหมาะสำหรับการพัฒนาเป็นวงจรรวม ผลการจำลองด้วยโปรแกรม PSPICE สอดคล้องกับที่คาดการณ์ไว้ อัตราบริโภคกำลังงานมีค่าเท่ากับ 297 μ W โดยใช้แหล่งจ่ายแรงดัน ± 0.9 โวลต์

เอกสารอ้างอิง

- [1] Toumazou C, Lidgey FJ, Haigh DG.: Analogue IC design: the current-mode approach. London: Peter Peregrinus (1990).
- [2] Bhaskar DR, Sharma VK, Monis M, Rizvi SMI.: New current mode universal biquad filter. Microelectron J. Vol. 30, pp. 837-839 (1999).
- [3] A. S. Sedra and K. C. Smith. Microelectronic circuits, 5rd ed.. Florida: Holt, Rinehart and Winston, 2003.
- [4] M. A. Ibrahim, S. Minaei and H. A. Kuntman, "A 22.5 MHz current-mode KHN-biquad using differential voltage current conveyor and grounded passive elements," *International Journal of Electronics and Communications*, vol. 59, pp. 311-318, 2005.

- [5] B. Chaturvedi, and S. Maheshwari, "Current mode biquad with minimum component count," *Active and Passive Electronic Components*, vol. 2011, pp. 1-7, 2011.
- [6] N. A. Shah and M. A. Malink, "High impedance voltage current-mode multifunction filter," *Int. J. Electron. Commun. (AEU)*, vol. 59, pp. 262-266, 2005.
- [7] J. Wu and E. I. El-masry, "Universal voltage and current-mode OTAs based biquads," *Int. J. Electronics*, vol. 85, pp. 553-560, 1998.
- [8] H. A. Alzahrer, "A CMOS digitally programmable universal current-mode filter," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 55, pp. 758-762, 2008.
- [9] N. Pandey, S. K. Paul, A. Bhattacharyya, S. B. Jain, "A new minimum current-mode biquad using reduced number of active and passive elements," *IEICE Electron. Express*, vol. 3, pp. 115-121, 2006.
- [10] R. Sotner, J. Slezak, T. Dostal, and J. Petrzela, "Universal tunable current-mode biquad employing distributed feedback structure with MO-CCCII," *Journal of Electrical Engineering*, vol. 61, pp. 52-56, 2010.
- [11] E. Yuce, S. Minaei and O. Cicekoglu, "Universal current-mode active-C filter employing minimum number of passive elements," *Analog integrated circuits and signal Processing*, vol. 42, pp. 167-171, 2006.
- [12] S. Minaei, O. Cicekoglu, H. Kuntman, S. Türköz, "High output impedance current-mode lowpass, bandpass and highpass filters using current controlled conveyors," *International Journal of Electronics*, vol. 88, pp. 915-922, 2001.
- [13] A. Yesil, F. Kacar and H. Kuntman, "New Simple CMOS Realization of Voltage Differencing Transconductance Amplifier and Its RF Filter Application," *Radioengineering*, Vol. 20, No. 3, 2011, pp. 632-637
- [14] Z. Wang, "2-MOSFET transistor with extremely low distortion for output reaching supply voltage," *Electronics Letters*, vol. 26, pp. 951-952, 1990.
- [15] D. Prasad, D. R. Bhaskar and M. Srivastava, "Universal Current-Mode Biquad Filter Using a VDTA," *Circuits and Systems*, 2013, vol. 4, pp 29-33.