



การสังเคราะห์วงจรจำลองอุปกรณ์ที่ให้ค่าความไวต่ำ  
ต่อการเปลี่ยนแปลงอุณหภูมิและประยุกต์ใช้งาน

A synthesis of temperature-insensitive floating  
simulators and its application

นายยศวรรัตน์

จินทนา

สาขาวิชาวิศวกรรมคอมพิวเตอร์ คณะเทคโนโลยีการเกษตร  
มหาวิทยาลัยราชภัฏเพชรบูรณ์  
งานวิจัยนี้ได้รับทุนสนับสนุนจากมหาวิทยาลัยราชภัฏเพชรบูรณ์  
ประเภททั่วไปประจำปีงบประมาณ 2556



การสังเคราะห์วงจรจำลองอุปกรณ์ที่ให้ค่าความไวต่ำ  
ต่อการเปลี่ยนแปลงอุณหภูมิและประยุกต์ใช้งาน  
A synthesis of temperature-insensitive floating  
simulators and its application

นายยศวรรณ์                      จันทนา  
นายกฤษฎ์พนธ์            พรรณรัตน์ชัย

สาขาวิชาวิศวกรรมคอมพิวเตอร์ คณะเทคโนโลยีการเกษตร  
มหาวิทยาลัยราชภัฏเพชรบูรณ์  
งานวิจัยนี้ได้รับทุนสนับสนุนจากมหาวิทยาลัยราชภัฏเพชรบูรณ์  
ประเภททั่วไปประจำปีงบประมาณ 2556



ชื่อ : นายยศวรรธน์ จันทนา  
นายกฤษฎ์พนธ์ พรรณรัตน์ชัย  
หัวข้อวิจัย : การสังเคราะห์วงจรจำลองอุปกรณ์ที่ให้ค่าความไวต่ำ  
ต่อการเปลี่ยนแปลงอุณหภูมิและประยุกต์ใช้งาน  
คณะ : เทคโนโลยีการเกษตร  
มหาวิทยาลัยราชภัฏเพชรบูรณ์  
ปีการศึกษา : 2556

### บทคัดย่อ

งานวิจัยนี้นำเสนอการสังเคราะห์วงจรจำลองอุปกรณ์ที่ให้ค่าความไวต่ำต่อการเปลี่ยนแปลงอุณหภูมิและประยุกต์ใช้งานโดยใช้ VDTA CFTA และ DDCC เป็นอุปกรณ์หลัก จุดเด่นของวงจรที่นำเสนอ คือ (1) สามารถควบคุมการทำงานของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ (2) ความต้านทานที่เอาต์พุตมีค่าสูงทำให้สามารถต่อคาสเคดหรือต่อโหลดได้โดยตรง (3) สามารถควบคุมอัตราขยายของวงจรได้ (4) ใช้ CFTA จำนวน 1 ตัวร่วมกับตัวต้านทาน 1 ตัวและตัวเก็บประจุที่ต่อลงกราวด์อีก 1 ตัว พร้อมกันนี้ได้นำเอาวงจรอินทิเกรเตอร์มาประยุกต์ใช้งานในวงจรกำเนิดสัญญาณชายนแบบควอเตอร์ วงจรกำเนิดสัญญาณชายนหลายเฟสและวงจรกรองความถี่ลำดับสอง

ผลการจำลองการทำงานของวงจรอินทิเกรเตอร์ด้วยโปรแกรม PSpice โดยใช้พารามิเตอร์ของมอสทรานซิสเตอร์เบอร์ TSMC 0.25  $\mu\text{m}$  CMOS เทคโนโลยี ที่แหล่งจ่ายแรงดัน  $\pm 1.25\text{V}$  ใช้  $C=100\text{pF}$   $R=1\text{k}\Omega$   $I_B=110\mu\text{A}$  และ  $V_{BB}=-0.5\text{V}$  พบว่าที่ความถี่ต่ำความต่างเฟสของสัญญาณเอาต์พุตและอินพุตจะประมาณ 0 องศา และความต่างเฟสจะเพิ่มมากขึ้นจนมีค่าประมาณ -90 องศาที่ความถี่สูง ส่วนผลตอบสนองทางขนาดสามารถควบคุมได้และจะลดเรื่อยๆ เมื่อความถี่สูงขึ้น เมื่อนำไปประยุกต์ใช้งานในวงจรทั้ง 3 แล้ว จะใช้อุปกรณ์แอกทีฟจำนวนน้อยและสามารถหลีกเลี่ยงการใช้ตัวต้านทานในการออกแบบวงจรได้ ส่งผลให้ชิปไอซีมีขนาดเล็ก จึงเหมาะสมกับการนำวงจรกรองผ่านทุกความถี่ลำดับหนึ่งไปพัฒนาให้อยู่ในรูปแบบที่เป็นวงจรรวม จากผลการทดสอบวงจรพบว่าผลการการทำงานของวงจรสอดคล้องตามที่คาดการณ์ไว้ในทางทฤษฎี

คำสำคัญ : วงจรอินทิเกรเตอร์, วงจรขยายความนำส่งผ่านกระแส, วงจรกำเนิดสัญญาณชายน, แบบควอเตอร์, วงจรกำเนิดสัญญาณชายนหลายเฟส, วงจรกรองความถี่, โหมดกระแส

Name : Mr.Yotsawat Jantana  
Mr.Kritphon Phanrattanachai  
Master Project Title : A synthesis of temperature-insensitive floating  
simulators and its application  
Faculty : faculty of agricultural and technology  
Phetchabun Rajabhat University  
Academic Year : 2013

### Abstract

This research presents the synthesis and design of a current-mode integrator using CFTA. The features of the proposed circuit are that: (1) Electronic tunability of current gain. (2) High-impedance current outputs. (3) Current gain controllable. (4) Consisting of merely 1 CFTA, 1 resistor and 1 grounded capacitor without external resistors. The application examples as a current-mode quadrature sinusoidal oscillator, a current-mode mutiphase sinusoidal oscillator and a current-mode filter are included to show the usability of the proposed integrator.

The PSpice simulations using the parameters of a 0.25  $\mu\text{m}$  TSMC CMOS technology with  $\pm 1.25\text{V}$  voltage supply,  $C=100\text{pF}$ ,  $R=1\text{k}\Omega$ ,  $I_B=110\mu\text{A}$  and  $V_{BB}=-0.5\text{V}$  show that the proposed integrator can provide phase shifting between  $0-90^\circ$  with current gain controllable. Three application circuits use a few active elements without external resistors that make small chip area. The proposed circuit is then suitable for IC architecture. The simulation results agree well with the theoretical anticipation.

Keywords : Integrator, Current follower transconductance amplifier(CFTA), Quadrature sinusoidal oscillator, Mutiphase sinusoidal oscillator, Filter, Current-mode

## กิตติกรรมประกาศ

รายงานการวิจัยเรื่องการสังเคราะห์วงจรจำลองอุปกรณ์ที่ให้ค่าความไวต่อการเปลี่ยนแปลงอุณหภูมิและประยุกต์ใช้งาน สำเร็จได้เนื่องจากบุคคลหลายท่านได้กรุณาช่วยเหลือให้ข้อมูล ข้อเสนอแนะ คำปรึกษาแนะนำ ความคิดเห็น และกำลังใจแก่ผู้เขียน

ผู้เขียนขอขอบคุณอาจารย์ทุกท่านของคณะเทคโนโลยีอุตสาหกรรม และ ดร.วินัย ใจกล้า ที่ได้ให้คำแนะนำและกำลังใจในการทำงาน และขอขอบคุณมหาวิทยาลัยราชภัฏสวนสุนันทาที่ได้สนับสนุนทุนในการทำวิจัยในครั้งนี้

ท้ายสุดนี้ ขอกราบขอบพระคุณบิดา มารดา และผู้มีพระคุณทุกท่านที่ได้ช่วยส่งเสริมสนับสนุนกระตุ้นเตือน และเป็นกำลังใจตลอดมาให้ผู้เขียนจัดทำรายงานการวิจัย

นายยศวรรธน์ จันทนา

23 สิงหาคม 2556

## สารบัญ

|                                                             | หน้า |
|-------------------------------------------------------------|------|
| บทคัดย่อภาษาไทย                                             | ข    |
| บทคัดย่อภาษาอังกฤษ                                          | ค    |
| กิตติกรรมประกาศ                                             | ง    |
| สารบัญตาราง                                                 | ช    |
| สารบัญภาพ                                                   | ซ    |
| <br>                                                        |      |
| บทที่ 1 บทนำ                                                | 1    |
| 1.1 ความเป็นมาและความสำคัญของปัญหา                          | 1    |
| 1.2 วัตถุประสงค์                                            | 2    |
| 1.3 สมมติฐานของการวิจัย                                     | 2    |
| 1.4 ประโยชน์ที่คาดว่าจะได้รับ                               | 2    |
| 1.5 ขอบเขตของการวิจัย                                       | 3    |
| บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง                       | 4    |
| 2.1 ทฤษฎีเบื้องต้นของวงจรขยายความนำผลต่างแรงดัน             | 4    |
| 2.2 หลักการของวงจรกรองความถี่                               | 6    |
| 2.3 หลักการของวงจรกำเนิดสัญญาณ                              | 12   |
| 2.4 หลักการกำเนิดสัญญาณชายนแบบหลายเฟส                       | 18   |
| 2.5 งานวิจัยที่เกี่ยวข้อง                                   | 26   |
| 2.6 สรุป                                                    | 29   |
| บทที่ 3 วิธีการดำเนินการวิจัย                               | 30   |
| 3.1 การสังเคราะห์และออกแบบวงจรอินทิเกรเตอร์โหมดกระแส        | 30   |
| 3.2 การวิเคราะห์วงจรในกรณีไม่เป็นอุดมคติ                    | 33   |
| 3.3 การสังเคราะห์และออกแบบวงจรประยุกต์ใช้งาน                | 36   |
| 3.4 สรุป                                                    | 40   |
| บทที่ 4 ผลการวิจัย                                          | 21   |
| 4.1 ผลการจำลองการทำงานของวงจรอินทิเกรเตอร์                  | 41   |
| 4.2 ผลการจำลองการทำงานของวงจรกำเนิดสัญญาณชายนแบบควอดเรเจอร์ | 46   |
| 4.3 ผลการจำลองการทำงานของวงจรกำเนิดสัญญาณชายนแบบหลายเฟส     | 47   |

## สารบัญ (ต่อ)

|                                          | หน้า |
|------------------------------------------|------|
| 4.4 ผลการจำลองการทำงานของวงจรกรองความถี่ | 49   |
| 4.5 สรุป                                 | 50   |
| บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ      | 51   |
| 5.1 บทสรุป                               | 51   |
| 5.2 ข้อเสนอแนะ                           | 52   |
| บรรณานุกรม                               | 55   |

## สารบัญตาราง

| ตารางที่                                                                        | หน้า |
|---------------------------------------------------------------------------------|------|
| 2.1 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการออกซิเลตของ<br>โครงสร้างวงจร | 21   |
| 2.2 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการออกซิเลตของ<br>โครงสร้างวงจร | 22   |
| 4.1 ขนาดของทรานซิสเตอร์                                                         | 41   |

## สารบัญภาพ

| ภาพที่                                                                                | หน้า |
|---------------------------------------------------------------------------------------|------|
| 2.1 สัญลักษณ์ของ VDTA                                                                 | 5    |
| 2.2 ระบบของวงจรกรองความถี่                                                            | 6    |
| 2.3 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบความถี่ต่ำผ่าน<br>ในทางอุดมคติ | 8    |
| 2.4 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบความถี่สูงผ่าน<br>ในทางอุดมคติ | 9    |
| 2.5 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่<br>ผ่านในทางอุดมคติ | 9    |
| 2.6 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่<br>หยุดในทางอุดมคติ | 10   |
| 2.7 บล็อกไดอะแกรมแสดงองค์ประกอบของวงจรกำเนิดสัญญาณ                                    | 13   |
| 2-8 บล็อกไดอะแกรมของวงจรที่มีการป้อนกลับแบบบวก                                        | 13   |
| 2.9 ความหมายทางเกณฑ์ของบาร์คฮูเซน                                                     | 15   |
| 2.10 โครงสร้างวงจรกำเนิดสัญญาณฮาร์นเฟสเดียว                                           | 17   |
| 2.11 การดัดแปลงกำหนดความถี่                                                           | 19   |
| 2.12 ผลตอบสนองของวงจรกรองความถี่ต่ำผ่าน                                               | 20   |
| 2.13 โครงสร้างของวงจรกำเนิดสัญญาณฮาร์นหลายเฟสที่วงจรกรองความถี่ต่ำผ่าน                | 21   |
| 2.14 สัญญาณฮาร์น 3 เฟสที่มีความต่างของเฟสของสัญญาณข้างเคียง 120 องศา                  | 22   |
| 2.15 สัญญาณฮาร์น 3 เฟสที่มีความต่างของเฟสของสัญญาณข้างเคียง 60 องศา                   | 23   |
| 2.16 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ตามสมการที่ 2.21                         | 24   |
| 2.17 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ตามสมการที่ 2.22                         | 24   |
| 2.18 โครงสร้างของวงจรกำเนิดสัญญาณฮาร์นหลายเฟสที่วงจรกรองผ่านทุก<br>ความถี่            | 25   |
| 2.19 วงจรอินทิเกรเตอร์ที่ใช้ CFA                                                      | 26   |
| 2.20 วงจรอินทิเกรเตอร์ที่ใช้ OTA                                                      | 27   |
| 2.21 วงจรอินทิเกรเตอร์ที่ใช้ DVCC                                                     | 27   |
| 2.22 วงจรอินทิเกรเตอร์โหมดแรงดันที่ใช้ OTA กับออปแอมป์                                | 28   |
| 2.23 วงจรอินทิเกรเตอร์โหมดกระแสที่ใช้ OTA กับออปแอมป์                                 | 29   |

## สารบัญภาพ (ต่อ)

| ภาพที่                                                             | หน้า |
|--------------------------------------------------------------------|------|
| 3.1 ขั้นตอนดำเนินงานวิจัย                                          | 31   |
| 3.2 วงจรอินทิเกรเตอร์โหมดกระแส                                     | 32   |
| 3.3 วงจรเทียบเคียงของ CFTA เมื่อพิจารณาที่ความสูง                  | 35   |
| 3.4 วงจรอินทิเกรเตอร์เมื่อพิจารณาที่ความถี่สูง                     | 35   |
| 3.5 แผนผังการสังเคราะห์วงจรกำเนิดสัญญาณ                            | 36   |
| 3.6 (a) 2 <sup>nd</sup> order LP filter (b) integrator             | 37   |
| 3.7 บล็อกไดอะแกรมวงจรสร้างลำดับที่ 3 ที่พัฒนาขึ้น                  | 38   |
| 3.8 โครงสร้างของวงจรกำเนิดสัญญาณชายน n เฟส                         | 39   |
| 3.9 แผนผังการสังเคราะห์วงจรกรองความถี่                             | 40   |
| 4.1 โครงสร้างภายในของอุปกรณ์ที่ใช้ในการจำลองการทำงาน               | 43   |
| 4.2 ผลตอบสนองทางความถี่ของวงจรอินทิเกรเตอร์                        | 44   |
| 4.3 ผลตอบสนองทางขนาดของวงจรอินทิเกรเตอร์เมื่อปรับค่า LB            | 44   |
| 4.4 ผลตอบสนองทางโดเมนเวลาที่ความถี่ต่างๆ                           | 45   |
| 4.5 ผลการจำลองวงจรกำเนิดสัญญาณชายนแบบควอดเรเจอร์ที่ความถี่ 1.79Mhz | 46   |
| 4.7 ผลการจำลองวงจรกำเนิดสัญญาณ 3 เฟสที่ความถี่ 2.435MHz            | 48   |
| 4.8 ผลการจำลองวงจรกำเนิดสัญญาณ 3 เฟสที่ความถี่ 4.839MHz            | 48   |
| 4.9 ผลตอบสนองทางขนาด                                               | 49   |
| 4.10 ผลตอบสนองทางขนาดของฟังก์ชัน band pass เมื่อเปลี่ยนค่า R       | 49   |

## บทที่ 1

### บทนำ

#### ความเป็นมาและความสำคัญของปัญหา

การออกแบบวงจรอิเล็กทรอนิกส์ในโหมดกระแสได้รับความนิยมอย่างมากในปัจจุบัน จะเห็นได้จากมีงานวิจัยที่ได้รับการตีพิมพ์ในวารสารวิชาการจำนวนมาก นั้นเป็นเพราะว่าวงจรในโหมดกระแสมีจุดเด่นเหนือกว่าวงจรในโหมดแรงดัน ดังนั้นมีพิสัยพลวัตกว้างกว่าตอบสนองต่อความถี่ในย่านกว้างกว่า มีความเป็นเชิงเส้นสูงกว่า โครงสร้างของวงจรไม่ซับซ้อนและบริโภคกำลังไฟฟ้าต่ำกว่า[1] นอกจากนี้ แล้วการออกแบบวงจรในโหมดกระแสยังสามารถหลีกเลี่ยงการใช้วงจรรวมสัญญาณได้อีกด้วย เพราะสามารถที่จะนำสัญญาณรูปแบบของกระแสมารวมกันได้เลย ซึ่งทำให้ลดจำนวนอุปกรณ์ในวงจรได้อีกตั้งนั้น จึงมีความเหมาะสมที่จะออกแบบวงจรในโหมดกระแสให้อยู่ในรูปของวงจรรวม ในอุปกรณ์อิเล็กทรอนิกส์แบบพกพาที่มีแบตเตอรี่เป็นแหล่งจ่าย ซึ่งในปัจจุบันมีแนวโน้มที่อุปกรณ์เหล่านี้จะมีขนาดเล็กลงและสามารถใช้งานที่แหล่งจ่ายแรงดันต่ำลงเรื่อยๆ

วงจรอินทิเกรเตอร์ถือเป็นวงจรพื้นฐานที่สำคัญมากต่อระบบไฟฟ้าและอิเล็กทรอนิกส์ เนื่องจากวงจรอิเล็กทรอนิกส์ส่วนใหญ่จะสร้างมาจากวงจรอินทิเกรเตอร์ เช่น วงจรกรองความถี่ [2] วงจรกำเนิดสัญญาณ [3] วงจรเลื่อนเฟสแบบแอนะล็อก [4] วงจรสร้างสัญญาณสามเหลี่ยมและสี่เหลี่ยม [5] วงจรในระบบควบคุม [6] เป็นต้น การสังเคราะห์และออกแบบวงจรอินทิเกรเตอร์สามารถสร้างได้จากอุปกรณ์พาสซีฟ ตัวเก็บประจุหรือตัวเหนี่ยวนำต่อร่วมกับตัวต้านทาน แต่ข้อด้อยในการใช้เพียงอุปกรณ์เหล่านี้ คือ ไม่สามารถควบคุมพารามิเตอร์ต่างๆ ในวงจรได้สะดวก เช่น การควบคุมแบบอิเล็กทรอนิกส์ หรือการควบคุมอัตราขยายของวงจร จึงได้มีการสร้างวงจรอินทิเกรเตอร์ที่เป็นการต่อร่วมกันของอุปกรณ์พาสซีฟและแอ็กทีฟ ซึ่งอุปกรณ์แอ็กทีฟที่นำมาใช้ก็แตกต่างกันไป เช่น วงจรขยายป้อนกลับกระแส [7] วงจรขยายความนำถ่ายโอน [8] DVCC [9] ออปแอมป์ร่วมกับวงจรขยายความนำถ่ายโอน [10-11] เป็นต้น แต่วงจรเหล่านั้น ยังมีข้อด้อยดังต่อไปนี้

1. วงจรค่อนข้างซับซ้อน [7, 10-11]
2. ไม่สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ [7, 9]
3. ไม่สามารถให้คุณสมบัติที่เป็นทั้งแบบลบและแบบบวกในวงจรเดียวกัน [7-8, 10-11]
4. ไม่สามารถควบคุมอัตราขยายของวงจรได้ ทำให้บางการประยุกต์ใช้งานต้องต่อ

วงจรขยายสัญญาณกระแสเพิ่มเติม [9]

เมื่อเร็วๆ นี้ได้มีผู้นำเสนออุปกรณ์อิเล็กทรอนิกส์ที่มีชื่อว่า วงจรขยายความนำผลต่างแรงดัน (voltage differencing transconductance amplifier: VDTA) ที่เหมาะจะนำไปออกแบบวงจรประมวลสัญญาณแอนะล็อกในโหมดกระแส [12] โดย VDTA สามารถควบคุมขนาดของกระแสเอาต์พุตได้ด้วยวิธีการทางอิเล็กทรอนิกส์ จึงเหมาะที่จะนำไปออกแบบวงจรประมวลผลสัญญาณในโหมดกระแส เช่นวงจรกรองความถี่ วงจรกำเนิดสัญญาณ เป็นต้น

จากปัญหาที่ได้มีผู้นำเสนอหลักการข้างต้น ในงานวิจัยนี้จึงมีวัตถุประสงค์ เพื่อสังเคราะห์และออกแบบวงจรอินทิเกรเตอร์โหมดกระแสที่สามารถควบคุมการทำงานได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยใช้วงจรขยายความนำถ่ายโอนผลต่างกระแสที่สามารถควบคุมได้ด้วยกระแส พร้อมวงจรประยุกต์ใช้งาน ได้แก่ วงจรกำเนิดสัญญาณแบบควอดเรเจอร์ วงจรกำเนิดสัญญาณแบบหลายเฟส และวงจรกรองความถี่

### วัตถุประสงค์

1. เพื่อสังเคราะห์และออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์วงจรกำเนิดสัญญาณแบบหลายเฟสและวงจรกรองความถี่
2. เพื่อเปรียบเทียบสมรรถนะของวงจรอินทิเกรเตอร์และวงจรประยุกต์ใช้งานที่ได้ออกแบบไว้ในทางทฤษฎีกับการจำลองด้วยโปรแกรม PSPICE

### สมมติฐานของการวิจัย

1. วงจรอินทิเกรเตอร์โหมดกระแสสามารถควบคุมการทำงานได้ด้วยวิธีการทางอิเล็กทรอนิกส์
2. วงจรประยุกต์ใช้งานวงจรอินทิเกรเตอร์โหมดกระแสสามารถควบคุมการทำงานได้ด้วยวิธีการทางอิเล็กทรอนิกส์

### ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถนำวงจรที่ออกแบบไปผลิตในเชิงพาณิชย์ได้
2. นำผลงานวิจัยที่ได้ไปจดสิทธิบัตร/อนุสิทธิบัตร และสามารถอนุญาตให้หน่วยงานทั้งภาครัฐและเอกชนใช้สิทธิในเทคโนโลยี (Technology licensing) ได้
3. นำผลงานวิจัยที่ได้ไปตีพิมพ์ใน การประชุมวิชาการหรือวารสารวิชาการทั้งระดับชาติและนานาชาติ
4. เป็นการส่งเสริมให้มีการพัฒนาเทคโนโลยีด้านการออกแบบวงจรอิเล็กทรอนิกส์โดยใช้อุปกรณ์อิเล็กทรอนิกส์ที่คิดค้นภายในประเทศ

### ขอบเขตของการวิจัย

การสังเคราะห์และออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์โหมดกระแสโดยใช้ DDCC และ VDTA มีขอบเขตของการวิจัยดังนี้

1. วงจรสามารถควบคุมความถี่ธรรมชาติได้ด้วยวิธีทางอิเล็กทรอนิกส์
2. วงจรสามารถทำงานได้ในย่านความถี่สูงถึงระดับเมกะเฮิรซ์ (MHz)
3. วงจรประยุกต์ใช้งานวงจรอินทิเกรเตอร์โหมดกระแสใช้ตัวเก็บประจุแบบต่อลงกราวนด์ทั้งหมด

## บทที่ 2

### ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

เนื่องจากในรายงานวิจัยนี้เป็นการสังเคราะห์และออกแบบวงจรอินทิเกรเตอร์และวงจรประยุกต์ใช้งาน จึงจำเป็นต้องศึกษาถึงอุปกรณ์แอกทีฟและทฤษฎีพื้นฐานรวมทั้งงานวิจัยที่เกี่ยวข้อง ประกอบด้วยหัวข้อดังต่อไปนี้

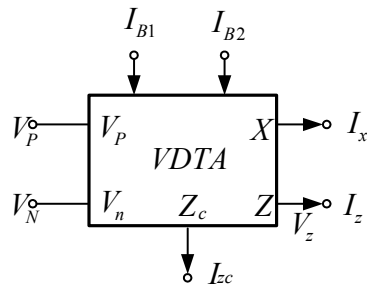
1. ทฤษฎีเบื้องต้นของวงจรขยายความนำผลต่างแรงดัน
2. หลักการของวงจรกรองความถี่
3. หลักการของวงจรกำเนิดสัญญาณ
4. หลักการกำเนิดสัญญาณชายนแบบหลายเฟส
5. งานวิจัยที่เกี่ยวข้อง
6. สรุป

#### 2.1 ทฤษฎีเบื้องต้นของวงจรขยายความนำผลต่างแรงดัน

วงจรขยายความนำผลต่างแรงดัน (voltage differencing transconductance amplifier) หรือจะเรียกสั้นๆ ว่า VDTA [12] เป็นอุปกรณ์อิเล็กทรอนิกส์ที่มี 7 ขั้ว ในจำนวน 7 ขั้วของ VDTA สามารถแบ่งออกได้เป็นสี่กลุ่มคือขั้วแรงดันขาเข้า 2 ขั้ว  $V_P, V_N$  ขั้วกระแสขาออก 2 ขั้ว  $I_X, I_Z, I_{ZC}$  และขั้วกระแสควบคุม 2 ขั้ว  $I_{B1}, I_{B2}$  โดยสัญลักษณ์ของ VDTA แสดงได้ดังภาพที่ 2.1

จากสัญลักษณ์ในภาพที่ 2.1 ขั้ว  $V_P$  และ  $V_N$  เป็นขั้วที่เอาไว้อรับอินพุต ขั้ว  $Z$  และขั้ว  $X$  เป็นขั้วเอาต์พุต ส่วนขั้วกระแสเอาต์พุตได้แก่ขั้ว  $Z$  กระแสส่งผ่านทางขั้ว  $Z$  ตามผลต่างของแรงดันที่ขั้ว  $V_P$  และ  $V_N$  โดยค่าความนำ  $g_{m1}$  แรงดัน  $v_z$  ที่ ขั้ว  $Z$  ใช้ส่งผ่านกระแสค่าความนำ  $g_{m2}$  ซึ่งไหลเข้าไปในขั้ว  $X$  ซึ่งเป็นขั้วเอาต์พุต  $g_{m1}$  และ  $g_{m2}$  ถูกปรับค่าโดย  $I_{B1}$  และ  $I_{B2}$  ตามลำดับ โดยทั่วไปแล้ว VDTA สามารถที่จะให้กระแส  $I_X$  ที่ขั้ว  $X$  ได้หลายขั้วและให้ได้ทั้งสองทิศทาง (บวกและลบ) ทุกขั้วของ VDTA จะมีค่าอิมพีแดนซ์สูงมาก [17] จากคุณลักษณะในอุดมคติที่ได้กล่าวมาข้างต้นสามารถแสดงด้วยสมการในเชิงเมตริกซ์ได้ดังนี้

$$\begin{bmatrix} I_z \\ I_{zc} \\ I_x \end{bmatrix} = \begin{bmatrix} g_{m1} & -g_{m1} & 0 \\ -g_{m1} & 0 & 0 \\ 0 & 0 & \pm g_{m2} \end{bmatrix} \begin{bmatrix} V_P \\ V_N \\ V_Z \end{bmatrix} \quad (2.1)$$



ภาพที่ 2.1 สัญลักษณ์ของ VDTA

เมื่อ VDTA ที่มีโครงสร้างเป็นมอสไบโพลาร์ (MOS transistor) ความนำถ่ายโอน  $g_{m1}$  และ  $g_{m2}$  สามารถแสดงได้เป็น

$$g_{m1} = \sqrt{k_1 I_{B1}} \quad (2.2)$$

และ

$$g_{m2} = \sqrt{k_2 I_{B2}} \quad (2.3)$$

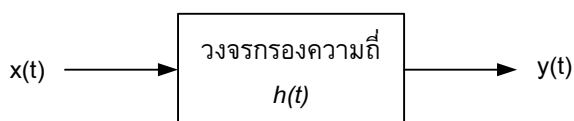
จากสมการที่ (2.2)  $k_1$  และ  $k_2$  ของโครงสร้างเป็นมอสทรานซิสเตอร์ ค่าพารามิเตอร์ความนำถ่ายโอน  $I_{B1}$  และ  $I_{B2}$  กระแสไบอัสหรือที่เรียกว่าการควบคุม  $g_{m1}$  และ  $g_{m2}$  ตามลำดับ

## 2.2 หลักการของวงจรกรองความถี่

วงจรกรองความถี่เป็นวงจรที่มีบทบาทสำคัญวงจรหนึ่งในทางด้านวิศวกรรมไฟฟ้าในสาขาต่างๆ มากมายและเป็นวงจรที่เป็นองค์ประกอบสำคัญของระบบสื่อสารโทรคมนาคมต่างๆ เช่น ในระบบการกระจายเสียง (Broadcasting systems), ระบบดาวเทียมสื่อสาร (Satellite systems) เป็นต้น วงจรกรองความถี่สามารถแบ่งออกเป็นประเภทใหญ่ๆ ได้ 2 ประเภท ได้แก่ วงจรกรองความถี่แบบดิจิทัล (Digital signals) หรือสัญญาณที่ไม่มีความต่อเนื่องทางเวลา (Discrete-time signals) และวงจรกรองความถี่แบบแอนะล็อก (Analog filter) ซึ่งเป็นวงจรกรองความถี่ที่ถูกใช้กับสัญญาณที่มีความต่อเนื่องทางเวลา (Continuous-time signals) โดยวงจรกรองแบบแอนะล็อกนั้นยังสามารถแบ่งออกเป็นประเภทย่อยๆ ได้อีก 2 ประเภท คือ วงจรกรองความถี่ประเภทพาสซีฟ (Passive filter) ซึ่งเป็นวงจรกรองความถี่ที่สร้างจากอุปกรณ์พาสซีฟ เช่น ขดลวดตัวนำและตัวต้านทานหรือสร้างมาจากตัวต้านทานและตัวเก็บประจุ และวงจรกรองความถี่อีกประเภทหนึ่งคือ วงจรกรองความถี่ประเภทแอกทีฟ (Active filter) เป็นวงจรกรองความถี่ที่สร้างมาจากอุปกรณ์ประเภทแอกทีฟ เช่น ออปแอมป์ OTA วงจรสายพานกระแส ฯลฯ ต่อร่วมกับอุปกรณ์พาสซีฟ เช่น ตัวต้านทานและตัวเก็บประจุ เป็นต้น [13]

รายละเอียดของวงจรกรองความถี่ที่จะกล่าวถึงเพื่อเป็นพื้นฐานเบื้องต้นในบทนี้นั้น จะเป็นหลักการโดยทั่วไปของวงจรกรองความถี่และจะเป็นการกล่าวถึงรูปแบบโดยทั่วไปของสมการการถ่ายโอนของวงจรกรองความถี่แบบแอนะล็อกที่มีรูปแบบของสมการการถ่ายโอนของวงจรเป็นแบบไบควอด (Biquadratic function) เป็นหลัก

ระบบของวงจรกรองความถี่สามารถเขียนแสดงได้ดังภาพที่ 2.2



ภาพที่ 2.2 ระบบของวงจรกรองความถี่

เมื่อ  $x(t)$  คือ สัญญาณทางด้านขาเข้า  
 $y(t)$  คือ สัญญาณทางด้านขาออก

และ  $h(t)$  คือ สัญญาณตอบสนองต่อสัญญาณแบบอิมพัลส์ (Impulse response) ของระบบซึ่งถ้าให้วงจรกรองความถี่ภายใต้การพิจารณาเป็นระบบที่มีคุณสมบัติเป็นแบบคอซอล (Causal) เป็นแบบเชิงเส้น (Linear) และเป็นระบบที่ไม่เปลี่ยนแปลงตามเวลา (Time – invariant) แล้ว  $y(t)$  จะสัมพันธ์กับตัวแปรอื่นสามารถแสดงให้อยู่ในรูปของสมการดังต่อไปนี้

$$y(t) = \int_0^t h(t - \tau)x(\tau)d\tau \quad (2.3)$$

หรือเมื่อทำการแปลงลาปลาซของสมการที่ (2.3) จะได้ผลการแปลงลาปลาซคือ

$$Y(s) = H(s)X(s) \quad (2.4)$$

โดย  $Y(s), X(s)$  และ  $H(s)$  คือผลการแปลงลาปลาซของ  $y(t), x(t)$  และ  $h(t)$  ตามลำดับ

เมื่อพิจารณามบนแกนความถี่  $s = j\omega$  สมการที่ (2.4) สามารถเขียนแสดงอยู่ในรูปส่วนประกอบของขนาดและเฟสได้ดังนี้ คือ

$$|Y(s)| = |H(s)||X(s)| \quad (2.5)$$

และ

$$\phi_{Y(j\omega)} = \phi_{H(j\omega)} + \phi_{X(j\omega)} \quad (2.6)$$

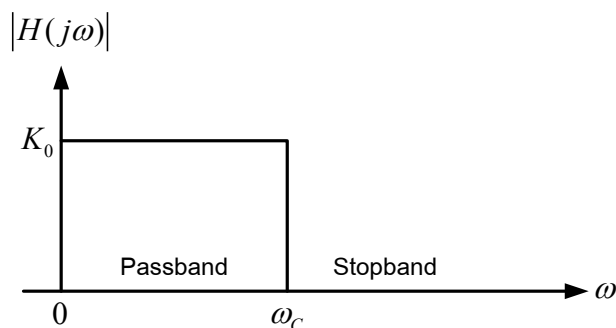
โดย  $\phi_{Y(j\omega)}$  คือค่าเฟสของ  $Y(j\omega)$ ,  $\phi_{H(j\omega)}$  คือค่าเฟสของ  $H(j\omega)$  และ  $\phi_{X(j\omega)}$  คือค่าเฟสของ  $X(j\omega)$

หลักการโดยทั่วไปของวงจรกรองความถี่นั้นก็คือ ทำหน้าที่ในการแยกสัญญาณที่ไม่ต้องการออกจากสัญญาณที่ต้องการ ตัวอย่างที่เห็นได้ชัดก็เช่น ในการสัญญาณวิทยุซึ่งสัญญาณที่ส่งมาจากทางด้านสถานีส่งนั้นจะเป็นสัญญาณที่มาจากทุกๆสถานีที่ทำการกระจายเสียงรวมทั้งสัญญาณรบกวนที่เกิดขึ้นขณะทำการกระจายเสียง การปรับค่าความถี่เพื่อรับฟังรายการจากสถานีใดสถานีหนึ่งนั้นจะทำได้โดยการกรองเอาสัญญาณของสถานีอื่นๆ ที่ไม่ต้องการฟังรวมทั้งสัญญาณรบกวนออกให้เหลือเพียงสัญญาณของสถานีที่ต้องการจะรับฟังเท่านั้น โดยเมื่อพิจารณาสมการที่ (2.5) จะเห็นได้ว่าขนาดของสัญญาณทางด้านขาออกนั้นเป็นผลคูณของค่าขนาดของสัญญาณขาเข้ากับค่าขนาดของฟังก์ชันของการตอบสนองในเชิงความถี่ (Frequency response function) ของวงจรกรองความถี่ ถ้าหากค่าฟังก์ชันขนาด (Magnitude Function) ของ  $H(j\omega)$  มีค่าเท่ากับศูนย์ในช่วงแถบความถี่ระหว่าง  $\omega_{s1}$  และ  $\omega_{s2}$  ก็แสดงว่าสัญญาณ

ทางด้านขาออกจะมีค่าขนาดเท่ากับศูนย์ ไม่ว่าสัญญาณทางด้านขาเข้านั้นจะมีค่าเท่าไรอยู่ในช่วง  $(\omega_{s1}, \omega_{s2})$  ซึ่งโดยทั่วไปช่วงความถี่  $(\omega_{s1}, \omega_{s2})$  จะเรียกว่าแถบหยุด (Stopband) ของวงจร  $H(j\omega)$  นั้น ในทำนองเดียวกันเมื่อค่าฟังก์ชันของขนาดของ  $H(j\omega)$  มีค่าไม่เท่ากับศูนย์ในช่วงแถบความถี่ระหว่าง  $\omega_{p1}$  และ  $\omega_{p2}$  ก็จะทำให้สัญญาณทางด้านขาออกจะมีค่าขนาดเป็นไปตามสมการที่ (2.5) ในช่วงความถี่  $(\omega_{p1}, \omega_{p2})$  ซึ่งช่วงความถี่นี้มีชื่อเรียกว่าแถบผ่าน (Passband) ของวงจร  $H(j\omega)$  นั้น

จากธรรมชาติการตอบสนองของฟังก์ชันขนาดของ  $H(j\omega)$  ในช่วงของแถบความถี่ที่แตกต่างกันของวงจร ทำให้วงจรกรองความถี่สามารถแบ่งออกเป็นแบบย่อย ๆ ได้อีก 4 แบบตามคุณลักษณะของแถบหยุดและแถบผ่านของวงจร ซึ่งเพื่อให้สะดวกในการอธิบายจึงขอสมมติให้วงจรกรองความถี่ที่จะกล่าวถึงต่อไปนี้เป็นวงจรกรองความถี่ในเชิงอุดมคติ นั่นคือ การตอบสนองทางเฟสเป็นแบบเชิงเส้นและมีค่าการสูญเสียทางขนาดเป็นศูนย์ในช่วงแถบผ่านของวงจรและให้การสูญเสียในแถบหยุดของวงจรมีค่าเป็นอนันต์ ( $|H(j\omega)| = 0$ )

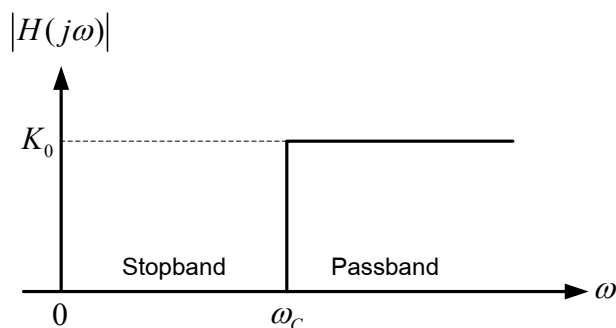
### 2.2.1 วงจรกรองความถี่แบบความถี่ต่ำผ่าน (Low – pass filter)



ภาพที่ 2.3 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบความถี่ต่ำผ่านในทางอุดมคติ

วงจรกรองความถี่แบบความถี่ต่ำผ่านเป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่านอยู่ในช่วงระหว่าง 0 ถึงความถี่คัทออฟ (Cut-off frequency)  $\omega_c$  ในขณะที่ช่วงความถี่ที่สูงกว่าความถี่คัทออฟจะเป็นช่วงความถี่แถบหยุดของวงจร ในกรณีเช่นนี้ค่าแบนด์วิธ (Bandwidth) ของวงจรมีค่าเท่ากับ  $\omega_c$  จะพบว่าการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบความถี่ต่ำผ่านในแบบอุดมคตินั้นแสดงดังภาพที่ 2.3

### 2.2.2 วงจรกรองความถี่แบบความถี่สูงผ่าน (High-pass filter)

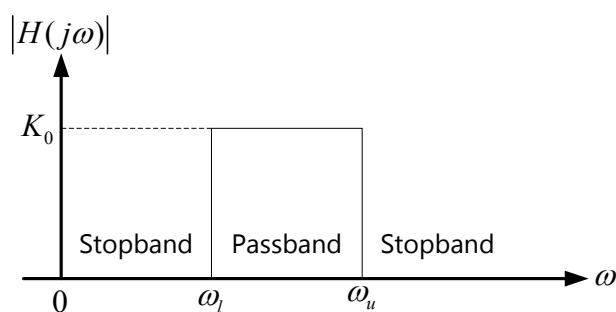


ภาพที่ 2.4 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบความถี่สูงผ่านในทางอุดมคติ

วงจรกรองความถี่แบบความถี่สูงผ่านเป็นวงจรกรองความถี่ที่มีแถบหยุดอยู่ในช่วงความถี่ต่ำระหว่าง 0 และความถี่คัทออฟ  $\omega_c$  ในขณะที่วงจรจะยอมให้ความถี่สูงกว่าความถี่คัทออฟผ่านวงจรไปได้ ซึ่งการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่สูงผ่านในแบบอุดมคตินั้นแสดงในภาพที่ 2.4

### 2.2.3 วงจรกรองความถี่แบบแถบความถี่ผ่าน (Band – pass filter)

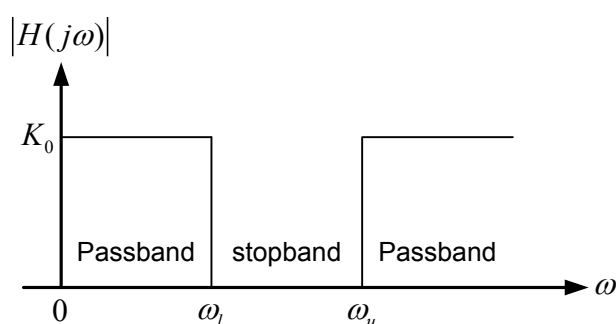
วงจรกรองความถี่แบบแถบความถี่ผ่าน เป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่านของวงจรอยู่ในช่วงระหว่างความถี่คัทออฟของความถี่ คือ  $\omega_l$  และ  $\omega_u$  ( $\omega_u > \omega_l$ ) ในขณะที่แถบหยุดของวงจรจะมีอยู่สองแถบคือ ในช่วงระหว่างความถี่ 0 ถึงความถี่คัทออฟ  $\omega_l$  และในช่วงความถี่ที่สูงกว่าความถี่คัทออฟ  $\omega_u$  สำหรับผลการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่ผ่านในแบบอุดมคตินั้นจะมีดังแสดงในภาพที่ 2.5



ภาพที่ 2.5 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่ผ่านในทางอุดมคติ

## 2.2.4 วงจรกรองความถี่แบบแถบความถี่หยุด (Band-stop filter)

วงจรกรองความถี่แบบแถบความถี่หยุดเป็นวงจรกรองความถี่ที่มีแถบหยุดอยู่ในช่วงระหว่างความถี่คutoffสองความถี่คือ  $\omega_l$  และ  $\omega_u$  ( $\omega_u > \omega_l$ ) ในขณะที่แถบความถี่ผ่านของวงจรจะมีอยู่สองแถบคือ ในช่วงระหว่างความถี่ 0 ถึงความถี่คutoff  $\omega_l$  และในช่วงของความถี่ที่สูงกว่าความถี่คutoff  $\omega_u$  สำหรับผลการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่หยุดในแบบอุดมคติแสดงดังภาพที่ 2.6



ภาพที่ 2.6 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่หยุดในทางอุดมคติ

วงจรกรองความถี่ที่มีการตอบสนองเชิงความถี่ตามอุดมคตินั้นไม่สามารถสร้างขึ้นได้จริงซึ่งในทางปฏิบัตินั้นคงใช้วงจรที่มีผลตอบสนองเชิงความถี่ที่ประมาณคล้ายกับผลตอบสนองในอุดมคติมาปฏิบัติการต่างๆ เท่านั้น วงจรทางปฏิบัติเบื้องต้นแบบง่ายๆ คือ วงจรกรองความถี่ชนิดที่เรียกว่า วงจรกรองความถี่แบบไบควอดซึ่งคุณสมบัติของวงจรไบควอดนั้นจะมีดังที่จะกล่าวถึงต่อไป

## 2.2.5 รูปแบบสมการฟังก์ชันการถ่ายโอนของวงจรกรองความถี่แบบไบควอด

สมการแสดงฟังก์ชันการถ่ายโอนของวงจรกรองความถี่แบบไบควอดนั้นจะมีรูปแบบมาตรฐานเป็นดังนี้ คือ

$$H(s) = K \frac{s^2 + \frac{\omega_z}{Q_z}s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (2.7)$$

โดย  $\omega_z, Q_z$  และ  $Q_p$  คือ ค่าพารามิเตอร์ที่แสดงถึงค่าความถี่ของซีโร (Zero) ค่าควอลิตี้แฟกเตอร์ของซีโร, ค่าความถี่ของโพลและค่าควอลิตี้แฟกเตอร์ของโพลของฟังก์ชันการถ่ายโอน  $H(s)$  นั้นตามลำดับ

เมื่อค่าพารามิเตอร์ในสมการที่ (2.7) เปลี่ยนไป จะทำให้ได้วงจรกรองถึชนิดต่าง ๆ คือ วงจรกรองความถี่แบบความถี่ต่ำผ่าน, แบบความถี่สูงผ่าน, แบบแถบความถี่ผ่าน และแบบความถี่หยุดได้ซึ่งรูปแบบของฟังก์ชันการถ่ายโอนของวงจรกรองสัญญาณแบบต่างๆ ดังกล่าวนั้นมีตามลำดับดังต่อไปนี้ คือ

สมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรกรองความถี่แบบต่ำผ่าน จะมีรูปแบบสมการดังนี้คือ

$$H(s) = K \frac{\omega_p^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (2.8)$$

สมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรกรองความถี่แบบความถี่สูงผ่านนั้นมีลักษณะต่อไปนี้ คือ

$$H(s) = K \frac{s^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (2.9)$$

สมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรกรองความถี่แบบแถบความถี่ผ่าน จะมีรูปแบบของสมการโดยเฉพาะเป็น

$$H(s) = K \frac{\frac{\omega_p}{Q_p}s}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (2.10)$$

สมการฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรกรองความถี่แบบแถบความถี่หยุด จะมีลักษณะเฉพาะตัวที่แตกต่างจากฟังก์ชันการถ่ายโอนอื่นๆ ดังนี้คือ

$$H(s) = K \frac{s^2 + \omega_p^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (2.11)$$

## 2.3 หลักการของวงจรกำเนิดสัญญาณ

วงจรกำเนิดสัญญาณ (Oscillator circuit) เป็นวงจรไฟฟ้าที่สามารถให้กำเนิดสัญญาณได้ในตัววงจรเองโดยจะให้สัญญาณทางด้านขาออก (Output signal) มีรูปแบบเป็นสัญญาณแบบรายคาบ (Periodic signal) โดยไม่จำเป็นต้องมีสัญญาณทางด้านขาเข้า (Input signal) ของวงจรแต่อย่างไร วงจรกำเนิดสัญญาณนั้นเป็นวงจรพื้นฐานอย่างหนึ่งที่เข้ามามีบทบาทสำคัญในทางวิศวกรรมในไฟฟ้าต่างๆ ไม่ว่าจะเป็นในระบบเครื่องมือวัด ระบบการสื่อสารโทรคมนาคมฯลฯ ในระบบโทรคมนาคมวงจรออสซิลเลเตอร์สามารถจะถูกใช้เป็นวงจรสร้างสัญญาณคลื่นพาห์ (Carrier signal) เพื่อใช้ในการมอดูเลต (Modulation) สัญญาณหรือเพื่อสร้างสัญญาณนาฬิกาอ้างอิงหลัก (Reference clock signal) ให้แก่ระบบ เป็นต้น [13]

วงจรกำเนิดสัญญาณที่เป็นที่รู้จักกันดีมีอยู่หลายชนิดด้วยกัน ได้แก่ วงจรกำเนิดสัญญาณแบบคริสตัล (Crystal oscillator) วงจรกำเนิดสัญญาณแบบเลื่อนเฟส (Phase shift oscillator) วงจรกำเนิดสัญญาณแบบวินบริดจ์ (Wien – bridge oscillator) วงจรกำเนิดสัญญาณแบบโคลพิทซ์ (Colpitts oscillator) หรือ วงจรกำเนิดสัญญาณแบบฮาร์ทลีย์ (Hartley oscillator) เป็นต้น รูปแบบของสัญญาณที่สร้างขึ้นจากวงจรกำเนิดสัญญาณแบบต่าง ๆ ก็มีอยู่หลายรูปแบบด้วยกัน เช่น สัญญาณไซน์ สัญญาณพัลส์สี่เหลี่ยม สัญญาณสามเหลี่ยมและสัญญาณฟันเลื่อย ฯลฯ อย่างไรก็ตามในที่นี้จะกล่าวถึงหลักการเกี่ยวกับวงจรกำเนิดสัญญาณซึ่งกำเนิดสัญญาณรูปไซน์ซึ่งเป็นเรื่องเกี่ยวเนื่องอยู่กับวงจรกำเนิดสัญญาณที่จะนำเสนออยู่ในงานวิจัยฉบับนี้เท่านั้น

ในการออกแบบสร้างวงจรกำเนิดสัญญาณนั้น ผู้ออกแบบจำเป็นต้องคำนึงถึงองค์ประกอบของวงจร เงื่อนไขที่สำคัญในการออกแบบ และต้องมีความเข้าใจในหลักการทำงานที่สำคัญในการกำเนิดรูปสัญญาณของวงจรอีกด้วย

### 2.3.1 องค์ประกอบของวงจรกำเนิดสัญญาณ

องค์ประกอบที่สำคัญของวงจรกำเนิดสัญญาณที่จำเป็น สามารถแยกออกได้ดังนี้

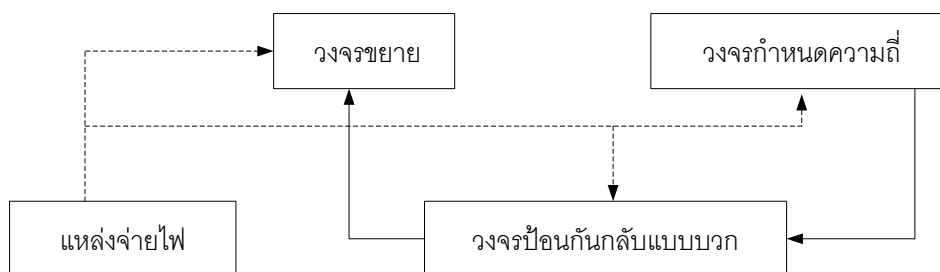
1. ตัวกำเนิดพลังงาน (Energy source) ได้แก่ แหล่งจ่ายไฟ แบตเตอรี่ โดยในงานวิจัยฉบับนี้จะมุ่งเน้นไปที่แหล่งจ่ายไฟกระแสตรงที่มีศักดาคงที่ใช้จ่ายไฟเลี้ยงให้กับอุปกรณ์ต่างๆ ในวงจรเป็นสำคัญ

2. วงจรกำเนิดความถี่ (Frequency-determining circuit) ในการกำเนิดสัญญาณ วงจรกำเนิดความถี่นี้เป็นวงจรที่สามารถใช้เลือกความถี่ได้ ในลักษณะที่เป็นวงจรกรองแบบแถบความถี่ผ่านซึ่งอาจจะได้แก่ วงจรจูนแบบ LC, วงจรจูนแบบ RC หรือ แบบคริสตัล เป็นต้น

3. วงจรขยาย (Amplifier circuit) เป็นวงจรประเภทแอกทีฟซึ่งอาจจะเป็นวงจรขยายแบบทรานซิสเตอร์ แบบเฟต หรือวงจรขยายที่อยู่ในรูปของไอซีอย่างใดอย่างก็ได้ ซึ่งจะทำหน้าที่ดำรงการกำเนิดของสัญญาณไว้ด้วยการชดเชยพลังงานในส่วนที่สูญเสียไปภายในวงจรกำเนิดสัญญาณให้มีค่าคงตัวอยู่เช่นเดิมโดยอัตโนมัติ

4. วงจรป้อนกลับแบบบวก (Positive feedback circuit) เป็นวงจรที่จะนำสัญญาณจากทางด้านขาออกของวงจรกำเนิดสัญญาณกลับไปยังด้านขาเข้าของวงจร โดยสัญญาณทางด้านขาออกที่ป้อนกลับไปสู่ด้านขาเข้าของวงจรนั้นจะต้องจัดให้มีเฟส ตรงกันกับเฟสของวงจรทางด้านขาเข้าทั้งนี้ก็เพื่อทำให้เกิดการเสริมสัญญาณกันขึ้นเพื่อจะทำให้สัญญาณคงตัวอยู่ได้

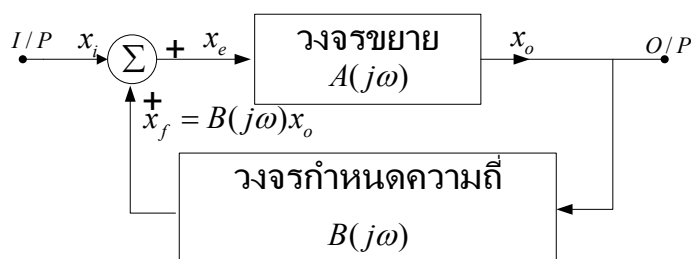
ซึ่งองค์ประกอบทั้ง 4 ข้อจัดประกอบกันได้ดังไดอะแกรมในภาพที่ 2.7



ภาพที่ 2.7 บล็อกไดอะแกรมแสดงองค์ประกอบของวงจรกำเนิดสัญญาณ

### 2.3.2 เงื่อนไขการกำเนิดสัญญาณของวงจร

วงจรกำเนิดสัญญาณนั้นจัดเป็นโครงข่ายแบบป้อนกลับแบบหนึ่ง ซึ่งมีการป้อนกลับแบบบวก สามารถแสดงบล็อกไดอะแกรมองค์ประกอบการไหลวนของสัญญาณได้ดังภาพที่ 2.13



ภาพที่ 2.8 บล็อกไดอะแกรมของวงจรที่มีการป้อนกลับแบบบวก

สัญลักษณ์ต่างๆ ที่ใช้ในวงจรเป็นดังต่อไปนี้

$x_i$  คือ สัญญาณทางด้านขาเข้าของวงจร

$x_o$  คือ สัญญาณทางด้านขาออกของวงจร

$x_e$  คือ สัญญาณผลรวมระหว่าง  $x_i$  และ  $x_f$  มีค่าเท่ากับ  $x_i + x_f$

$x_f$  คือ สัญญาณป้อนกลับ

$A(j\omega)$  คือ ค่าเกนของวงจรขยาย

$B(j\omega)$  คือ ค่าเกนของวงจรกำหนดความถี่

จากบล็อกไดอะแกรมดังภาพที่ 2.8 จะได้ว่า

$$x_e = x_i + x_f \quad (2.12)$$

เมื่อ 
$$x_f = B(j\omega)x_o \quad (2.13)$$

และ 
$$x_o = A(j\omega)x_e \quad (2.14)$$

เมื่อแทนค่าสมการที่ (2.12) และ (2.13) ลงใน (2.14) ตามลำดับและเมื่อปรับรูปสมการใหม่ จะได้

$$\frac{x_o}{x_i} = \frac{A(j\omega)}{1 - A(j\omega)B(j\omega)} \quad (2.15)$$

ในการกำเนิดสัญญาณนั้น วงจรจะต้องสามารถสร้างสัญญาณทางด้านขาออกได้โดยที่ไม่มีสัญญาณทางด้านขาเข้าซึ่งเงื่อนไขดังกล่าวจะเป็นจริงได้ก็คือค่าเกนขยายมีค่าเป็นอนันต์ (Infinity) นั่นคือค่าส่วนของสมการที่ (2.15) จะต้องมีค่าเป็นศูนย์ กล่าวคือ

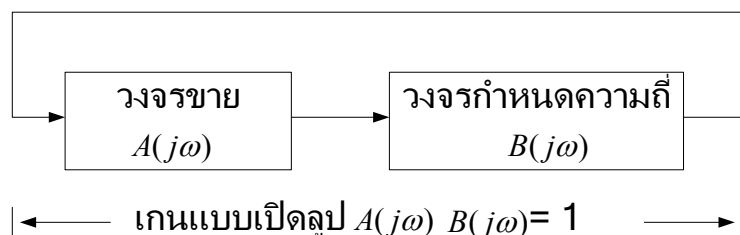
$$1 - A(j\omega)B(j\omega) = 0 \quad (2.16)$$

โดยเมื่อเงื่อนไขตามสมการที่ (2.16) เกิดขึ้น ณ ตำแหน่งความถี่ค่าหนึ่ง (สมมติว่าเป็นที่ค่าความถี่  $\omega_0$ ) ก็แสดงว่าจะเกิดมีการให้กำเนิดสัญญาณที่มีความถี่นั้นขึ้น เกณฑ์การตรวจสอบที่สำคัญที่เป็นที่รู้จักกันดี คือ เกณฑ์ของบาร์คฮูเซน (Barkhausen criterion) ซึ่งเป็นเงื่อนไขที่สำคัญที่รู้จักกันดีในการ

ออกแบบสร้างวงจรกำเนิดสัญญาณ เกณฑ์ดังกล่าวมีนัยที่กล่าวได้โดยสรุปดังนี้คือ “วงจรกำเนิดสัญญาณที่จะสามารถกำเนิดสัญญาณได้อย่างต่อเนื่องนั้นจะต้องมีเกนแบบเปิดลูป (Open-loop gain) เป็นค่าจริงเท่ากับหนึ่ง” นั่นคือเราจะได้เงื่อนไขของการกำเนิดสัญญาณแยกเป็นสองเงื่อนไขที่จะต้องเกิดพร้อมกันคือ

$$[A(j\omega_o)B(j\omega_o)] = 1 \quad (2.17)$$

และมีค่าเฟส  $\arctan \{A(j\omega_o)B(j\omega_o)\} = 0$  หรือ  $2n\pi$  ( $n$  = เลขจำนวนเต็ม)



ภาพที่ 2.9 ความหมายทางเกณฑ์ของบาร์คูลูเซ่น

ซึ่งในการรักษาค่าเกนแบบเปิดลูปของวงจรให้มีค่าเท่ากับหนึ่งนั้น ก็เพื่อเป็นการรักษาการกำเนิดสัญญาณให้คงที่อยู่ตลอดไปนั่นเอง ความหมายของเงื่อนไขบาร์คูลูเซ่นอาจแสดงได้ดังภาพที่ 2.9 โดยการป้อนกลับแบบบวกจะทำให้เกนแบบปิดลูป (Closed loop Gain) ของวงจรมีค่ามากขึ้นและถ้าเกนแบบเปิดลูปของวงจรมีค่าเป็นหนึ่งก็จะทำให้เกนแบบปิดลูปของ วงจรค่าเป็นอนันต์ซึ่งจะเห็นได้โดยการแทนสมการที่ (2.17) ลงในสมการ (2.15) คือ

$$\frac{x_o}{x_i} = \frac{A(j\omega)}{1-1} = \infty \quad (2.18)$$

สมการที่ (2.18) แสดงให้เห็นว่า เมื่อเกนแบบเปิดลูปของวงจรมีค่าเท่ากับหนึ่งแล้วจะทำให้เกนแบบปิดลูปของวงจรมีค่าเป็นอนันต์ ซึ่งหมายความว่าแม้ไม่มีสัญญาณทางด้านขาเข้า ( $x_i = 0$ ) วงจรนี้ก็อาจสามารถสร้างสัญญาณทางด้านขาออกได้ คือวงจรจะสามารถให้กำเนิดสัญญาณขึ้นมาได้นั่นเอง อย่างไรก็ตามในทางปฏิบัติแล้ววงจรดังกล่าวจะอาศัยสัญญาณรบกวน (Noise Signal) เป็นสัญญาณเริ่มต้นทางด้าน

ขาเข้าให้กับวงจรซึ่งสัญญาณรบกวนนี้อาจจะมาจากแหล่งกำเนิดใดๆ ก็ได้ เช่น สัญญาณรบกวนที่เกิดขึ้นมาจากแหล่งจ่ายไฟเลี้ยงของวงจรเอง เป็นต้น

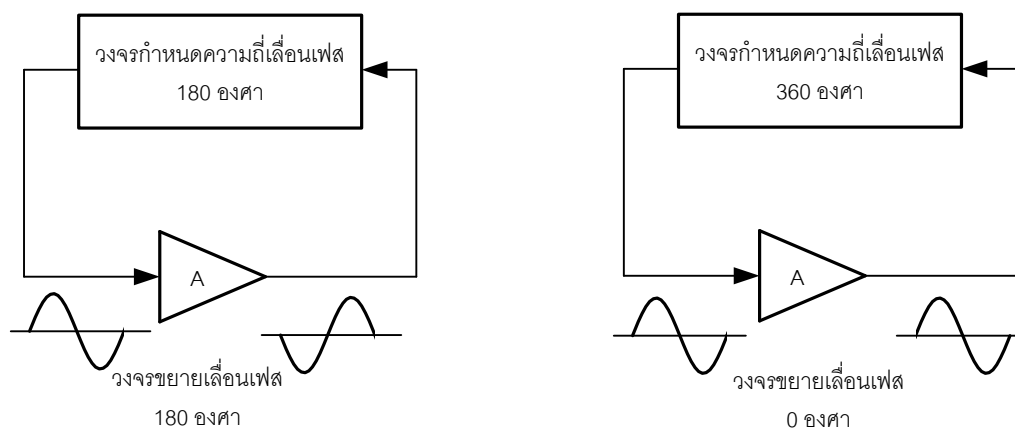
เมื่ออาศัยทฤษฎีนี้ในการนำไปสร้างเป็นวงจรกำเนิดสัญญาณไซน์เฟสเดียวจะเป็นโครงสร้างของวงจร 2 รูปแบบ ตามภาพที่ 2.10 คือถ้าวงจรกำหนดความถี่มีการเลื่อนเฟสของสัญญาณที่ความถี่  $\omega_0$  ไป 180 องศา ก็จะต้องใช้วงจรขยายสัญญาณที่ความถี่  $\omega_0$  มีการเลื่อนเฟสไป 180 องศา ทั้งนี้เพราะว่าเพื่อให้การเลื่อนเฟสรวมทั้งหมดภายในรูปเป็น 360 องศา ( $2\pi$  เรเดียน) ในทำนองเดียวกันถ้าวงจรกำหนดความถี่มีการเลื่อนเฟสของสัญญาณที่ความถี่  $\omega_0$  ไป 360 องศา ก็จะต้องใช้วงจรขยายสัญญาณที่ความถี่  $\omega_0$  มีการเลื่อนเฟสไป 0 องศา หรือไม่มีการเลื่อนเฟสของสัญญาณเลยในวงจรขยายสัญญาณ [14]

อย่างไรก็ตามเพื่อพิจารณากันโดยธรรมชาติแล้วนั้น วงจรกำเนิดสัญญาณโดยทั่วไปนั้นจะเป็นวงจรประเภทไม่เป็นเชิงเส้น (Nonlinear circuit) หากแต่การวิเคราะห์วงจรนั้นได้ใช้หลักการการวิเคราะห์แบบเป็นเชิงเส้นดังกล่าวข้างต้น ดังนั้นเงื่อนไขที่ได้จึงสามารถที่จะกำหนดได้แต่เพียงความถี่ของสัญญาณเท่านั้นแต่จะไม่สามารถกำหนดขนาดของสัญญาณที่กำเนิดขึ้นได้ดังจะเห็นได้จากเกณฑ์การตรวจสอบของบาร์คัสเซ่นที่กล่าวไว้นั้นแสดงแต่เพียงว่า ณ ความถี่ของการกำเนิดสัญญาณจะมีค่าเฟสของสัญญาณเท่ากับ  $2n\pi$  ( $n$  เป็นเลขจำนวนเต็ม)

สำหรับการควบคุมขนาดของสัญญาณที่ถูกกำเนิดขึ้นมานั้นที่นิยมใช้กันมีอยู่ 2 วิธีคือ

1. ทำได้โดยการเพิ่มวงจรในส่วนที่จะทำหน้าที่รักษาระดับของสัญญาณ
2. ใช้หลักการของการจำกัดขนาดด้วยตัวเอง (Self-limiting) ของอุปกรณ์ภายในวงจร เช่น

วงจรกำเนิดสัญญาณที่สร้างขึ้นจากทรานซิสเตอร์ (Transistor) ในขณะเริ่มต้นเมื่อสัญญาณมีค่าต่ำ ทรานซิสเตอร์จะมีค่าเกนสูง ทำให้ค่าลูบเกนของวงจรจะมีค่ามากกว่า 1 ณ ตำแหน่งความถี่ที่มีค่าเฟสเท่ากับ  $2n\pi$  แต่เมื่อขนาดของสัญญาณเพิ่มขึ้นจะทำให้ทรานซิสเตอร์เริ่มอิ่มตัว (Saturate) ทำให้ทรานซิสเตอร์มีเกนลดลงซึ่งจะทำให้ลูบเกนของวงจรจะลดลงจนกระทั่งทำให้สัญญาณมีขนาดที่คงที่ได้ในที่สุด



ภาพที่ 2.10 โครงสร้างวงจรกำเนิดสัญญาณซายน์เฟสเดียว

### 2.3.3 หลักการทำงานของวงจรกำเนิดสัญญาณ

การทำงานของวงจรกำเนิดสัญญาณนั้นอาจสามารถแบ่งออกได้เป็น 3 สภาวะ คือ

#### 1. สภาวะเริ่มต้นการทำงานของวงจร (First Turn-On)

สภาวะเริ่มต้นการทำงานของวงจรจะเกิดขึ้นเมื่อมีการจ่ายกำลังงานให้แก่วงจร ซึ่งการจ่ายกำลังงานจากแหล่งพลังงานภายนอกให้แก่วงจรอย่างทันทีทันใดนี้ จะทำให้เกิดสภาวะเปลี่ยนย้าย (Transition) ขึ้นทำให้มีสเปกตรัมของสัญญาณเกิดกระจายขึ้นอย่างมากมาย อย่างไรก็ตามเนื่องจากวงจรกำเนิดสัญญาณนั้นจะมีวงจรกำหนดความถี่อยู่ภายใน ดังนั้นจึงมีความถี่เพียงความถี่เดียวเท่านั้นที่โดดเด่นและจะถูกเลือกให้ถูกป้อนย้อนกลับในกระบวนการป้อนกลับ ทำให้เกิดการพิคัดเป็นความถี่ของสัญญาณที่จะปรากฏเป็นสัญญาณขาออกของวงจร

#### 2. สภาวะการสร้างสัญญาณ (Signal build up)

เมื่อความถี่ของสัญญาณที่กำเนิดขึ้นถูกกำหนดความถี่โดยวงจรกำหนดความถี่แล้ว สัญญาณทางด้านขาออกจะถูกนำกลับไปยังด้านขาเข้าของวงจร ซึ่งสัญญาณจะถูกจัดโดยวงจรให้มีเฟสตรงกันเพื่อเป็นการเสริมสัญญาณให้มีกำลังมากยิ่งขึ้น

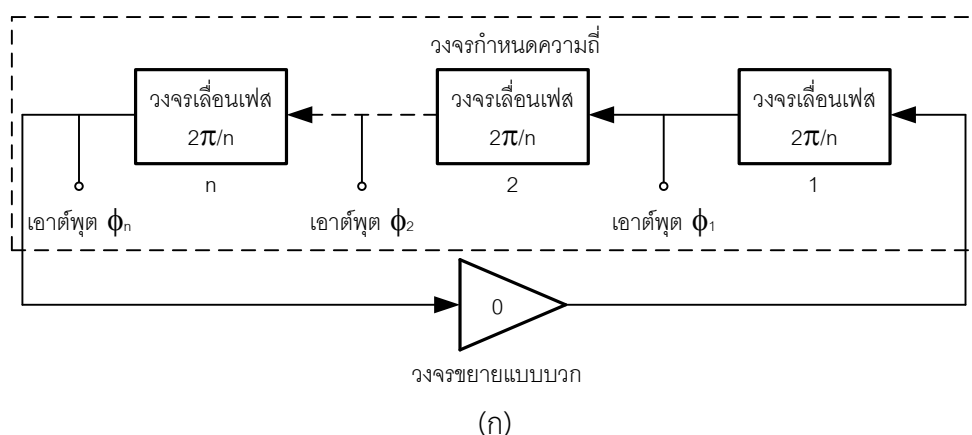
#### 3. สภาวะรักษารสร้างสัญญาณ (Sustained oscillation)

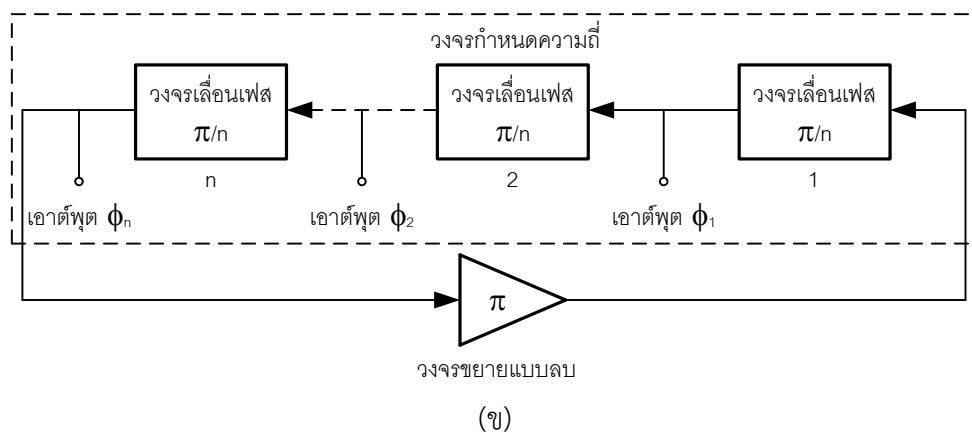
การรักษารสร้างสัญญาณให้คงอยู่นั้นจะเป็นไปตามเงื่อนไขของบาร์คฮูเซน คือผลคูณค่าเกนของวงจรขยาย และวงจรป้อนกลับจะต้องมีค่าเท่ากับหนึ่งในทางทฤษฎี แต่ในทางปฏิบัตินั้นค่าเกนรวมของระบบจะต้องมีค่ามากกว่าหนึ่งเล็กน้อยในสถานะเริ่มแรก ทั้งนี้ก็เพื่อเป็นการชดเชยการ

ลดทอนสัญญาณที่อาจจะเกิดขึ้นได้ในวงจรและจะใช้ลักษณะความไม่เป็นเชิงเส้นของวงจรที่เกิดขึ้นเมื่อสัญญาณมีค่ามากมาเป็นตัวรักษาลูปเกนให้เท่ากับหนึ่งเพื่อเป็นตัวมาจำกัดขนาดของสัญญาณที่ได้ออกมา

## 2.4 หลักการกำเนิดสัญญาณซายน์แบบหลายเฟส

จากหลักการสร้างวงจรกำเนิดสัญญาณซายน์เฟสเดียวสังเกตเห็นว่า วงจรกำหนดความถี่สร้างขึ้นจากวงจรเพียงวงจรเดียว ที่ให้การเลื่อนเฟสเป็น 180 องศา หรือ 360 องศา จึงทำให้วงจรดังกล่าวให้สัญญาณเอาต์พุตเพียงตำแหน่งเดียวและสัญญาณซายน์ที่ได้จะมีเฟสคงที่เพียงเฟสเดียวเท่านั้น จากนั้นได้มีการเปลี่ยนแปลงวงจรกำเนิดความถี่ใหม่ ให้เป็นวงจรย่อย ๆ หลายชุดต่อкасцепกัน ( $n$  ชุด) และแต่ละชุดจัดให้มีการเลื่อนเฟสของสัญญาณที่เท่า ๆ กันโดยที่การเลื่อนเฟสรวมทั้งหมดของ วงจรกำหนดความถี่ยังคงมีค่าเป็น 180 องศา หรือ 360 องศา แล้วแต่ชนิดของวงจรขยายสัญญาณที่ใช้ จากนั้นแล้วป้อนกลับเป็นวงให้กับวงจรขยายสัญญาณ ดังแสดงในภาพที่ 2.16 อาศัยเงื่อนไขทางเฟสของบาร์คฮูเซนที่กล่าวว่า วงจรจะเกิดการออสซิลเลตได้ที่ความถี่  $\omega_0$  นั้นค่าการเลื่อนเฟสของสัญญาณรวมทั้งหมดภายในวงจรที่ความถี่  $\omega_0$  จะต้องมามีค่าเท่ากับ  $2\pi$  เพื่อให้สอดคล้องกับหลักการดังกล่าว โครงสร้างของวงจรตามภาพที่ 2.11(ก) นั้นใช้วงจรขยายสัญญาณที่ไม่มีการเลื่อนเฟสของสัญญาณเลย ทำให้วงจรย่อยแต่ละวงจรมีหน้าที่เลื่อนเฟสของสัญญาณให้มีเฟสของสัญญาณขาออกต่างไปจากสัญญาณที่เข้ามา  $2\pi/n$  (ในกรณีนี้ต้องการให้มีความต่างเฟสของสัญญาณเอาต์พุตข้างเคียงเท่ากัน) ในขณะที่โครงสร้างของวงจรกำเนิดสัญญาณซายน์หลายเฟสตามภาพที่ 2.11(ข) วงจรขยายสัญญาณทำหน้าที่ขยายสัญญาณพร้อมกับการเลื่อนเฟสเท่ากับ  $\pi$  ดังนั้นวงจรย่อยแต่ละวงจรจึงมีการเลื่อนเฟสของสัญญาณเอาต์พุตไปจากสัญญาณขาเข้าเป็น  $\pi/n$  ส่วนสัญญาณเอาต์พุตนั้นได้จากการดึงเอาสัญญาณขาออกบางส่วนย่อยแต่ละวงจร [14]





ภาพที่ 2.11 การดัดแปลงของวงจรถ่ายแบบลบ

ในเรื่องการสร้างวงจรถ่ายแบบลบสัญญาณชาน์เฟสตามหลักการดังกล่าวนี้ ประเด็นสำคัญอยู่ที่ว่าจะให้วงจรชนิดใด มาทำหน้าที่เป็นวงย่อยในวงจรถ่ายแบบลบ ซึ่งประเด็นดังกล่าวจะได้กล่าวถึงในหัวข้อถัดไป

#### 2.4.1 การสร้างวงจรถ่ายแบบลบสัญญาณหลายเฟสโดยการใช้วงจรกรองความถี่ต่ำผ่าน

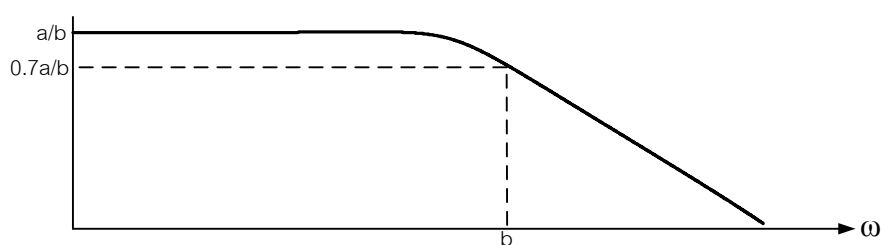
วงจรส่วนย่อยที่ได้รับความนิยมในการนำมาทำหน้าที่เป็นวงย่อยในวงจรถ่ายแบบลบตามหลักการดังกล่าวคือ วงจรกรองความถี่ต่ำผ่านอันดับหนึ่งที่มีทรานส์เฟอร์ฟังก์ชันของวงจรเป็นไปตามสมการที่ (2.19) หรือสมการที่ (2.20) ก็ได้

$$G(s) = \frac{-a}{s+b} \quad (2.19)$$

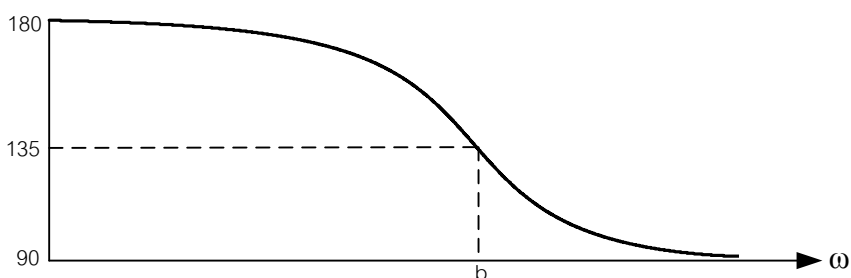
$$G(s) = \frac{a}{s+b} \quad (2.20)$$

โดยที่  $a$  : ค่าอัตราขยายของวงจรกรองความถี่ต่ำผ่านเมื่อ  $b$  มีค่าเท่ากับหนึ่ง  
 $b$  : ค่าความถี่โพล

ทรานส์เฟอ์ฟังก์ชันตามสมการที่ (2.19) และ (2.20) ให้ผลตอบสนองทางขนาดเช่นเดียวกันดังแสดงในภาพที่ 2.12(ก) จะพบว่าที่ความถี่ของสัญญาณมีค่าต่ำๆ ผลตอบสนองทางขนาดมีค่าเท่ากับ  $a/b$  และจะลดลงเรื่อยๆ จนเข้าใกล้ศูนย์เมื่อความถี่ของสัญญาณมีค่ามากๆ ส่วนผลตอบสนองทางเฟสของทรานส์เฟอ์ฟังก์ชันทั้งสองดังกล่าว ให้ผลตอบสนองทางเฟสที่ต่างกันคือ ทรานส์เฟอ์ฟังก์ชันตามสมการที่ (2.19) ให้ผลตอบสนองทางเฟสเป็นไปตามภาพที่ 2.12(ข) โดยที่ค่าการเลื่อนเฟสของสัญญาณที่มีความถี่ต่ำๆ จะมีค่าเป็น 180 องศา และค่าการเลื่อนเฟสดังกล่าวจะลดลงเรื่อยๆ ตามค่าความถี่ที่เพิ่มมากขึ้นจนเกือบเข้าใกล้ 90 องศาเมื่อความถี่มีค่าสูงๆ ในขณะที่ผลตอบสนองทางเฟสของทรานส์เฟอ์ฟังก์ชันตามสมการที่ (2.20) ค่าการเลื่อนเฟสของสัญญาณที่มีความถี่ต่ำๆ จะมีค่าเป็น 0 องศา และมีค่าเข้าใกล้ -90 องศา เมื่อความถี่ของสัญญาณเพิ่มมากขึ้น

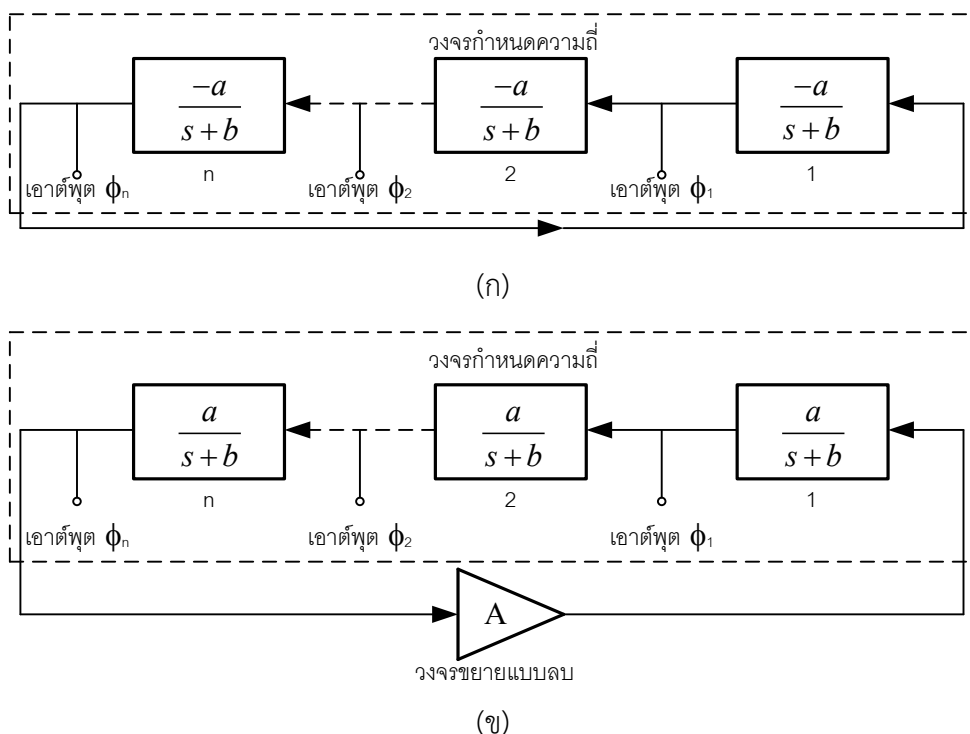


(ก) ผลตอบสนองทางขนาด



(ข) ผลตอบสนองทางเฟส

ภาพที่ 2.12 ผลตอบสนองของวงจรกรองความถี่ต่ำผ่าน



ภาพที่ 2.13 โครงสร้างของวงจรกำเนตสัญญาณชายนหลายเฟสที่วงจรรองความถี่ต่ำผ่าน

จากที่ได้กล่าวมาแล้วข้างต้นจะเห็นว่าวงจรรองความถี่ต่ำผ่านอันดับหนึ่งให้คุณสมบัติเลื่อนเฟสได้ ดังนั้นวงจรรองความถี่ต่ำผ่านจึงสามารถนำมาสร้างเป็นวงจรกำเนตความถี่ในวงจรกำเนตสัญญาณชายนหลายเฟสได้ จะได้โครงสร้างวงจรที่สร้างจากทรานส์เฟอร์ฟังก์ชันทั้งสองดังภาพที่ 2.13 โดยโครงสร้างตามภาพที่ 2.13(ก) และ 2.13(ข) มีเงื่อนไขในการสร้างเป็นดังตารางที่ 2.1 และตารางที่ 2.2 ตามลำดับ

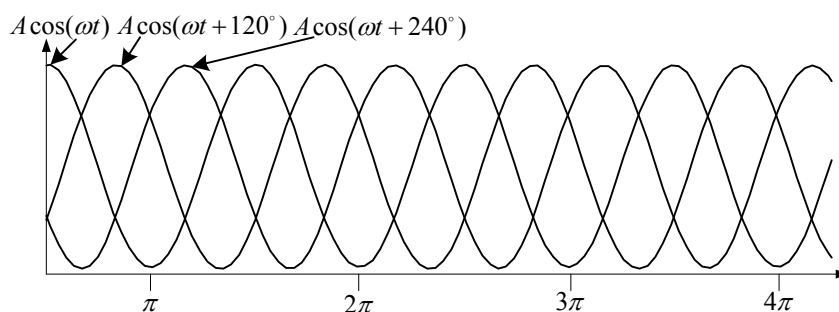
ตารางที่ 2.1 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการออสซิลเลตของโครงสร้างวงจรตามภาพที่ 2.13(ก)

| จำนวนเฟส | เงื่อนไขการออสซิลเลต | ความถี่การออสซิลเลต |
|----------|----------------------|---------------------|
| 3        | $a=2b$               | $\omega=1.713b$     |
| 5        | $a=1.414b$           | $\omega=0.728b$     |
| 7        | $a=1.11b$            | $\omega=0.48b$      |
| 9        | $a=1.063b$           | $\omega=0.36b$      |

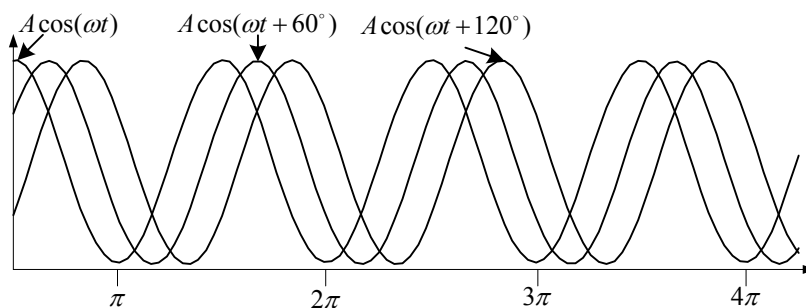
ตารางที่ 2.2 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการออสซิลเลตของโครงสร้างวงจรตามภาพที่ 2.13(ข)

| จำนวนเฟส | เงื่อนไขการออสซิลเลต | ความถี่การออสซิลเลต |
|----------|----------------------|---------------------|
| 3        | $a=2b$               | $\omega=1.713b$     |
| 4        | $a=1.414b$           | $\omega=b$          |
| 5        | $a=1.237b$           | $\omega=0.728b$     |
| 6        | $a=1.154b$           | $\omega=0.577b$     |
| 7        | $a=1.11b$            | $\omega=0.482b$     |

จากตารางที่ 2.1 จะเห็นว่าถ้าสร้างวงจรตามโครงสร้างในภาพที่ 2.13(ก) จะสร้างได้เฉพาะวงจรที่ให้จำนวนเฟสเป็นจำนวนคี่เท่านั้นและให้ความต่างเฟสของสัญญาณข้างเคียงเป็น  $2\pi/n$  ให้รูปสัญญาณแต่ละเฟสเป็นตามภาพที่ 2.14 ส่วนโครงสร้างของวงจรตามภาพที่ 2.13(ข) นั้นสามารถสร้างได้ทั้งวงจรที่ให้จำนวนเฟสเป็นจำนวนคู่และจำนวนคี่ สัญญาณเอาต์พุตที่ได้ให้ความต่างเฟสของสัญญาณข้างเคียงเป็น  $\pi/n$  ดังแสดงในภาพที่ 2.15



ภาพที่ 2.14 สัญญาณขายน 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง 120 องศา



ภาพที่ 2.15 สัญญาณขายน 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง 60 องศา

โครงสร้างของวงจรกำเนิดสัญญาณทั้งสองมีข้อด้อยเพียงเล็กน้อย คือ ค่าความถี่ของการออสซิลเลตไม่เป็นอิสระจากเงื่อนไขของการออสซิลเลต ในกรณีที่มีการปรับค่าความถี่โดยการปรับค่าพารามิเตอร์  $b$  จะมีผลกระทบต่อเงื่อนไขของการออสซิลเลตที่จะต้องปรับค่า  $a$  เปลี่ยนแปลงไปตามค่า  $b$  อีกทั้งเงื่อนไขของการออสซิลเลตไม่คงที่ ขึ้นอยู่กับจำนวนเฟสของสัญญาณอย่างไรก็ตามวิธีการการสร้างวงจรกำเนิดสัญญาณขายนหลายเฟสดังกล่าวยังเป็นที่ยอมรับดังจะเห็นได้จากผลงานวิจัยที่เสนอวงจรกำเนิดสัญญาณขายนหลายเฟสในรูปแบบต่างๆ

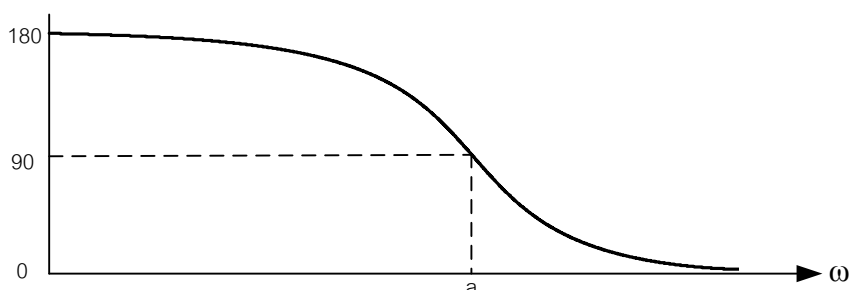
เป็นที่สังเกตว่าวงจรกำเนิดสัญญาณขายนหลายเฟสแบบต่างๆ ที่นำมาเป็นตัวอย่างนี้เป็นวงจรที่ทำงานในโหมดแรงดัน บางวงจรมีข้อเด่นและข้อด้อยต่างกันไปแต่ทุกวงจรมีข้อด้อยเหมือนกันคือเงื่อนไขของการออสซิลเลตไม่คงที่ขึ้นอยู่กับจำนวนเฟส ทั้งนี้เพราะว่าวงจรกำเนิดสัญญาณขายนหลายเฟสดังกล่าวใช้วงจรรองความถี่ต่ำผ่านเป็นส่วนประกอบสำคัญ แต่อย่างไรก็ตามก็มีวิธีการหลีกเลี่ยงปัญหาดังกล่าวได้โดยใช้วงจรกรองผ่านทุกความถี่แทนวงจรรองความถี่ต่ำผ่านซึ่งมีรายละเอียดที่จะกล่าวในหัวข้อต่อไป

#### 2.4.2 การสร้างวงจรกำเนิดสัญญาณขายนหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่

วงจรกรองผ่านทุกความถี่อันดับหนึ่งให้ทรานส์เฟอร์ฟังก์ชันเป็นไปตามสมการที่ (2.21) หรือสมการที่ (2.22) เป็นวงจรที่มีคุณสมบัติเลื่อนเฟสของสัญญาณขาเข้าได้ จึงเหมาะสมที่จะใช้เป็นส่วนประกอบในวงจรกำเนิดสัญญาณขายนหลายเฟส

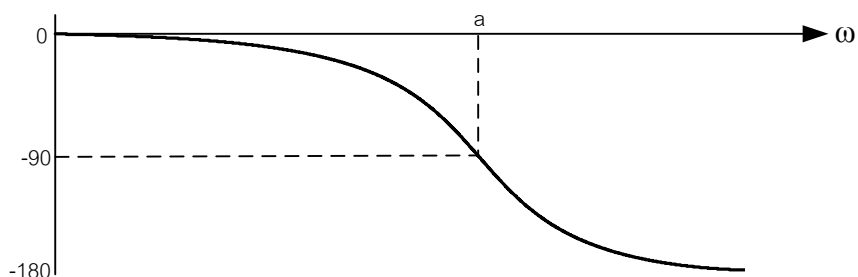
$$T(s) = \frac{s-a}{s+a} \quad (2.21)$$

$$T(s) = \frac{a-s}{a+s} \quad (2.22)$$



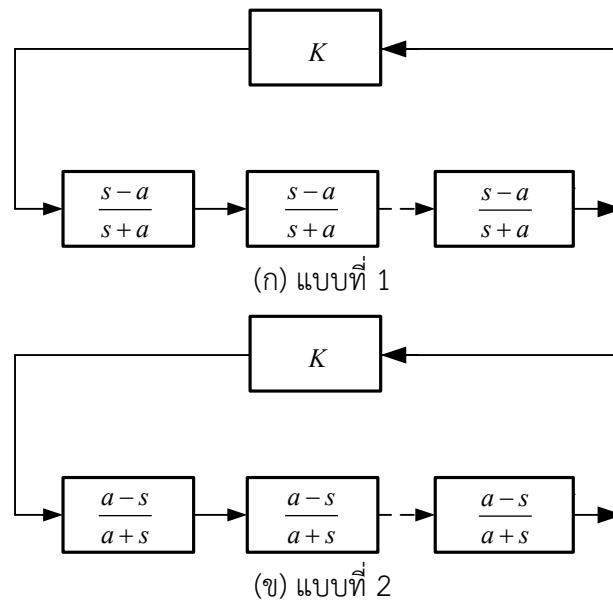
ภาพที่ 2.16 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ตามสมการที่ 2.21

ทรานส์เฟอร์ฟังก์ชันของวงจรกรองผ่านทุกความถี่ทั้งสองให้ผลตอบสนองทางขนาดคงที่เท่ากับขนาดของสัญญาณขาเข้าตลอดทุกช่วงความถี่ แต่ให้ผลตอบสนองทางเฟสที่ต่างกัน กล่าวคือ ทรานส์เฟอร์ฟังก์ชันตามสมการที่ (2.21) ให้เฟสของสัญญาณขาออกเป็น 180 องศา เมื่อความถี่ของสัญญาณมีค่าต่ำๆ และค่าการเลื่อนเฟสจะค่อยๆ ลดลงจนเข้าใกล้ 0 เมื่อความถี่ของสัญญาณเข้ามีค่ามากๆ ดังแสดงในภาพที่ 2.16 ส่วนทรานส์เฟอร์ฟังก์ชันตามสมการที่ (2.22) ให้ผลตอบสนองทางเฟสเป็นไปตามภาพที่ 2.17 จะไม่มีการเลื่อนเฟสของสัญญาณขาออกเลยเมื่อความถี่ของสัญญาณเข้ามีค่าต่ำๆ และค่าการเลื่อนเฟสจะเข้าใกล้ 180 องศา เมื่อความถี่ของสัญญาณมีค่าสูงๆ



ภาพที่ 2.17 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ตามสมการที่ 2.22

ซึ่งวงจรกำเนิดสัญญาณขายนหลายเฟสที่สร้างขึ้นจากทรานส์เฟอร์ฟังก์ชันทั้งสองรูปแบบมีโครงสร้างเป็นไปตามภาพที่ 2.18



ภาพที่ 2.18 โครงสร้างของวงจรกำเนิดสัญญาณซายน์หลายเฟสที่ใช้วงจรกรองผ่านทุกความถี่

เนื่องจากการต่อкасцепกันของวงจรกรองผ่านทุกความถี่ตั้งแต่ 3 ชุดขึ้นไปสามารถให้ความแตกต่างเฟสของสัญญาณขาออกเมื่อเปรียบเทียบกับสัญญาณขาเข้าได้ถึง  $2\pi$  ดังนั้นวงจรขยายสัญญาณที่ใช้จึงเป็นวงจรแบบไม่มีการเลื่อนเฟสเลย

การสร้างวงจรกำเนิดสัญญาณซายน์หลายเฟสตามวิธีการนี้ มีข้อดีคือ เงื่อนไขของการกำเนิดสัญญาณขึ้นอยู่กับอัตราขยายสัญญาณเท่านั้นและไม่ขึ้นอยู่กับจำนวนเฟสของสัญญาณดังจะเห็นได้ดังนี้

พิจารณาโครงสร้างแบบที่ 1 ในภาพที่ 2.18 จะมีอัตราขยายแบบเปิดรูปเป็น

$$T(s) = K \left( \frac{a-s}{a+s} \right)^n \quad (2.23)$$

ขนาดของอัตราขยายแบบเปิดรูปมีค่า

$$T(s) = |K| \left| \frac{\sqrt{\omega^2 + a^2}}{\sqrt{\omega^2 + a^2}} \right|^n \quad (2.24)$$

จากหลักการของออสซิลเลตของบาร์คเฮาเซน จะได้ว่าเงื่อนไขของขนาดที่ทำให้เกิดการออสซิลเลตที่ความถี่  $\omega_0$  นั้นค่าขนาดของอัตราขยายแบบเปิดต้องมีค่าเท่ากับหนึ่ง จากสมการที่ (2.24) จะพบว่าขนาดของอัตราขยายแบบเปิดขึ้นอยู่กับสองส่วนประกอบ คือ ขนาดของของอัตราขยายสัญญาณและขนาดของทรานส์เฟอร์ฟังก์ชันของวงจรกรองผ่านทุกความถี่ที่ต่อกัน  $n$  ชุด แต่เนื่องจากขนาดว่าของทรานส์เฟอร์ฟังก์ชันของวงจรกรองผ่านทุกความถี่มีค่าเท่ากับหนึ่งตลอดทุกช่วงความถี่ จึงทำให้เงื่อนไขของการออสซิลเลตขึ้นอยู่กับอัตราขยายสัญญาณเท่านั้น ซึ่งจะได้เงื่อนไขในการออสซิลเลตดังนี้ คือ

$$|K| = 1 \quad (2.25)$$

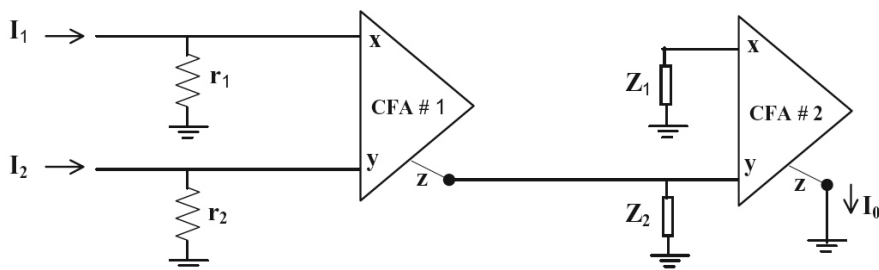
นั่นคือขนาดของอัตราขยายสัญญาณต้องมีค่าเท่ากับหนึ่งในทางทฤษฎี เงื่อนไขการออสซิลเลตดังกล่าวเป็นจริงสำหรับทุกค่าของ  $n$  เมื่อ  $n \geq 3$  และใช้ได้กับโครงสร้างแบบที่สองด้วย จึงกล่าวได้ว่าเงื่อนไขของการออสซิลเลตของวงจรกำเนิดสัญญาณขายนหลายเฟสที่สร้างจากวงจรกรองผ่านทุกความถี่ไม่ขึ้นอยู่กับจำนวนเฟสของสัญญาณ

## 2.5 งานวิจัยที่เกี่ยวข้อง

หลังจากได้มีการกล่าวถึงทฤษฎีพื้นฐานเบื้องต้นอย่างละเอียดไปแล้ว ในส่วนนี้จะกล่าวถึงงานวิจัยที่เกี่ยวข้องกับวงจรอินทิเกรเตอร์ที่ได้มีผู้นำเสนอมาพอสังเขปดังนี้

### 2.5.1 วงจรอินทิเกรเตอร์ที่ใช้ CFA

วงจรอินทิเกรเตอร์ที่ใช้ CFA ดังภาพที่ 2.19 [7] ประกอบไปด้วย CFA จำนวน 2 ตัว ตัวต้านทานอีก 3 ตัว ร่วมกับตัวเก็บประจุอีก 1 ตัว ( $Z_2$ )

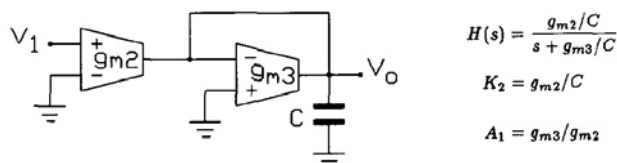


ภาพที่ 2.19 วงจรอินทิเกรเตอร์ที่ใช้ CFA

จุดเด่นของวงจรคือ สามารถปรับอัตราขยายของวงจรได้ ความต้านทานที่เอาต์พุตมีค่าสูงและใช้เพียงอุปกรณ์ที่ต่อลงกราวด์ แต่จะพบยังมีข้อด้อยคือ ใช้อุปกรณ์แอกทีฟและพาสซีฟจำนวนมาก ไม่สามารถควบคุมความถี่ธรรมชาติด้วยวิธีทางอิเล็กทรอนิกส์ อีกทั้งกระแสเอาต์พุตไม่สามารถเป็นทั้งบวกและลบได้

### 2.5.2 วงจรอินทิเกรเตอร์ที่ใช้ OTA

วงจรอินทิเกรเตอร์ที่ใช้ OTA ดังภาพที่ 2.20 [8] ประกอบไปด้วย OTA จำนวน 2 ตัว และตัวเก็บประจุที่ต่อลงกราวด์อีก 1 ตัว

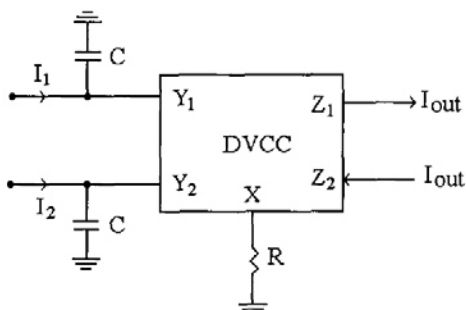


ภาพที่ 2.20 วงจรอินทิเกรเตอร์ที่ใช้ OTA

จุดเด่นของวงจรคือ สามารถปรับอัตราขยายของวงจรและความถี่ธรรมชาติได้ด้วยวิธีทางอิเล็กทรอนิกส์และใช้เพียงอุปกรณ์ที่ต่อลงกราวด์ แต่จะพบยังมีข้อด้อย คือ วงจรทำงานในโหมดแรงดัน ซึ่งมีจุดด้อยหลายประการเมื่อเปรียบเทียบกับวงจรในโหมดกระแส

### 2.5.3 วงจรอินทิเกรเตอร์ที่ใช้ DVCC

วงจรอินทิเกรเตอร์ที่ใช้ DVCC ดังภาพที่ 2.21 [9] ประกอบไปด้วย DVCC จำนวน 1 ตัว ร่วมกับตัวต้านทาน 1 ตัวและตัวเก็บประจุที่ต่อลงกราวด์อีก 2 ตัว

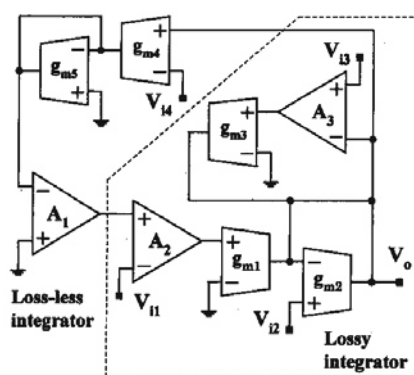


ภาพที่ 2.21 วงจรอินทิเกรเตอร์ที่ใช้ DVCC

จุดเด่นของวงจรคือ ความต้านทานที่เอาต์พุตมีค่าสูงและใช้เพียงอุปกรณ์ที่ต่อลงกราวด์ แต่จะพบยังมีข้อด้อยคือ ใช้อุปกรณ์พาสซีฟจำนวนมาก ไม่สามารถควบคุมความถี่ธรรมชาติด้วยวิธีการอิเล็กทรอนิกส์ ไม่สามารถปรับอัตราขยายของวงจรได้

#### 2.5.4 วงจรอินทิเกรเตอร์โหมดแรงดันที่ใช้ OTA กับออปแอมป์

วงจรอินทิเกรเตอร์โหมดแรงดันที่ใช้เพียงอุปกรณ์แอคทีฟได้แก่ OTA กับออปแอมป์ดังภาพที่ 2.22 [10] จะพบว่า หากจะสร้างวงจรอินทิเกรเตอร์แบบไม่สูญเสีย (Loss-less integrator) จะใช้ OTA จำนวน 2 ตัวและออปแอมป์อีก 1 ตัว ส่วนวงจรอินทิเกรเตอร์แบบสูญเสียจะใช้ OTA จำนวน 3 ตัวและออปแอมป์อีก 2 ตัว

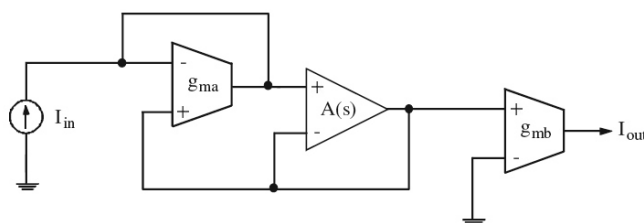


ภาพที่ 2.22 วงจรอินทิเกรเตอร์โหมดแรงดันที่ใช้ OTA กับออปแอมป์

จุดเด่นของวงจรคือ สามารถปรับอัตราขยายของวงจรและความถี่ธรรมชาติได้ด้วยวิธีการอิเล็กทรอนิกส์ และใช้เพียงอุปกรณ์แอคทีฟ แต่จะพบยังมีข้อด้อยคือ วงจรทำงานในโหมดแรงดันซึ่งมีจุดด้อยหลายประการเมื่อเปรียบเทียบกับวงจรในโหมดกระแส และวงจรจะประกอบไปด้วยอุปกรณ์แอคทีฟจำนวนมากหลายตัว

### 2.5.5 วงจรอินทิเกรเตอร์โหมดกระแสที่ใช้ OTA กับออปแอมป์

วงจรอินทิเกรเตอร์โหมดกระแสที่ใช้เพียงอุปกรณ์แอคทีฟได้แก่ OTA กับออปแอมป์ดังภาพที่ 2.23 [11] จะพบว่าวงจรจะใช้ OTA จำนวน 2 ตัวและออปแอมป์อีก 1 ตัว



ภาพที่ 2.23 วงจรอินทิเกรเตอร์โหมดกระแสที่ใช้ OTA กับออปแอมป์

จุดเด่นของวงจรคือ สามารถปรับอัตราขยายของวงจรและความถี่ธรรมชาติได้ด้วยวิธีการอิเล็กทรอนิกส์ และใช้เพียงอุปกรณ์แอคทีฟ แต่จะพบยังมีข้อด้อยคือ วงจรจะประกอบไปด้วยอุปกรณ์แอคทีฟจำนวนมากหลายตัว

## 2.6 สรุป

ในบทนี้ได้กล่าวถึงทฤษฎีและหลักการทั่วไปของวงจรกำเนตสัญญาณ รวมทั้งได้นำเสนองานวิจัยบางเรื่องที่เกี่ยวข้องกับวงจรอินทิเกรเตอร์ที่ได้มีผู้วิจัยขึ้นมา โดยสรุปได้ว่าวงจรที่ได้มีผู้วิจัยมานั้นมีข้อด้อยดังนี้

- ใช้อุปกรณ์แอคทีฟและพาสซีฟจำนวนมากโดยเฉพาะตัวต้านทาน
- ไม่สามารถควบคุมได้ด้วยวิธีการอิเล็กทรอนิกส์
- ไม่สามารถให้คุณสมบัติที่เป็นทั้งแบบลบและแบบบวกในวงจรเดียวกัน
- ไม่สามารถควบคุมอัตราขยายของวงจรได้ ทำให้บางการประยุกต์ใช้งานต้องต่อวงจรขยายสัญญาณกระแสเพิ่มเติม

## บทที่ 3

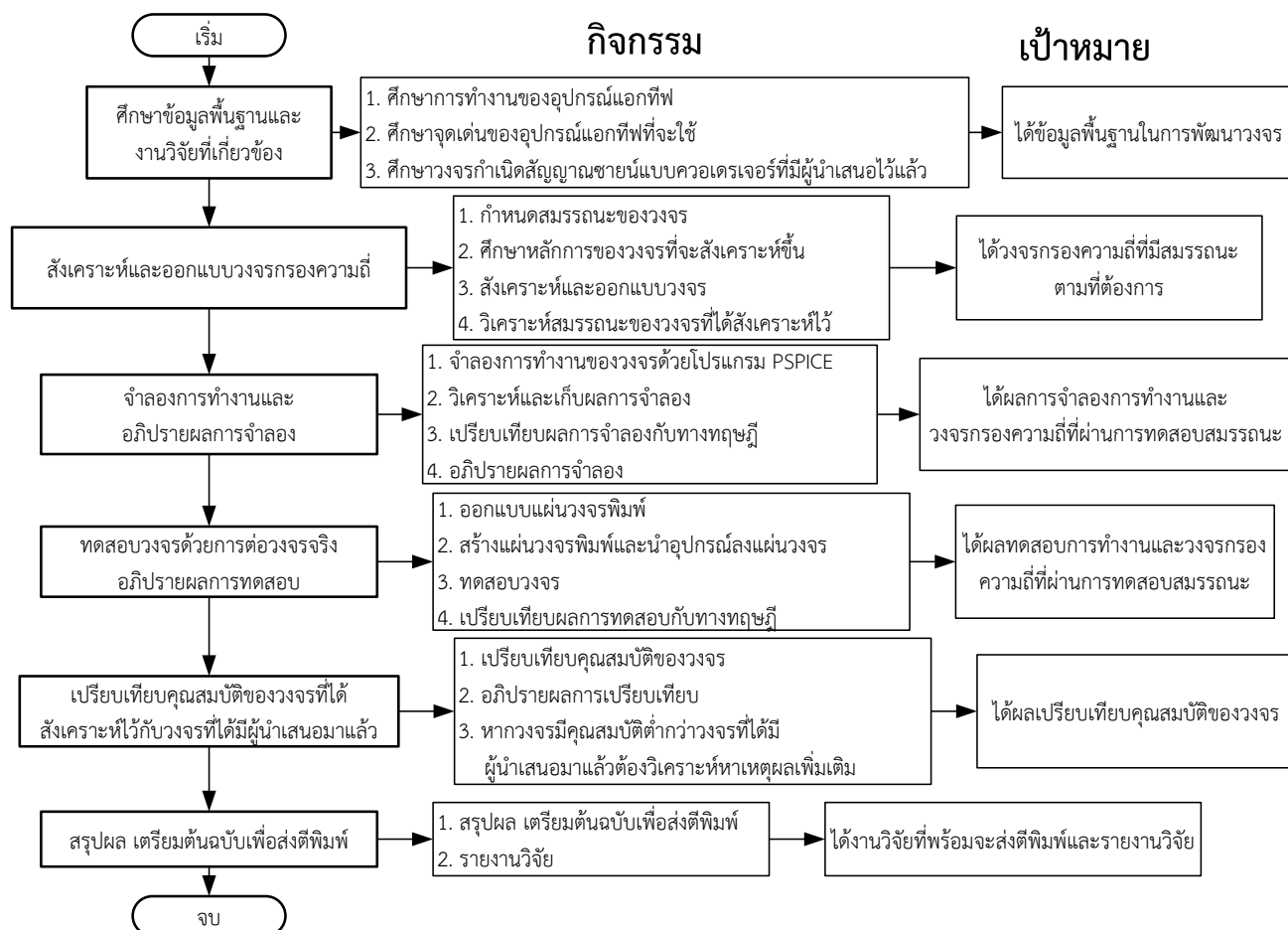
### วิธีการดำเนินการวิจัย

หลังจากที่ได้มีศึกษาทฤษฎีและเอกสารที่เกี่ยวข้องในบทที่ 2 แล้ว ในบทนี้ จะได้กล่าวถึงการสังเคราะห์และออกแบบวงจรจำลองอุปกรณ์ที่ได้ออกแบบไว้ รวมถึงเหตุผลและแนวคิดในการพัฒนาการออกแบบตามลำดับ เพื่อให้ได้สมรรถนะที่สูงขึ้นอีกด้วย จากนั้นจึงนำวงจรนี้ไปพัฒนาเป็นวงจรถ่ายสัญญาณแบบคอเดอเรเตอร์ วงจรถ่ายสัญญาณแบบหลายเฟส วงจรกรองความถี่ โดยใช้ VDTA เป็นอุปกรณ์หลัก รวมถึงการวิเคราะห์หาสมรรถนะ การดำเนินงานวิจัยนี้มีขั้นตอนแสดงดังภาพที่ 3.1

วิธีดำเนินการวิจัยแสดงดังภาพที่ 3.1 จะเริ่มที่ศึกษาทฤษฎีและข้อมูลที่เกี่ยวข้องกับงานวิจัยที่จะสังเคราะห์ขึ้นว่ามีลักษณะเด่น ข้อดี ข้อเสีย และข้อจำกัดอย่างไรบ้าง ซึ่งในส่วนนี้ได้กระทำมาแล้วในบทที่ 2 จากนั้น จะสังเคราะห์และออกแบบวงจรถ่ายสัญญาณแบบคอเดอเรเตอร์ซึ่งจะเป็นวงจรพื้นฐานในการนำไปพัฒนาเป็นวงจรถ่ายสัญญาณแบบคอเดอเรเตอร์ วงจรถ่ายสัญญาณแบบหลายเฟสและวงจรกรองความถี่ โดยเริ่มที่กำหนดขอบเขต สมรรถนะของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งให้ได้ตามขอบเขตที่ต้องการ แล้วทำการสังเคราะห์และออกแบบวงจร เพื่อให้ได้ขอบเขตและสมรรถนะตามที่กำหนดเอาไว้แล้วตรวจสอบและทดสอบวงจรที่ได้ด้วยโปรแกรมจำลอง PSpice พร้อมทั้ง แก้ไขและปรับแต่งโครงสร้างของวงจร เพื่อให้ได้ขอบเขตและสมรรถนะตามที่กำหนดไว้ หลังจากที่ได้วงจรถ่ายสัญญาณแบบคอเดอเรเตอร์แล้วก็จะนำวงจรถ่ายสัญญาณแบบคอเดอเรเตอร์ วงจรถ่ายสัญญาณแบบหลายเฟสและวงจรกรองความถี่ ซึ่งจะมีขั้นตอนในการสังเคราะห์และออกแบบเหมือนกับการสังเคราะห์วงจรถ่ายสัญญาณแบบคอเดอเรเตอร์ ในส่วนของผลการทดสอบสมรรถนะของวงจรทั้งหมดจะแสดงในบทที่ 4 และสรุปผลการวิจัยจะแสดงในบทที่ 5

#### 3.1 การสังเคราะห์และออกแบบวงจรถ่ายสัญญาณแบบคอเดอเรเตอร์

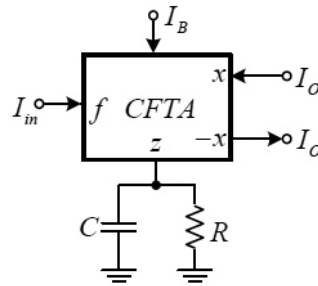
วงจรถ่ายสัญญาณแบบคอเดอเรเตอร์ที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ที่นำเสนอในงานวิจัยฉบับนี้ จะประกอบจากอุปกรณ์แอคทีฟ VDTA เป็นหลัก ดังภาพที่ 3.2 ซึ่งพบว่าวงจรประกอบไปด้วย VDTA จำนวน 1 ตัว ร่วมกับตัวเก็บประจุและตัวต้านทานที่ต่อลงกราวด์จำนวนอย่างละ 1 ตัว โดย  $I_B$  เป็นกระแสไบอัสให้กับ VDTA โดยกระแสเอาต์พุต คือกระแสไหลออกที่ขั้ว  $x$  โดยสามารถมีหลายขั้วได้โดยใช้ VDTA แบบมีขั้ว  $x$  หลายขั้ว



ภาพที่ 3.1 ขั้นตอนดำเนินงานวิจัย

เมื่อพิจารณาวงจรในภาพที่ 3.2 และอาศัยคุณสมบัติของ CFTA ที่ได้กล่าวไว้ในบทที่ 2 สามารถเขียนสมการแรงดันที่ขั้ว  $z$  ได้เป็น

$$V_z = i_z \frac{R}{sCR + 1} \quad (3.1)$$



ภาพที่ 3.2 วงจรอินทิเกรเตอร์โหมดกระแส

จากวงจรในภาพที่ 3.2 เมื่อ  $i_z = -i_f$  และ  $i_f = -i_{in}$  จะได้

$$V_z = i_{in} \frac{R}{sCR + 1} \quad (3.2)$$

เมื่อ  $i_o = I_x = \pm g_m V_z$  แล้วแทนในสมการที่ (3.2) จะได้ทรานส์เฟอร์ฟังก์ชันเป็น

$$\frac{I_o}{I_{in}} = T(s) \pm \frac{g_m R}{sCR + 1} \quad (3.3)$$

จากสมการที่ (3.3) หาก  $g_m = \sqrt{k_g I_B}$  จะได้

$$T(s) = \frac{R\sqrt{k_g I_B}}{sCR + 1} \quad (3.4)$$

จากสมการที่ (3.4) พบว่าเกน (Gain) ของทรานส์เฟอร์ฟังก์ชันสามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์อย่างอิสระจากความถี่โพล (Pole frequency) ด้วย  $I_B$  เมื่อ  $s = j\omega_p$  ความถี่โพลสามารถแสดงได้ดังนี้

$$\omega_p = \frac{1}{RC} \quad (3.5)$$

จากสมการที่ (3.5) จะได้ขนาดของทรานส์เฟอร์ฟังก์ชันดังนี้

$$|T(j\omega_p)| = \frac{\sqrt{k_g I_B}}{\sqrt{\omega_p^2 + \left(\frac{1}{RC}\right)^2}} \quad (3.6)$$

หรือ

$$|T(j\omega_p)| = 20 \log \frac{\sqrt{k_g I_B}}{C} - 20 \log \sqrt{\omega_p^2 + \left(\frac{1}{RC}\right)^2} \quad (3.7)$$

ส่วนผลตอบแทนทางเฟสเท่ากับ

$$\angle T(j\omega) = \varphi(\omega) = \tan^{-1} \frac{0}{\sqrt{k_g I_B} / C} - \tan^{-1} \frac{\omega CR}{1} \quad (3.8)$$

หรือ

$$\angle T(j\omega) = \varphi(\omega) = -\tan^{-1} \omega CR \quad (3.9)$$

จากสมการที่ (3.9) พบว่าผลตอบแทนทางเฟสเป็น 0 องศา เมื่อความถี่ของสัญญาณมีค่าต่ำๆ และค่าการเลื่อนเฟสจะค่อยๆ ลดเพิ่มจนเข้าใกล้ -90 องศา เมื่อความถี่ของสัญญาณเข้ามามีค่ามากๆ

### 3.2 การวิเคราะห์วงจรในกรณีไม่เป็นอุดมคติ

ในลำดับแรกนี้จะพิจารณากรณีที่ CFTA ที่ใช้ในวงจรเกิดความไม่เป็นอุดมคติ สามารถวิเคราะห์ได้จาก

$$\begin{bmatrix} V_f \\ I_z \\ I_x \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ \alpha & 0 & 0 \\ 0 & 0 & \pm g_{m2} \end{bmatrix} \begin{bmatrix} V_f \\ V_x \\ V_z \end{bmatrix} \quad (3.10)$$

เมื่อ  $\alpha$  เป็นค่าส่งผ่านกระแสจากอินพุตไปยังเอาต์พุตที่สามารถเบี่ยงเบนไปจาก 1 ซึ่งสามารถเกิดจากความไม่เป็นอุดมคติของทรานซิสเตอร์ภายในตัว CFTA พิจารณาวงจรในภาพที่ 3.2 อีกครั้งโดยใช้คุณสมบัติของ CFTA ตามสมการที่ (3.10) สามารถเขียนสมการแรงดันที่ขั้ว z ได้เป็น

$$V_z = I_{in} \frac{\alpha R}{sCR + 1} \quad (3.11)$$

เมื่อ  $i_o = I_x = \pm g_m V_z$  แล้วแทนในสมการที่ (3.11) จะได้ทรานส์เฟอร์ฟังก์ชันเป็น

$$\frac{I_o}{I_{in}} = T(s) \pm \frac{\alpha g_m R}{sCR + 1} \quad (3.12)$$

จากสมการที่ (3.12) หาก  $g_m = \sqrt{k_g I_B}$  จะได้

$$T(s) \pm \frac{\alpha R \sqrt{k_g I_B}}{sCR + 1} \quad (3.13)$$

จากสมการที่ (3.13) จะได้ขนาดของทรานส์เฟอร์ฟังก์ชันดังนี้

$$T(s) \pm \frac{\alpha R \sqrt{k_g I_B}}{sCR + 1} \quad (3.14)$$

$$|T(j\omega_p)| = \frac{\frac{\alpha \sqrt{k_g I_B}}{C}}{\sqrt{\omega_p^2 + \left(\frac{1}{RC}\right)^2}} \quad (3.15)$$

หรือ

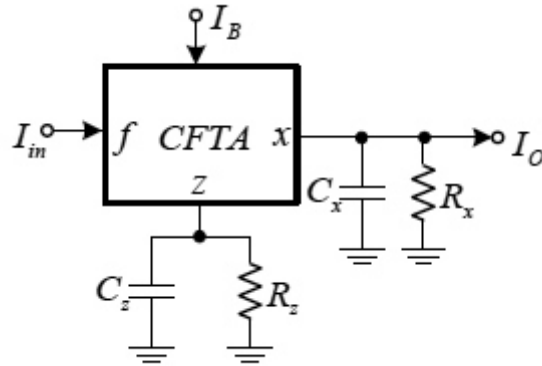
$$|T(j\omega_p)|_{dB} = 20 \log \frac{\alpha \sqrt{k_g I_B}}{C} - 20 \log \sqrt{\omega_p^2 + \left(\frac{1}{RC}\right)^2} \quad (3.16)$$

ส่วนผลตอบสนองทางเฟสเท่ากับ

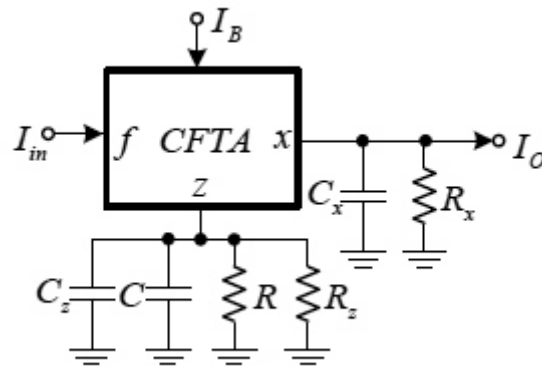
$$\angle T(j\omega) = \varphi(\omega) = \tan^{-1} \left( \frac{0}{\alpha \sqrt{k_g I_B} / C} \right) - \tan^{-1} \frac{\omega CR}{1}$$

นอกจากนี้แล้วหากพิจารณาที่ความถี่สูงจะพบว่าค่าความต้านทานและค่าความจุแฝงในตัว CFTA จะส่งผลกระทบต่อสมรรถนะของวงจรอินทิเกรเตอร์ที่ได้ออกแบบไว้ เมื่อคำนึงถึงค่าอุปกรณ์แฝงเหล่านั้น

สามารถเขียนวงจรเทียบเคียงของ CFTA ได้ดังภาพที่ 3.3 จากวงจรอินทิเกรเตอร์ในภาพที่ 3.3 เมื่อพิจารณาที่ความถี่สูงสามารถเขียนวงจรได้ใหม่ดังภาพที่ 3.4 เมื่อ  $G_Z = 1/R_Z$



ภาพที่ 3.3 วงจรเทียบเคียงของ CFTA เมื่อพิจารณาที่ความถี่สูง



ภาพที่ 3.4 วงจรอินทิเกรเตอร์เมื่อพิจารณาที่ความถี่สูง

เมื่อกำหนดให้โวลต์ที่เอาต์พุตมีค่าต่ำมากๆ สามารถเขียนสมการแรงดันที่ขั้ว  $z$  ได้เป็น

$$V_z = \frac{RI_{in}}{[s(C + C_z) + G_Z]R + 1} \quad (3.17)$$

เมื่อ  $i_o = I_x = \pm g_m V_z$  แล้วแทนในสมการที่ (3.17) จะได้ทรานส์เฟอร์ฟังก์ชันเป็น

$$\frac{I_o}{I_{in}} = T(s) = \frac{g_m RI_{in}}{[s(C + C_z) + G_Z]R + 1} \quad (3.18)$$

$$T(s) = \frac{g_m R}{s(C + C_z)R + 1} \quad (3.19)$$

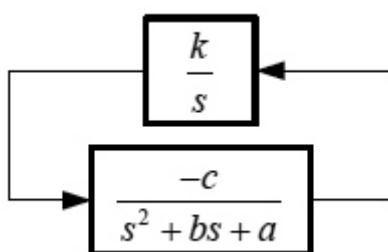
จากสมการที่ (3.19) พบว่า  $C_z$  จะส่งผลต่อสมรรถนะของวงจรอินทิเกรเตอร์ที่ได้ออกแบบไว้ โดยสามารถลดผลกระทบดังกล่าวได้โดยให้เลือกค่า  $C$  ที่ใช้ในวงจรให้มีค่ามากกว่า  $C_z$  มากๆ

### 3.3 การสังเคราะห์และออกแบบวงจรประยุกต์ใช้งาน

เพื่อเป็นการยืนยันถึงการนำไปใช้ประโยชน์ของวงจรอินทิเกรเตอร์ที่ได้สังเคราะห์ไว้ในหัวข้อที่ผ่านมา จึงขอลำถึงตัวอย่างการนำเอาวงจรอินทิเกรเตอร์ไปประยุกต์ใช้งานในบางวงจรต่างๆ ได้แก่ วงจรกำเนิดสัญญาณซายน์แบบคอเตรเจอร์ วงจรกำเนิดสัญญาณซายน์แบบหลายเฟสและวงจรกรองความถี่

#### 3.3.1 วงจรกำเนิดสัญญาณซายน์แบบคอเตรเจอร์

หลักการสังเคราะห์และออกแบบวงจรกำเนิดสัญญาณซายน์แบบคอเตรเจอร์ประกอบไปด้วยวงจรพื้นฐาน 2 ส่วน ได้แก่ วงจรอินทิเกรเตอร์แบบมีการสูญเสียที่ควบคุมเกณฑ์ได้ (Gain controllable lossy integrator) ร่วมกับวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย (Lossless integrator) แบบกลับเฟส แสดงแผนผังการทำงานในภาพที่ 3.5



ภาพที่ 3.5 แผนผังการสังเคราะห์วงจรกำเนิดสัญญาณ

จากแผนผังในภาพที่ 3.5 สามารถเขียนสมการลักษณะสมบัติ (Characteristic equation) ได้ดังนี้

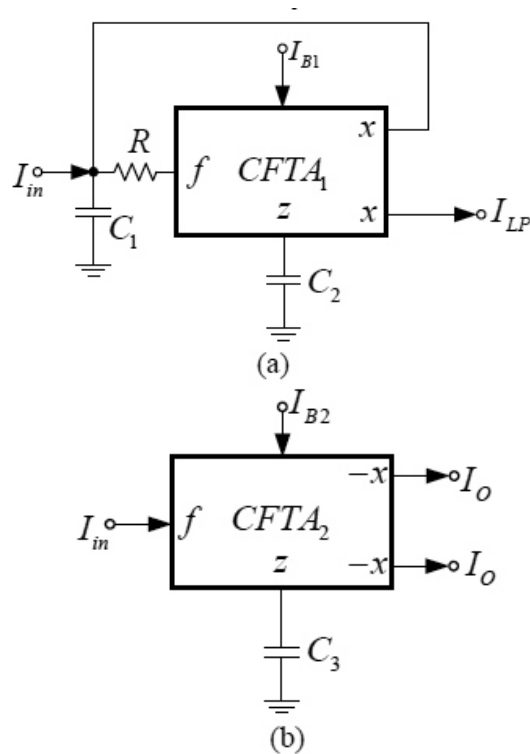
$$T(s)_{LP} = \frac{I_{LP}}{I_{in}} = \frac{-\frac{g_{m1}}{C_1 C_2 R}}{s^2 + s \frac{1}{C_1 R} + \frac{g_{m1}}{C_1 C_2 R}} \quad (3.20)$$

จากสมการที่ (3.20) ตัวแปร a, b และ c สามารถแทนค่าได้ดังนี้

$$a = c = \frac{g_{m1}}{C_1 C_2 R} \quad (3.21)$$

และ

$$b = \frac{1}{C_1 R} \quad (3.22)$$



ภาพที่ 3.6 (a) 2nd order LP filter (b) integrator

จากภาพที่ 3.6 (b) แสดงวงจรรวมแบบลดสัญญาณรบกวนต่ำโดยใช้ OTA ออกแบบวงจรได้ดังภาพที่ 3.7 และใช้คุณสมบัติของ OTA สามารถออกแบบได้

$$\frac{I_o}{I_{in}} = \frac{k}{s}, \text{ where } k = g_{m2} / C_3 \quad (3.22)$$

วงจรกำเนิดสัญญาณชายนแบบควอดเรเจอร์ลำดับสาม สามารถออกแบบสำเร็จได้ดังภาพที่ 3.6 โดยออกแบบ OC ได้ดังสมการ

$$OC : \frac{1}{C_1 R} = \frac{g_{m2}}{C_3} \quad (3.23)$$

และ

$$\omega_{osc} : \frac{1}{C} = \left( \frac{\sqrt{kI_{B1}}}{R} \right)^{1/2} \quad (3.24)$$

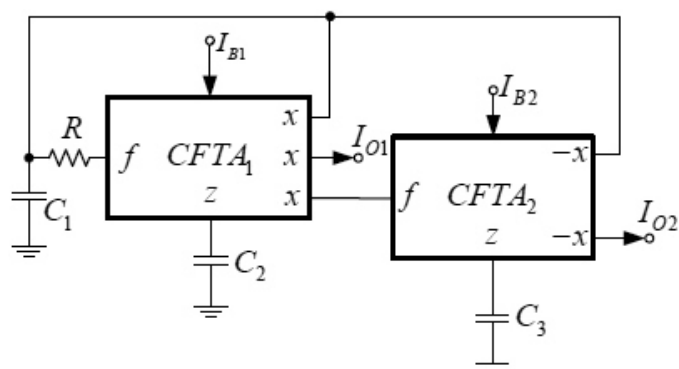
จากสมการ (3.23) และ (3.24) คำนพบได้ว่าความถี่ของสัญญาณสามารถปรับค่าได้อิสระด้วยวิธีทางอิเล็กทรอนิกส์ โดยการปรับค่า  $I_{B2}$  ,  $I_{B1}$  จากวงจรในภาพที่ 3.6 ค่ากระแสส่งผ่านจาก  $I_{O1}$  ไปยัง  $I_{O2}$

$$\frac{I_{O2}(s)}{I_{O1}(s)} = \frac{g_{m2}}{sC_3} \quad (3.25)$$

สำหรับสัญญาณชายนแสดงได้ดังสมการที่ (3.26)

$$\frac{I_{O2}(j\omega_{osc})}{I_{O1}(j\omega_{osc})} = \frac{g_{m2}}{j\omega_{osc}C_3} e^{-j90^\circ} \quad (3.26)$$

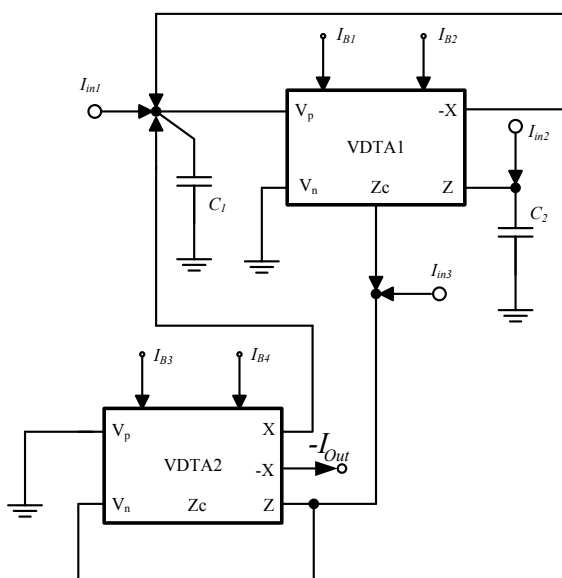
การเปรียบเทียบเฟส  $\phi$  ระหว่าง  $I_{O1}$  และ  $I_{O2}$   $\phi = -90^\circ$  ค่ากระแส ระหว่าง  $I_{O1}$  และ  $I_{O2}$  ในแบบควอดเรเจอร์



ภาพที่ 3.7 บล็อกไดอะแกรมวงจรสร้างสัญญาณลำดับที่ 3 ที่พัฒนาขึ้น

### 3.3.2 วงจรกำเนิดสัญญาณชายนแบบหลายเฟส

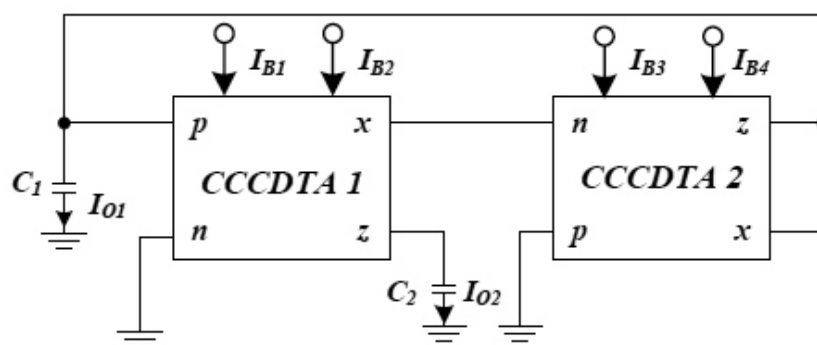
การสังเคราะห์และออกแบบวงจรกำเนิดสัญญาณชายนแบบหลายเฟสเน้นที่จะใช้วงจรอินทิเกรเตอร์เป็นวงจรพื้นฐาน โดยสามารถสร้างได้จากบล็อกไดอะแกรมในภาพที่ 3.8 โดยหากต้องการสัญญาณ  $n$  เฟส ก็ต้องใช้วงจรอินทิเกรเตอร์ในภาพที่ 3.2 จำนวน  $n$  ชุด โดยไม่ต้องใช้วงจรขยายกระแสภายนอก โดยจำนวนเฟสของสัญญาณเอาต์พุตต้องมีค่าตั้งแต่ 3 เฟสขึ้นไป



ภาพที่ 3.8 โครงสร้างของวงจรกำเนิดสัญญาณชายน  $n$  เฟส

### 3.3.3 วงจรกรองความถี่

หลักการสังเคราะห์และออกแบบวงจรกรองความถี่ประกอบไปด้วยวงจรพื้นฐาน 2 ส่วน ได้แก่ วงจรอินทิเกรเตอร์แบบมีการสูญเสียที่ควบคุมเกณฑ์ได้ร่วมกับวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียแบบกลับเฟส แสดงแผนผังการทำงานในภาพที่ 3.10



ภาพที่ 3.10 แผนผังการสังเคราะห์วงจรกรองความถี่

จากบล็อกไดอะแกรมในภาพที่ 3.10 จะพบว่าวงจรสามารถให้ผลตอบสนองได้สองฟังก์ชันได้แก่ ฟังก์ชันกรองแถบผ่าน (Band pass filter) และฟังก์ชันกรองความถี่ต่ำผ่าน (Low pass filter) โดยสามารถเขียนสมการทรานส์เฟอร์ฟังก์ชันได้ดังนี้

### 3.4 สรุป

ในบทนี้ได้กล่าวถึงการสังเคราะห์และออกแบบวงจรอินทิเกรเตอร์โหมดกระแสที่สามารถควบคุมการทำงานได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ VDTA ร่วมกับตัวเก็บประจุที่ต่อลงกราวด์ โดยวงจรอินทิเกรเตอร์ที่สังเคราะห์ขึ้นมีจุดเด่นดังนี้

1. สามารถควบคุมการทำงานของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ทำให้ง่ายต่อการนำไปใช้งานในระบบที่มีการควบคุมแบบอัตโนมัติด้วยคอมพิวเตอร์หรือไมโครคอนโทรลเลอร์

2. ใช้อุปกรณ์พาสซีฟแบบต่อลงกราวนด์จึงเหมาะที่จะนำไปสร้างเป็นวงจรรวม
3. ความต้านทานที่เอาต์พุตมีค่าสูงจึงง่ายต่อการต่อคาตเคสหรือขับโหลดได้โดยตรง
4. ต้องการ VDTA เป็นอุปกรณ์แอกทีฟเพียง 1 ตัว

นอกจากนี้แล้วยังได้นำเสนอการสังเคราะห์และออกแบบวงจรประยุกต์ใช้งานในวงจรกำเนิดสัญญาณชายนแบบควอเตรเจอร์ วงจรกำเนิดสัญญาณชายนแบบหลายเฟสและวงจรรองความถี่ลำดับสองที่ใช้วงจรอินทิเกรเตอร์เป็นวงจรพื้นฐาน สำหรับผลการทดสอบการทำงานของวงจรทั้งหมดจะกล่าวถึงเป็นลำดับต่อไปในบทที่ 4

## บทที่ 4

### ผลการวิจัย

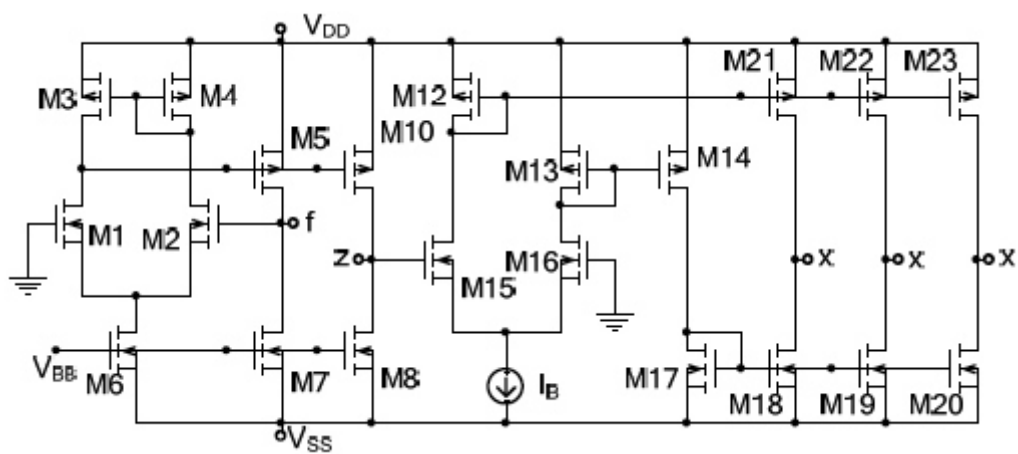
เพื่อเป็นการยืนยันสมรรถนะของวงจรอินทิเกรเตอร์และวงจรประยุกต์ใช้งานที่ได้สังเคราะห์และออกแบบไว้ในบทที่ 3 ในบทนี้จะทดสอบการทำงานของวงจรด้วยโปรแกรมพีเอสไคซ์ (PSpice) พร้อมทั้งอภิปรายผลการทดสอบเปรียบเทียบกับที่ได้วิเคราะห์ไว้ในทางทฤษฎีในบทที่ผ่านมา โดยมีรายละเอียดดังต่อไปนี้

#### 4.1 ผลการจำลองการทำงานของวงจรอินทิเกรเตอร์

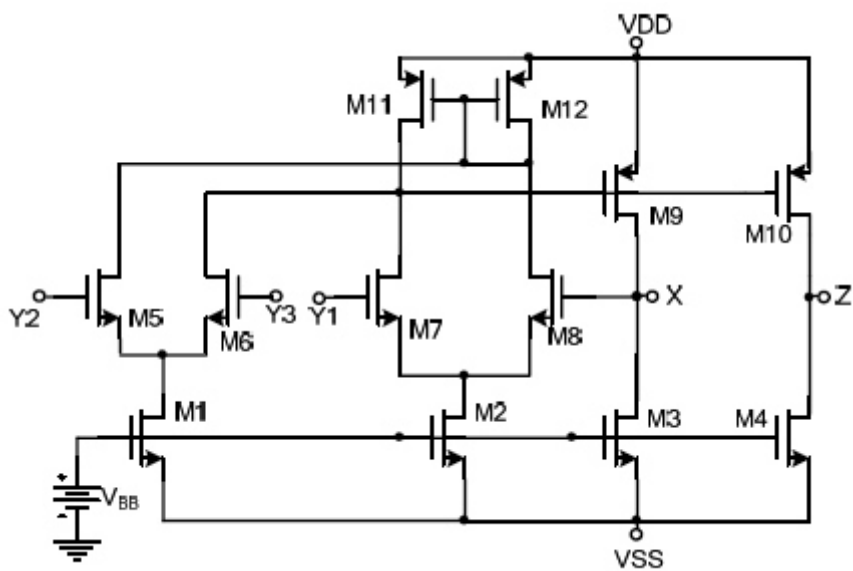
ในหัวข้อนี้จะทดสอบการทำงานของวงจรกรองผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสด้วยโปรแกรมพีเอสไคซ์ เพื่อตรวจสอบการทำงานของวงจรที่ได้วิเคราะห์ไว้ในทางทฤษฎี สำหรับทรานซิสเตอร์ PMOS และ NMOS ที่ใช้ในการจำลองการทำงานของวงจรได้ใช้พารามิเตอร์ของ TSMC0.25  $\mu\text{m}$  CMOS เทคโนโลยี [15] ซึ่งค่าพารามิเตอร์ของทรานซิสเตอร์ วงจรทำงานที่แหล่งจ่าย  $\pm 1.5$  โวลต์ ความต้านทานโหลดเท่ากับ 1 โอห์ม โดยใช้โครงสร้างภายในของ CFTA ในภาพที่ 4.1 ส่วนค่าขนาด W/L ของทรานซิสเตอร์แสดงในตารางที่ 4.1

ตารางที่ 4.1 ขนาดของทรานซิสเตอร์

| TABLE I<br>DIMENSIONS OF THE TRANSISTORS                            |                     |                     |
|---------------------------------------------------------------------|---------------------|---------------------|
| Transistor                                                          | W ( $\mu\text{m}$ ) | L ( $\mu\text{m}$ ) |
| M <sub>1</sub> -M <sub>4</sub>                                      | 3                   | 0.25                |
| M <sub>5</sub> -M <sub>8</sub>                                      | 1                   | 0.25                |
| M <sub>9</sub> -M <sub>10</sub>                                     | 10                  | 0.25                |
| M <sub>11</sub> -M <sub>12</sub> , M <sub>13</sub> -M <sub>16</sub> | 5                   | 0.25                |
| M <sub>17</sub> -M <sub>20</sub>                                    | 8                   | 0.25                |

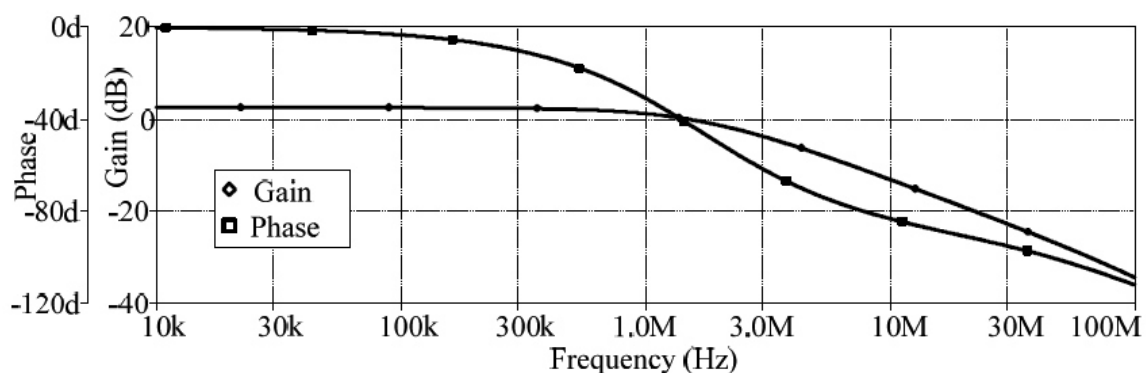


(ก) โครงสร้างภายในของ CFTA



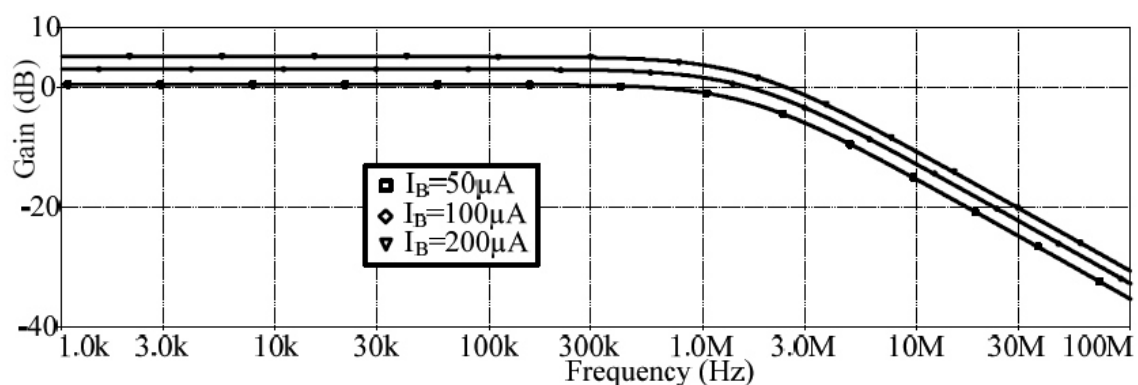
(ข) โครงสร้างภายในของ CMOS DDCC



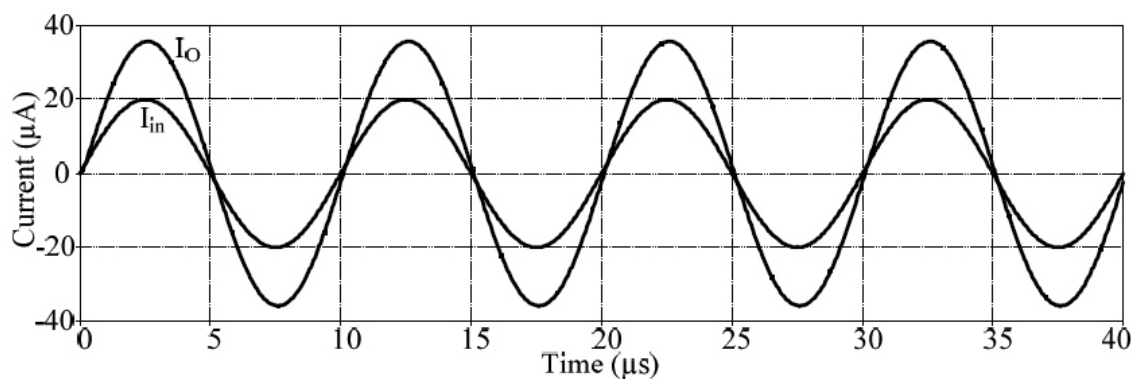
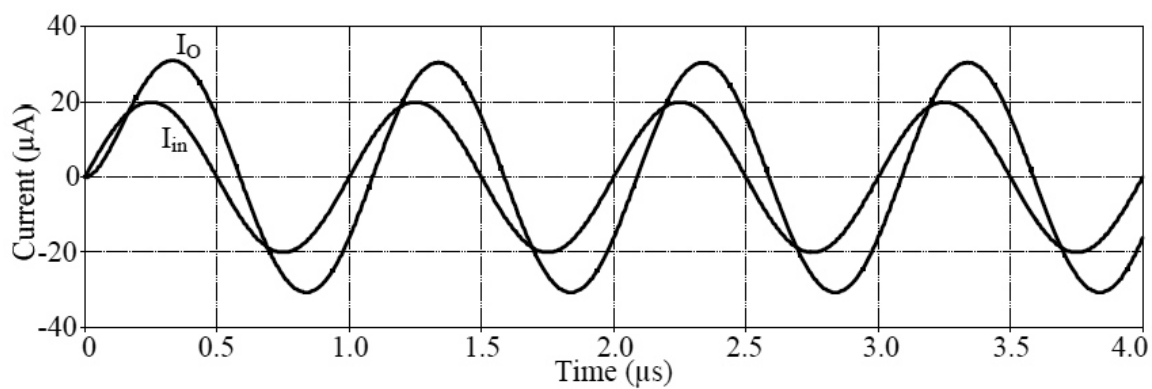
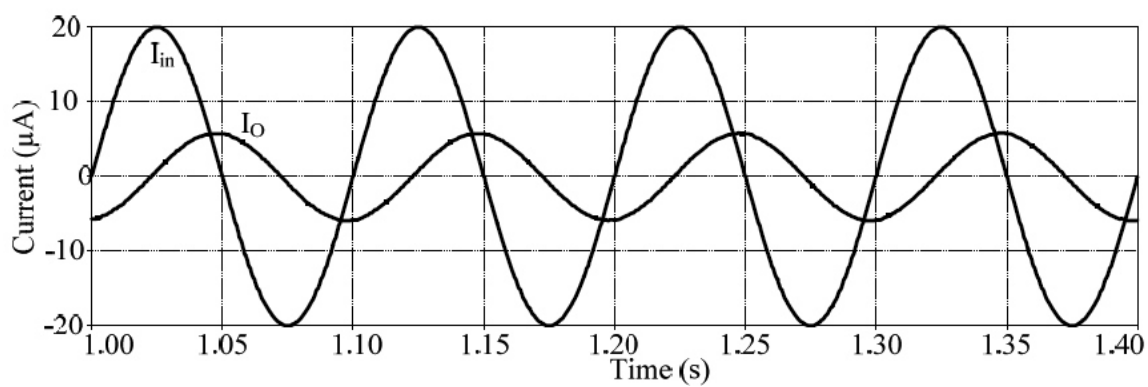


ภาพที่ 4.2 ผลตอบสนองทางความถี่ของวงจรอินทิเกรเตอร์

ผลการทดสอบในโดเมนเวลาของวงจรอินทิเกรเตอร์แสดงในภาพที่ 4.4 เมื่อ  $C=0.1\text{nF}$ ,  $I_B=200\text{ }\mu\text{A}$  โดยภาพที่ 4.4(ก)-(ค) เป็นการเปลี่ยนแปลงความถี่อินพุตที่ 100kHz 1MHz และ 10MHz ตามลำดับ จากผลการทดสอบพบว่าความต่างเฟสระหว่างอินพุตจะมีค่าเพิ่มขึ้นเมื่อความถี่สูงขึ้น ส่วนขนาดของสัญญาณเอาต์พุตจะมีค่าลดลงเมื่อความถี่สูงขึ้น



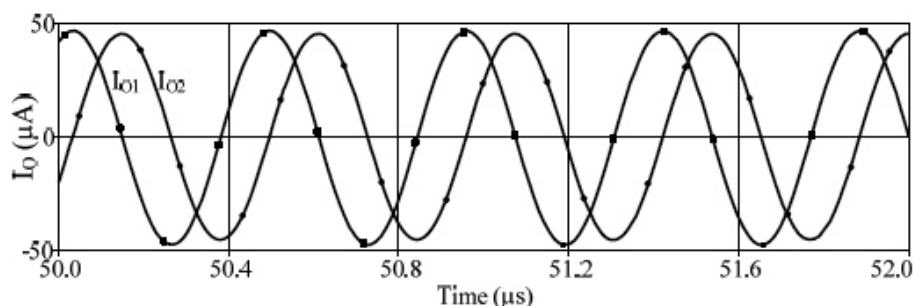
ภาพที่ 4.3 ผลตอบสนองทางขนาดของวงจรอินทิเกรเตอร์เมื่อปรับค่า  $I_B$

(ก)  $f=100\text{kHz}$ (ข)  $f=1\text{MHz}$ (ค)  $f=10\text{MHz}$ 

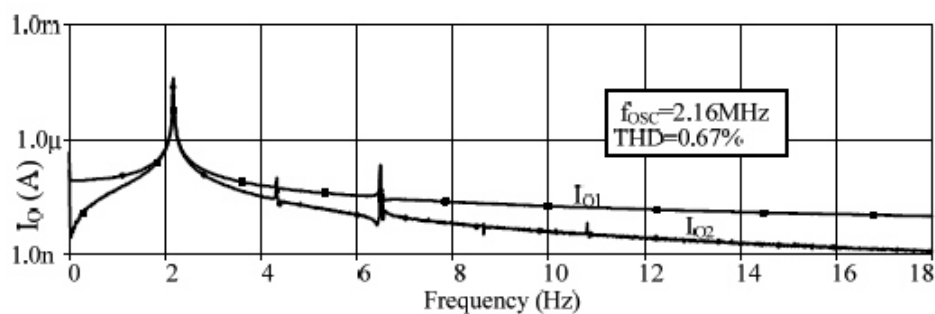
ภาพที่ 4.4 ผลตอบสนองทางโดเมนเวลาที่มีความถี่ต่างๆ

#### 4.2 ผลการจำลองการทำงานของวงจรกำเนิดสัญญาณชายนแบบควอเดรเจอร์

ผลการทดสอบสมรรถนะของวงจรกำเนิดสัญญาณชายนแบบควอเดรเจอร์ที่ได้สังเคราะห์ขึ้นในภาพที่ 3.7 โดยใช้โปรแกรม PSpice ลำดับแรกได้ปรับ  $I_{B1}=60\mu A$   $I_{B2}=65\mu A$   $C_1=C_2=0.1nF$  และ  $R=1k\Omega$  ตามลำดับ ผลการจำลองการทำงานแสดงในภาพที่ 4.5(ก) เป็นกระแสเอาต์พุต  $I_{O1}$  และ  $I_{O2}$  จะพบว่าสัญญาณทั้ง 2 จะมีเฟสต่างกัน 90 องศา ดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.25) ส่วนสเปกตรัมของสัญญาณแสดงดังภาพที่ 4.5(ข) ซึ่งพบว่า ความถี่ในการกำเนิดสัญญาณเท่ากับ 1.79MHz โดยมีค่าความผิดเพี้ยนทางฮาร์มอนิกสรรม (Total harmonic distortion: THD) เท่ากับ 1.04%



(ก) กระแสเอาต์พุต

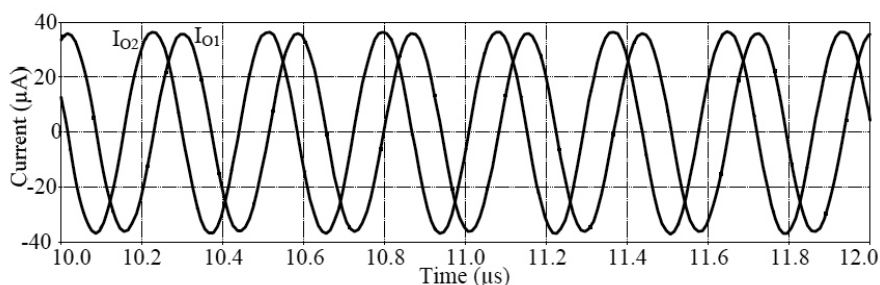


(ข) สเปกตรัม

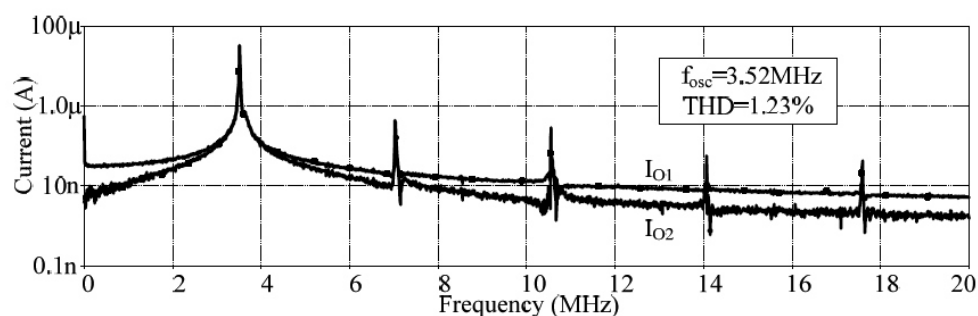
ภาพที่ 4.5 ผลการจำลองวงจรกำเนิดสัญญาณชายนแบบควอเดรเจอร์ที่ความถี่ 1.79MHz

เมื่อ  $I_{B1}=60\mu A$   $I_{B2}=65\mu A$   $C_1=C_2=50pF$  และ  $R=1k\Omega$  ตามลำดับ แสดงในภาพที่ 4.6(ก) เป็นกระแสเอาต์พุต  $I_{O1}$  และ  $I_{O2}$  จะพบว่าสัญญาณเอาต์พุตจะมีเฟสต่างกัน 90 องศา ดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.25) ส่วนสเปกตรัมของสัญญาณแสดงดังภาพที่ 4.6(ข) ซึ่งพบว่า ความถี่ในการกำเนิด

สัญญาณเท่ากับ 3.52MHz โดยมีค่าความผิดเพี้ยนทางฮาร์โมนิกส์รวม (Total harmonic distortion: THD) เท่ากับ 1.23%



(ก) กระแสเอาต์พุต



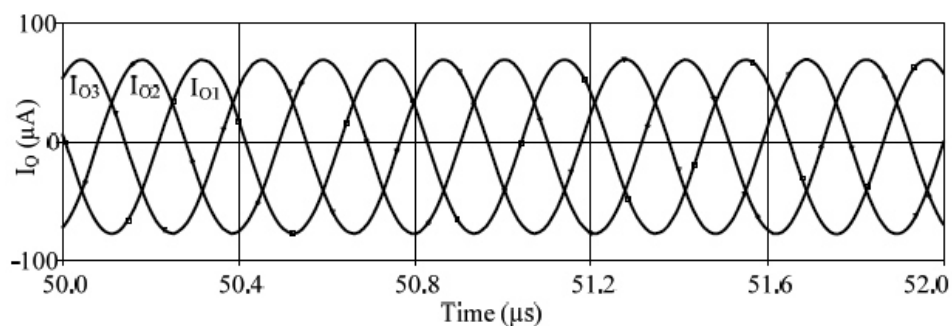
(ข) สเปกตรัม

ภาพที่ 4.6 ผลการจำลองวงจรกำเนิดสัญญาณชายนแบบควอดเรเจอร์ที่ความถี่ 3.52MHz

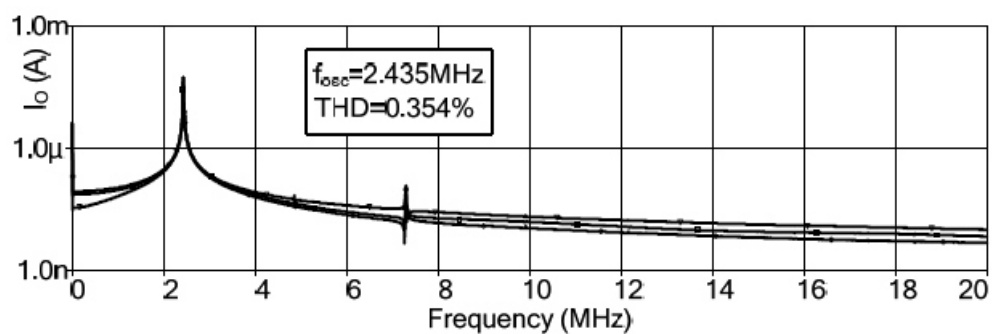
#### 4.3 ผลการจำลองการทำงานของวงจรกำเนิดสัญญาณชายนแบบหลายเฟส

ผลการทดสอบสมรรถนะของวงจรกำเนิดสัญญาณชายนแบบหลายเฟสที่ได้สังเคราะห์ขึ้นโดยใช้โปรแกรม PSpice ลำดับแรกเป็นผลการทดสอบวงจรกำเนิดสัญญาณชายน 3 เฟสในภาพที่ 3.10 โดย  $R=1.2k\Omega$   $C=0.1nF$ , และ  $I_{B2}=225\mu A$  ตามลำดับ ผลการจำลองการทำงานแสดงในภาพที่ 4.7(ก) เป็นกระแสเอาต์พุต  $I_{O1}$ ,  $I_{O2}$  และ  $I_{O3}$  จะพบว่าสัญญาณทั้ง 2 จะมีเฟสต่างกัน 120 องศา ส่วนสเปกตรัมของสัญญาณแสดงดังภาพที่ 4.8(ข) ซึ่งพบว่า ความถี่ในการกำเนิดสัญญาณเท่ากับ 2.435MHz โดยมีค่าความผิดเพี้ยนทางฮาร์โมนิกส์รวม (Total harmonic distortion: THD) เท่ากับ 0.354%

เมื่อ  $R=1.2k\Omega$   $C=50pF$ , และ  $I_{B2}=225\mu A$  ตามลำดับ แสดงในภาพที่ 4.9(ก) เป็นกระแสเอาต์พุต  $I_{O1}$   $I_{O2}$  และ  $I_{O3}$  จะพบว่าสัญญาณเอาต์พุตแต่ละตัวจะมีเฟสต่างกับสัญญาณข้างเคียง 120 องศา ส่วนสเปกตรัมของสัญญาณแสดงดังภาพที่ 4.8(ข) ซึ่งพบว่าความถี่ในการกำเนิดสัญญาณเท่ากับ 4.839MHz โดยมีค่าความผิดเพี้ยนทางฮาร์โมนิกส์รวม (Total harmonic distortion: THD) เท่ากับ 0.492%

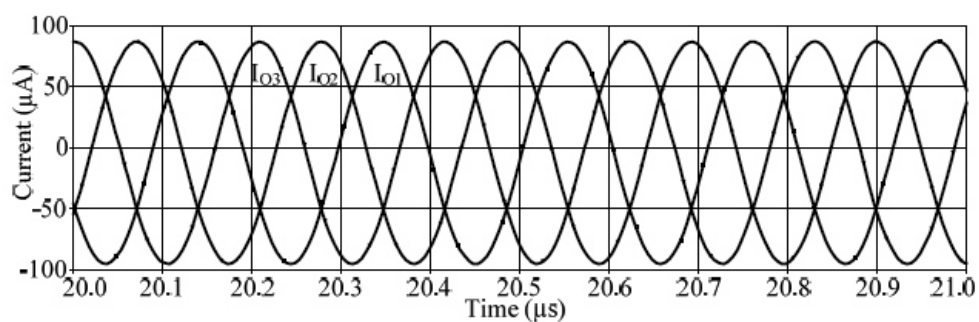


(ก) กระแสเอาต์พุต

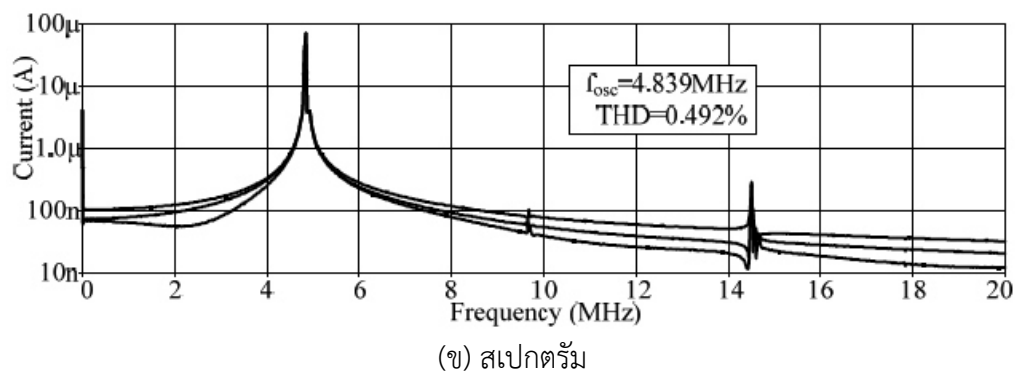


(ข) สเปกตรัม

ภาพที่ 4.7 ผลการจำลองวงจรกำเนิดสัญญาณ 3 เฟสที่มีความถี่ 2.435MHz



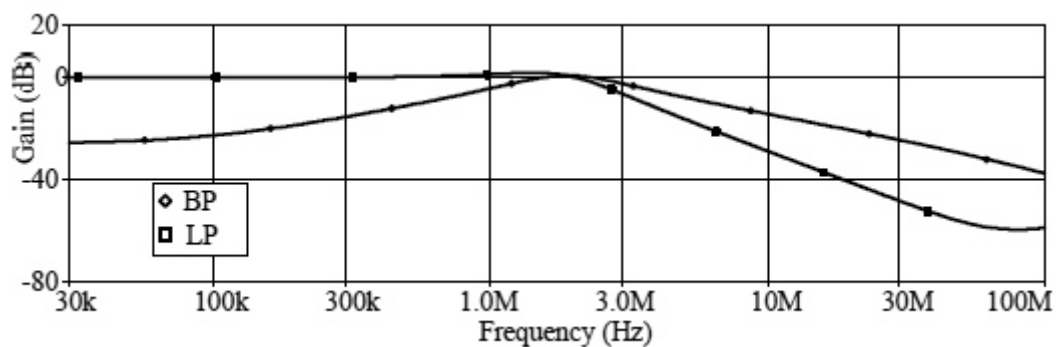
(ก) กระแสเอาต์พุต



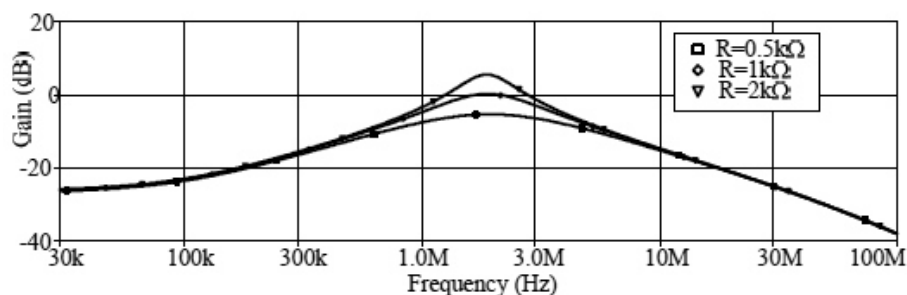
ภาพที่ 4.8 ผลการจำลองวงจรกำเนิดสัญญาณ 3 เฟสที่ความถี่ 4.839MHz

#### 4.4 ผลการจำลองการทำงานของวงจรกรองความถี่

ผลการทดสอบสมรรถนะของวงจรกรองความถี่ในภาพที่ 3.12 โดยใช้โปรแกรม PSpice เมื่อปรับ  $IB1=60\mu A$   $IB2=65\mu A$   $C1=C2=0.1nF$  และ  $R=1k\Omega$  ตามลำดับ ภาพที่ 4.9 เป็นผลตอบสนองทางขนาดของวงจรกรองความถี่ จากผลการจำลองพบว่าวงจรสามารถให้ผลตอบสนองได้ 2 แบบ คือ band pass และ low pass ส่วนภาพที่ 4.10 เป็นผลตอบสนองทางขนาดของฟังก์ชัน band pass เมื่อปรับค่ากระแสไบอัส R ผลการจำลองพบว่า สอดคล้องตามสมการที่ (3.53) นั่นคือสามารถปรับควอลิตี้แฟกเตอร์ได้อย่างอิสระจากความถี่โพลด้วย R



ภาพที่ 4.9 ผลตอบสนองทางขนาด



ภาพที่ 4.10 ผลตอบสนองทางขนาดของฟังก์ชัน band pass เมื่อเปลี่ยนแปลงค่า R

#### 4.6 สรุป

จากผลการทดสอบวงจรที่ได้สังเคราะห์และออกแบบไว้ พบว่าให้ผลสอดคล้องกับลักษณะเด่นที่ได้ทำการวิเคราะห์และอภิปรายไว้แล้วในบทที่ 3 แต่จะมีค่าผิดพลาดไปจากค่าที่ได้วิเคราะห์ไว้ในทางทฤษฎีบ้าง ทั้งนี้ก็เนื่องมาจากผลของค่าความต้านทานแฝงและความจุแฝงดังที่ได้วิเคราะห์ไว้ในกรณีไม่เป็นอุดมคติ ด้วยคุณสมบัติดังกล่าวที่ได้จากการทดสอบนี้จึงเหมาะกับการนำไปสังเคราะห์วงจรอินทิเกรเตอร์และวงจรประยุกต์ใช้งานให้อยู่ในรูปแบบอิเล็กทรอนิกส์ที่เป็นวงจรรวม หรือที่เรียกกันว่าไอซีเพื่อนำไปใช้งานที่ใช้แบตเตอรี่เป็นแหล่งจ่ายกำลัง เช่น ระบบสื่อสารแบบไร้สาย ระบบเครื่องมือวัด เป็นต้น

## บทที่ 5

### สรุปผลการวิจัยและข้อเสนอแนะ

#### 5.1 บทสรุป

งานวิจัยฉบับนี้ได้นำเสนอการสังเคราะห์และออกแบบวงจรอินทิเกรเตอร์โหมดกระแสที่สามารถควบคุมอัตราขยายได้และวงจรประยุกต์ใช้งานโดยใช้ VDTA เป็นอุปกรณ์แอคทีฟหลักที่สามารถด้วยการทำงานได้ด้วยวิธีทางอิเล็กทรอนิกส์ จากผลการดำเนินการวิจัยสามารถสรุปผลการวิจัยได้ดังนี้

วงจรอินทิเกรเตอร์โหมดกระแสที่สังเคราะห์และออกแบบไว้ใช้ VDTA เป็นอุปกรณ์หลัก โครงสร้างของวงจรประกอบไปด้วยอุปกรณ์ VDTA จำนวน 1 ตัว ร่วมกับตัวเก็บประจุและตัวต้านทานที่ต่อลงกราวด์อย่างละ 1 ตัว นอกจากนี้แล้ววงจรอินทิเกรเตอร์มีลักษณะเด่น คือ

1. สามารถควบคุมการทำงานของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ทำให้ง่ายต่อการนำไปใช้งานในระบบที่มีการควบคุมแบบอัตโนมัติด้วยคอมพิวเตอร์หรือไมโครคอนโทรลเลอร์
2. ใช้อุปกรณ์พาสซีฟแบบต่อลงกราวด์จึงเหมาะที่จะนำไปสร้างเป็นวงจรรวม
3. ความต้านทานที่เอาต์พุตมีค่าสูงจึงง่ายต่อการต่อคาบเดสหรือขับโหลดได้โดยตรง
4. ต้องการ VDTA เป็นอุปกรณ์แอคทีฟเพียง 1 ตัว

นอกจากนี้ยังได้นำเสนอการสังเคราะห์และออกแบบวงจรประยุกต์ใช้งานวงจรอินทิเกรเตอร์โหมดกระแสในวงจรกำเนิดสัญญาณชายนแบบหลายเฟส วงจรกำเนิดสัญญาณชายนแบบควอดเรเจอร์และวงจรกรองความถี่ลำดับสอง ซึ่งวงจรทั้งสามสามารถปรับค่าพารามิเตอร์ต่างๆ ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ซึ่งเป็นการยืนยันได้อย่างชัดเจนว่าวงจรอินทิเกรเตอร์ที่สังเคราะห์และออกแบบไว้จะมีประโยชน์ในการนำไปเป็นวงจรย่อยในการสร้างวงจรอื่นๆ ได้อย่างหลากหลาย

ในส่วนของการทดสอบการทำงานของวงจรอินทิเกรเตอร์โหมดกระแสและวงจรประยุกต์ใช้งานมีความสอดคล้องกับที่ได้วิเคราะห์ไว้ในทางทฤษฎี ส่วนค่าความถี่ในการทำงานของวงจร นั้นยังมีค่าผิดพลาดจากทฤษฎีบ้าง ทั้งนี้เป็นผลเนื่องจากค่าความไม่เป็นไปตามอุดมคติของทรานซิสเตอร์ที่ใช้ภายใน VDTA ซึ่งจะมีค่าความต้านทานและค่าตัวเก็บประจุแฝงต่างๆ รวมอยู่ด้วย ทำให้ค่าความต้านทานแฝงและค่าความนำถ่ายโอน มีค่าเปลี่ยนแปลงไปดังที่ได้วิเคราะห์สรุบนะของวงจรไว้ในหัวข้อที่ 3.2

## 5.2 ข้อเสนอแนะ

### 5.2.1 ข้อเสนอแนะในการนำผลการวิจัยไปใช้

5.2.1.1 ควรมีการสร้างวงจร VDTA ขึ้นมาเพื่อทดสอบจริงจากทรานซิสเตอร์อาร์เรย์ (Transistor array) เพื่อเปรียบเทียบสมรรถนะของวงจรที่ได้จากการจำลองด้วย PSpice

5.2.1.2 โครงภายในของ VDTA ควรออกแบบด้วยวงจรพื้นฐานสมรรถนะสูง เช่น วงจรสะท้อนกระแส อาจใช้วงจรสะท้อนกระแสแบบวิลสันหรือแบบคาสเคด เพื่อลดปัญหาด้านกระแสออฟเซตขาออกและอัตราการส่งผ่านกระแสจากขาเข้าไปยังขาออก

### 5.2.2 ข้อเสนอแนะในการวิจัยครั้งต่อไป

ควรรนำวงจรอินทิเกรเตอร์ที่สร้างขึ้นเป็นวงจรพื้นฐานในการสร้างวงจรอื่นๆ เช่น วงจรสร้างสัญญาณสามเหลี่ยมและสี่เหลี่ยม

## บรรณานุกรม

- [1] C. Toumazou., F. J. Lidgey, and D. G. Haigh, Analogue IC design: the current-mode approach, London: Peter Peregrinus, 1990.
- [2] Y. Maruyama, A. Hyogo, and K. Sekine, “A digitally programmable CMOS biquad filter using current-mode integrators,” IEICE trans. on fundamentals, vol. E85-A, no. 2, pp. 316-323, 2002.
- [3] P. Prommee and K. Dejhan, “An Integrable electronic-controlled quadrature sinusoidal oscillator using CMOS operational transconductance amplifier,” Int. J. Electronics, vol.89, 2002, pp. 365-379.
- [4] S. Minaei and O. Cicekoglu, “New current-mode integrator, all-pass section and quadrature oscillator using only active elements”. 1st IEEE Int. Conf. Circuits and Systems for Communications, vol. 28, pp. 70–73, 2002.
- [5] C. L. Hou, H. C. Chien, and Y. K. Lo, “Squarewave generators employing OTRAs,” Proc. IEE Circuits Devices Syst., vol. 152, pp. 718–722, 2005.
- [6] E. Yuce, S. Tokat, A. Kizilkaya and O. Cicekoglu, “CCII-based PID controllers employing grounded passive components,” Int. J. Electron. Commun. (AEU), 2005.
- [7] P. Venkateswaran, R. K. Nagaria, S. K. Sanyal, and R. Nandi, “Dual-input single-tunable integrators and differentiators using current feedback amplifier,” Int. J. Elecs., vol. 92, no. 2, pp. 109-115, 2003.
- [8] E.S. Sinencio, R.L. Geiger and H.N. Lozano, “Generation of continuous time two integrator loop OTA filter structures,” IEEE Trans. -Circuits and Syst, vol.35, no. 8, pp.936-946, 1988.
- [9] S. Minaei, “Dual-input current-mode integrator and differentiator using single DVCC and grounded passive elements,” IEEE MELECON 2004, pp. 123-126, 2004.
- [10] T. Tsukutani, M. Higashimura, N. Takahashi, Y. Sumi, and Y. Fukui, “Versatile activeonly biquad circuits with loss-less and lossy integrators,” Int. J. of Elecs, vol. 91, no. 9, pp. 525-536, 2004.
- [11] S. Minaei, G. Topcu and O. Cicekoglu, “Active only integrator and differentiator with tunable time constants,” Int. J. of Elecs, vol. 90, no. 9, pp. 581–588, 2003.

- [12] D. Biolek, R. Senani, V. Biolkova, Z. Kolka, "Active elements for analog signal processing: classification, review, and new proposals," *Radioengineering*, vol. 17, no. 4, pp. 15-32, 2008.
- [13] จีรสุตา เกษร. "วงจรกรองความถี่และวงจรออสซิลเลเตอร์ที่ควบคุมได้ในเชิงอิเล็กทรอนิกส์," วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2542.
- [14] แสงระวี ตั้งกุลบริบูรณ์, "วงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์," วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2545.
- [15] P. Prommee, K. Angkeaw, K. Somdunyanok, K. Dejhan, "CMOS-based near zerooffset multiple inputs max-min circuits and its applications," *Analog Integr. Circuits Signal Process*, vol. 61, pp. 93-105, 2009.
- [16] Koson Pitaksuttayaprot, Kritphon Phanruttanachai and Winai Jaikla, "Realization of Electronic Tunable Current-mode Quadrature Oscillator Based on Third Order Technique", การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 4 (EENET2012), หนองคาย ประเทศไทย, 3-5 เมษายน 2555, หน้า 505-508.
- [17] Kritphon Phanruttanachai and Winai Jaikla, "Third Order Current-mode Quadrature Sinusoidal Oscillator with High Output Impedances", *World Academy of Science, Engineering and Technology* 75 2013, Madrid, SPAIN; 28-29 March 2013, pp. 472-475.