



## รายงานการวิจัย

การออกแบบวงจรซีเควนเซียลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ

**A Design Sequential Logic Circuit Using Evolution Algorithms**

สนธยา วันชัย

สาขาเทคโนโลยีอิเล็กทรอนิกส์

คณะเทคโนโลยีการเกษตรและเทคโนโลยีอุตสาหกรรม

มหาวิทยาลัยราชภัฏเพชรบูรณ์

ประจำปีงบประมาณ 2558

## รายงานวิจัยฉบับสมบูรณ์

การออกแบบวงจรซีเควนเชียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ

**A Design Sequential Logic Circuit Using Evolution Algorithms**

สนธยา วันชัย สาขาวิชาเทคโนโลยีอิเล็กทรอนิกส์

คณะเทคโนโลยีการเกษตรและเทคโนโลยีอุตสาหกรรม

ทุนอุดหนุนโดยมหาวิทยาลัยราชภัฏเพชรบูรณ์

ประจำปีงบประมาณ 2558

( ก )

ชื่องานวิจัย                      การออกแบบวงจรซีเควนเชียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ  
ผู้วิจัย                              สนธยา วันชัย  
สาขาวิชา                          เทคโนโลยีอิเล็กทรอนิกส์  
มหาวิทยาลัยราชภัฏเพชรบูรณ์ ปีเสร็จวิจัย 2559

## บทคัดย่อ

รายงานการวิจัยเรื่องการออกแบบวงจรซีเควนเชียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ มีวัตถุประสงค์ เพื่อออกแบบวงจรซีเควนเชียลลอจิกโดยใช้วิธีขั้นตอนเชิงวิวัฒนาการและหาประสิทธิภาพวงจร เครื่องมือที่ใช้ในการวิจัยได้แก่โปรแกรมออกแบบวงจรซีเควนเชียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการและชุดทดลองดิจิทัล ผู้วิจัยกำหนดวงจรในการทดลองออกแบบจำนวน 4 วงจรประกอบด้วยวงจรคอมบินเนชันและวงจรซีเควนเชียล

ผลการวิจัย หลังการออกแบบวงจรซีเควนเชียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ ผู้วิจัยแบ่งวงจรที่ออกแบบเป็น 2 วงจรคือวงจรคอมบินเนชันและวงจรซีเควนเชียล วงจรที่ออกแบบไว้ทั้งหมด 4 วงจร โดยที่ทั้ง 4 วงจรนั้นได้เปรียบเทียบกับวิธีการออกแบบและประสิทธิภาพของวงจรดิจิทัลกับวิธีแบบปกติและวงจรที่ออกแบบด้วยวิธีการขั้นตอนเชิงวิวัฒนาการได้แก่วงจรที่ 1 วิธีการปกติจะใช้เกททั้งหมด 5 ตัว ส่วนวิธีการขั้นตอนเชิงวิวัฒนาการใช้เกท 4 ตัว จำนวนเกตลดลง 1 ตัวคิดเป็นร้อยละ 20 วงจรที่ 2 วิธีการปกติจะใช้เกททั้งหมด 9 ตัว ส่วนวิธีการขั้นตอนเชิงวิวัฒนาการใช้เกท 6 ตัว จำนวนเกตลดลง 3 ตัวคิดเป็นร้อยละ 33.33 วงจรที่ 3 วิธีการปกติจะใช้เกททั้งหมด 10 ตัว ส่วนวิธีการขั้นตอนเชิงวิวัฒนาการใช้เกท 5 ตัว จำนวนเกตลดลง 5 ตัวคิดเป็นร้อยละ 50 วงจรที่ 4 วิธีการปกติจะใช้เกททั้งหมด 11 ตัว ส่วนวิธีการขั้นตอนเชิงวิวัฒนาการใช้เกท 7 ตัว จำนวนเกตลดลง 4 ตัวคิดเป็นร้อยละ 36.36 สำหรับประสิทธิภาพของวงจรจะมีผลลัพธ์การทำงานเหมือนกับวิธีการปกติได้ผลลัพธ์ตรงกันแต่ใช้จำนวนเกตประกอบวงจรน้อยกว่า

คำสำคัญ : การออกแบบวงจร, วงจรซีเควนเชียลลอจิก, วิธีการขั้นตอนเชิงวิวัฒนาการ

**Research Title**            A Design Sequential Logic Circuit Using Evolution Algorithms.  
**Name**                        Sontaya Wanchai  
**Program**                    Electronics Technology  
                                     Phetchabun Rajabhat University, **Year** 2016.

## **ABSTRACT**

The research report about design sequential logic circuit using evolution algorithms. There was objective to study for design sequential logic circuit using evolution algorithms and search efficiency of circuit. A tool that use in the research was program for design sequential logic circuit using evolution algorithms by C language and digital lab set . Researcher define 4 circuit to test, compose a combination and sequential circuit.

Result of research, after design sequential logic circuit using evolution algorithms, The researcher divides the circuit that designs 2 circuits are combination and sequential circuit. 4 circuit to design. Compare circuit design method and efficiency of normal design and evolution algorithms design. Circuit 1 , normal design use 5 gates , and evolution algorithms design use 4 gates , 1 gate decrease , 20 percentages. Circuit 2 , normal design use 9 gates , and evolution algorithms design use 6 gates , 3 gate decrease , 33.33 percentages. Circuit 3 , normal design use 10 gates , and evolution algorithms design use 5 gates , 5 gate decrease , 50 percentages. Circuit 4 , normal design use 11 gates , and evolution algorithms design use 7 gates , 4 gate decrease , 36.36 percentages. For the efficiency of the circuit has result of work equal normal design, but use gate component less than.

**Keyword :** Circuit Design, Sequential Logic Circuit, Evolution Algorithms.

( ค )

## กิตติกรรมประกาศ

รายงานการวิจัยฉบับนี้สำเร็จลุล่วงไปได้ด้วยคำแนะนำต่างๆ จากคณาจารย์ในมหาวิทยาลัยราชภัฏเพชรบูรณ์และความร่วมมือช่วยเหลืออย่างดียิ่งจากบุคคลหลายฝ่ายที่สละเวลาให้คำแนะนำคำปรึกษา รวมถึงข้อเสนอแนะต่างๆ อันเป็นประโยชน์อย่างยิ่งต่อการดำเนินการวิจัยในครั้งนี้

ผู้วิจัยขอขอบพระคุณอาจารย์สาขาเทคโนโลยีอิเล็กทรอนิกส์ สาขาเทคโนโลยีคอมพิวเตอร์ อุตสาหกรรม สาขาวิศวกรรมคอมพิวเตอร์และเจ้าหน้าที่ประจำคณะเทคโนโลยีการเกษตรและเทคโนโลยีอุตสาหกรรมทุกท่านเป็นอย่างสูงที่ได้ให้ความกรุณา ให้คำปรึกษาแนะนำและความช่วยเหลือแก่ผู้วิจัยและขอขอบพระคุณ สถาบันวิจัยและพัฒนา มหาวิทยาลัยราชภัฏเพชรบูรณ์ที่ได้ให้ทุนอุดหนุนการวิจัยครั้งนี้มา ณ ที่นี้ด้วย

สนธยา วันชัย

7 มีนาคม 2559

## สารบัญ

|                                                   | หน้า      |
|---------------------------------------------------|-----------|
| บทคัดย่อภาษาไทย                                   | ก         |
| บทคัดย่อภาษาอังกฤษ                                | ข         |
| กิตติกรรมประกาศ                                   | ค         |
| สารบัญ                                            | ง         |
| สารบัญตาราง                                       | ฉ         |
| สารบัญรูป                                         | ช         |
| <b>บทที่ 1    บทนำ</b>                            | <b>1</b>  |
| 1.1    ความเป็นมาและความสำคัญของปัญหา             | 1         |
| 1.2    วัตถุประสงค์ของโครงการวิจัย                | 2         |
| 1.3    ขอบเขตของโครงการวิจัย                      | 2         |
| 1.4    วิธีการดำเนินการวิจัย                      | 2         |
| 1.5    นิยามศัพท์เฉพาะในการวิจัย                  | 3         |
| 1.6    ประโยชน์ที่ได้รับจากการวิจัย               | 3         |
| <b>บทที่ 2    เอกสารและงานวิจัยที่เกี่ยวข้อง</b>  | <b>4</b>  |
| 2.1    การออกแบบวงจรซีเควนเชียล                   | 4         |
| 2.2    ทฤษฎีวิวัฒนาการ                            | 9         |
| 2.3    การเขียนโปรแกรมภาษาซี                      | 15        |
| 2.4    งานวิจัยที่เกี่ยวข้อง                      | 20        |
| <b>บทที่ 3    วิธีการดำเนินการวิจัย</b>           | <b>24</b> |
| 3.1    การกำหนดประชากรเริ่มต้น                    | 24        |
| 3.2    การหาค่าเหมาะสม                            | 25        |
| 3.3    การคัดเลือกประชากร                         | 25        |
| 3.4    การครอสโอเวอร์                             | 28        |
| 3.5    การมิวเตชัน                                | 29        |
| 3.6    การกำหนดค่าเริ่มต้นลอจิกเกทสำหรับดำเนินการ | 31        |
| 3.7    เครื่องมือที่ใช้ในการวิจัย                 | 31        |
| 3.8    การเก็บรวบรวมข้อมูล                        | 31        |

( จ )

## สารบัญ (ต่อ)

|                                                                                    | หน้า |
|------------------------------------------------------------------------------------|------|
| บทที่ 4 ผลการวิจัย                                                                 | 32   |
| 4.1 ผลการวิเคราะห์การออกแบบวงจรซีเควนเชียลลอจิกด้วยวิธีขั้นตอนเชิง<br>วิวัฒนาการ   | 32   |
| 4.2 ผลการวิเคราะห์ประสิทธิภาพวงจรซีเควนเชียลลอจิกด้วยวิธีขั้นตอนเชิง<br>วิวัฒนาการ | 38   |
| บทที่ 5 สรุป อภิปรายผลและข้อเสนอแนะ                                                | 42   |
| 5.1 สรุปผลการวิจัย                                                                 | 42   |
| 5.2 อภิปรายผล                                                                      | 43   |
| 5.3 ข้อเสนอแนะ                                                                     | 43   |
| บรรณานุกรม                                                                         | 44   |
| ประวัติคณะผู้วิจัย                                                                 | 46   |

## สารบัญตาราง

| ตารางที่                                                                        | หน้า |
|---------------------------------------------------------------------------------|------|
| 2-1 แสดงนักวิจัยที่สนใจในสาขาการออกแบบวงจรดิจิทัล                               | 21   |
| 2-2 แสดงนักวิจัยที่สนใจใช้วิธีการ EHW ออกแบบวงจรเชิงโครนัสซีแควนเชียล           | 23   |
| 3-1 กำหนดค่าลอจิกเกตสำหรับดำเนินการ                                             | 31   |
| 4-1 แสดงเอาต์พุตฟังก์ชันและจำนวนเกตที่ออกแบบด้วยวิธีปกติ                        | 33   |
| 4-2 แสดงเอาต์พุตฟังก์ชันและจำนวนเกตที่ออกแบบด้วยวิธีเชิงวิวัฒนาการ              | 35   |
| 4-3 เปรียบเทียบประสิทธิภาพวงจรที่ออกแบบด้วยวิธีปกติและวิธีขั้นตอนเชิงวิวัฒนาการ | 38   |
| 4-4 เปรียบเทียบผลการวิวัฒนาการวงจรที่ 1                                         | 38   |
| 4-5 เปรียบเทียบผลการวิวัฒนาการวงจรที่ 2                                         | 39   |
| 4-6 เปรียบเทียบผลการวิวัฒนาการวงจรที่ 3                                         | 39   |
| 4-7 เปรียบเทียบผลการวิวัฒนาการวงจรที่ 4                                         | 39   |

## สารบัญรูป

| รูปที่                                                                                                                                                                                     | หน้า |
|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------|
| 2-1 ภาพรวมการออกแบบวงจรดิจิทัล                                                                                                                                                             | 4    |
| 2-2 ส่วนประกอบวงจรซีเควนเซียล                                                                                                                                                              | 5    |
| 2-3 การจำแนกวงจร Logic                                                                                                                                                                     | 6    |
| 2-4 แผนผังบล็อกของวงจรซีเควนเซียล (a) แบบซิงโครนัส (b) แบบอะซิงโครนัส                                                                                                                      | 6    |
| 2-5 Model ของวงจร ซีเควนเซียล                                                                                                                                                              | 7    |
| 2-6 (a) State table และ (b) State diagram                                                                                                                                                  | 8    |
| 2-7 Synchronous Sequential ร่วมกับ D-FF                                                                                                                                                    | 9    |
| 2-8 วัฏจักรของ GAs                                                                                                                                                                         | 13   |
| 2-9 การทำงานของจินตนิมิตอัลกอริทึม                                                                                                                                                         | 14   |
| 2-10 นิพจน์เงื่อนไข                                                                                                                                                                        | 16   |
| 2-11 คำสั่ง if                                                                                                                                                                             | 17   |
| 2-12 การทำงานของฟังก์ชัน while                                                                                                                                                             | 18   |
| 3-1 การคัดเลือกโครโมโซมโดยวิธี Proportional Selection                                                                                                                                      | 26   |
| 3-2 การคัดเลือกโครโมโซมโดยวิธี Rank Selection                                                                                                                                              | 27   |
| 3-3 การจัดทำ Tournament Selection                                                                                                                                                          | 28   |
| 3-4 รูปแบบของการ Crossover                                                                                                                                                                 | 29   |
| 3-5 ตัวอย่างขั้นตอนการตัดแปลงยีน                                                                                                                                                           | 30   |
| 4-1 วงจรคอมบินเนชันและหน่วยความจำ                                                                                                                                                          | 32   |
| 4-2 วงจรลอจิกเกท $AB+AC+BC$                                                                                                                                                                | 33   |
| 4-3 วงจรลอจิกเกท $\overline{A}B\overline{C} + A\overline{B}\overline{C} + AB\overline{C}$                                                                                                  | 34   |
| 4-4 วงจรลอจิกเกท $D_1 = \overline{Y}_1(X+Y_2)$ , $D_2 = (\overline{Y}_1 + \overline{X})$ , $CK_1 = Y_2 X$ , $CK_2 = X+Y_2$ , $Z = Y_1 Y_2 X$                                               | 34   |
| 4-5 วงจรลอจิกเกท $D_1 = Y_1 + X\overline{Y}_2$ , $D_2 = X + (\overline{Y}_1 + \overline{X})\overline{Y}_2$ , $CK_1 = X+Y_2$ ,<br>$CK_2 = Y_1 X$ , $Z = (\overline{Y}_1 + \overline{X})Y_2$ | 35   |
| 4-6 วงจรลอจิกเกท $AB + (A+B)C$                                                                                                                                                             | 36   |
| 4-7 วงจรลอจิกเกท $\overline{A}B\overline{C} + A\overline{C}$                                                                                                                               | 36   |
| 4-8 วงจรลอจิกเกท $D_1 = \overline{Y}_1$ , $D_2 = \overline{Y}_1$ , $CK_1 = Y_2 X$ , $CK_2 = X$ , $Z = Y_1 Y_2 X$                                                                           | 37   |
| 4-9 วงจรลอจิกเกท $D_1 = Y_1 + X\overline{Y}_2$ , $D_2 = X$ , $CK_1 = CK_2 = CK$ , $Z = (\overline{Y}_1 + \overline{X})Y_2$                                                                 | 37   |

( ๕ )

## สารบัญรูป (ต่อ)

| รูปที่                                                                                                               | หน้า |
|----------------------------------------------------------------------------------------------------------------------|------|
| 4-10 การต่อวงจรที่ 1 $F(A,B,C) = A B + (A+B) C$                                                                      | 40   |
| 4-11 การต่อวงจรที่ 2 $F(A,B,C) = \overline{A} B \overline{C} + A \overline{C}$                                       | 40   |
| 4-12 การต่อวงจรที่ 3 $D_1 = \overline{Y}_1$ , $D_2 = \overline{Y}_1$ , $CK_1 = Y_2 X$ , $CK_2 = X$ , $Z = Y_1 Y_2 X$ | 41   |

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบันวิวัฒนาการของเทคโนโลยีสร้างความสะดวกสบายให้กับมนุษย์มาก เช่นการสื่อสารโทรคมนาคม การศึกษา การแพทย์ สิ่งปลูกสร้าง ที่อยู่อาศัย การขนส่งฯ การใช้งานเทคโนโลยีต่างๆ เหล่านี้ ทำให้ผู้คนสามารถพัฒนาคุณภาพชีวิตและรายได้เพิ่มมากขึ้น หากย้อนกลับไปดูจุดกำเนิดของเทคโนโลยี การได้มาซึ่งวิธีการที่จะทำให้เทคโนโลยีเข้ามาอยู่ในชีวิตประจำวันได้ จะต้องอาศัยขั้นตอนการทดลองของนักวิทยาศาสตร์ นักประดิษฐ์ วิศวกร ที่ได้ทำการทดลอง ทำซ้ำจนได้คำตอบที่จะทำให้ ไม่เกิดข้อผิดพลาด เกิดปัญหาภายหลังได้ ดังนั้นหากนักวิทยาศาสตร์ นักประดิษฐ์ หรือวิศวกรจะคิดขั้นตอนที่ครอบคลุมผลลัพธ์ทั้งหมดได้ จำเป็นต้องอาศัยระยะเวลาในการทดลอง และเครื่องมือที่ทันสมัย ที่จะทำให้ได้คำตอบต้องการ โดยเฉพาะงานทางด้านคอมพิวเตอร์ ดิจิตอล หรือทางด้านอิเล็กทรอนิกส์ที่ต้องอาศัยเครื่องมือที่ทันสมัยและครบทุกด้านที่จะทำให้การวิเคราะห์รายละเอียดของวงจรหรืออัลกอริทึมดังกล่าวตรงกับวัตถุประสงค์ที่ตั้งไว้

วงจรซีเคนเซียลมีเป็นวงจรทางด้านดิจิตอลที่มีความสำคัญวงจรหนึ่ง โดยลักษณะของวงจรซีเคนเซียลจะมีการกำหนดอินพุตที่มีปริมาณไม่แน่นอนและมีเอาต์พุตเพียง 1 หรือมากกว่านั้นขึ้นอยู่กับการประยุกต์ใช้งานตัวอย่างการนำแนวคิดวงจรซีเคนเซียลไปใช้งาน เช่น การเปิดปิดลิฟท์ กำหนดอินพุตให้ผู้เปิดลิฟท์อยู่ชั้นที่ 1 โปรแกรมที่ควบคุมการทำงานของลิฟท์จะต้องรู้ข้อมูลอินพุตอย่างน้อย 2 ค่าคือ ตำแหน่งผู้กดลิฟท์และตำแหน่งของลิฟท์เพื่อควบคุมการเคลื่อนที่ของตัวลิฟท์ไปยังตำแหน่งที่ผู้กดลิฟท์เรียกร้องมา โดยปัญหาที่เกิดขึ้นจะเกิดจากการตัดสินใจของวงจรซีเคนเซียลที่ได้รับสัญญาณอินพุตมากกว่า 1 ค่า โดยจะต้องทำการตัดสินใจและประมวลผลให้ได้ผลลัพธ์ที่ตรงกับความต้องการของผู้ใช้งานมากที่สุด การออกแบบวงจรซีเคนเซียลจึงต้องมีการออกแบบให้ครอบคลุมทุกจุดประสงค์หรือความต้องการที่จะใช้งานที่ตั้งไว้

ขั้นตอนวิธีการวิวัฒนาการ (Evolution Algorithms) เป็นเครื่องมือที่ใช้ในการค้นหาคำตอบที่ใช้หลักวิธีการทางธรรมชาติและหลักการทางพันธุกรรม มาประยุกต์ใช้ โดยจะเป็นวิธีการคำนวณหาคำตอบที่ได้ว่ามีวิวัฒนาการในขั้นตอนการหาคำตอบว่าเป็นค่าที่เหมาะสมที่สุด จีเนติกอัลกอริทึม Genetic Algorithms : GAs เป็นวิธีการหนึ่งของขั้นตอนวิธีการวิวัฒนาการ ซึ่งจะใช้กระบวนการทางชีววิทยาได้แก่ Selection , Crossover และ Mutation กระทำกันระหว่างประชากรจนได้พ่อพันธุ์แม่พันธุ์ใหม่เป็นรุ่นๆ จนมีวิวัฒนาการที่คงที่หรือเพียงพอสำหรับคำตอบที่ต้องการ

จากสภาพปัญหาของวงจรซีเควนเซียลที่ต้องรองรับสัญญาณอินพุตมากกว่า 1 ค่า สำหรับการนำไปประมวลผลให้ได้คำตอบที่ครอบคลุมทั้งหมดและข้อดีของวิธีขั้นตอนเชิงวิวัฒนาการที่สามารถนำมาหาวิธีการที่เหมาะสมมากที่สุดได้ ผู้วิจัยจึงมีแนวคิดที่จะนำวิธีขั้นตอนเชิงวิวัฒนาการมาทำการออกแบบวงจรซีเควนเซียลลอจิก โดยจะเป็นวงจรต้นแบบสำหรับการประยุกต์ใช้ในชีวิตประจำวันหรือทางภาคอุตสาหกรรมต่อไป

## 1.2 วัตถุประสงค์ของการวิจัย

- 1.2.1 เพื่อออกแบบวงจรซีเควนเซียลลอจิกโดยใช้วิธีขั้นตอนเชิงวิวัฒนาการ
- 1.2.2 เพื่อหาประสิทธิภาพของวงจรซีเควนเซียลลอจิกที่ออกแบบด้วยวิธีขั้นตอนเชิงวิวัฒนาการ

## 1.3 ขอบเขตของการวิจัย

การวิจัยในครั้งนี้ทำการศึกษาการออกแบบวงจรซีเควนเซียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ โดยกำหนดขอบเขตดังนี้

- 1.3.1 วงจรซีเควนเซียลลอจิก
- 1.3.2 วิธีขั้นตอนเชิงวิวัฒนาการแบบจีเนติกอัลกอริทึม Genetic Algorithms : GAs
- 1.3.3 โปรแกรมการวิเคราะห์ผลการออกแบบ 1 โปรแกรม

## 1.4 วิธีการดำเนินการวิจัย

การดำเนินการวิจัยครั้งนี้ผู้วิจัยได้แบ่งส่วนของการวิจัยออกได้ดังนี้

1.4.1 ส่วนของการออกแบบวงจรซีเควนเซียล ผู้วิจัยเขียนโปรแกรมการออกแบบวงจรด้วยวิธีการขั้นตอนเชิงวิวัฒนาการ เขียนด้วยโปรแกรมภาษาซี

1.4.2 ส่วนผลการออกแบบวงจรซีเควนเซียล การรายงานผลการประมวลผลข้อมูลของโปรแกรมการต่อวงจรจากผลการออกแบบวงจร

1.4.3 ผลการออกแบบวงจรซีเควนเซียล นำไปต่อวงจรจริงและคุณลักษณะจากการต่อวงจรเพื่อพิสูจน์ผลที่ได้รับ

1.4.4 เปรียบเทียบผลการต่อวงจรเพื่อหาประสิทธิภาพของวงจรที่ออกแบบด้วยวิธีขั้นตอนเชิงวิวัฒนาการ

ผู้วิจัยจะดำเนินการวิจัยที่อาคารเทคโนโลยีอุตสาหกรรมหลังที่ 2 คณะเทคโนโลยีการเกษตรและเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยราชภัฏเพชรบูรณ์

### 1.5 นิยามศัพท์เฉพาะ

การออกแบบวงจร หมายถึง การกำหนดส่วนประกอบวงจรที่มีการป้อนอินพุตผ่านวงจรและได้เอาต์พุตตามที่กำหนดไว้

วงจรซีเควนเซียล หมายถึง วงจรดิจิทัลที่ประกอบด้วยเกตและหน่วยความจำ มีการทำงานเป็นลำดับ เมื่อป้อนอินพุตผ่านวงจรและได้เอาต์พุตตามที่กำหนดไว้

วิธีขั้นตอนเชิงวิวัฒนาการ หมายถึง วิธีการพัฒนาการออกแบบวงจรเพื่อให้ได้เอาต์พุตตามที่ต้องการโดยอาศัยการวิวัฒนาการของวงจรเหมือนกับการวิวัฒนาการของสิ่งมีชีวิต

### 1.6 ประโยชน์ที่ได้รับจากการวิจัย

1.6.1 ได้วงจรซีเควนเซียลลอจิกโดยใช้วิธีขั้นตอนเชิงวิวัฒนาการ

1.6.2 ได้ทราบประสิทธิภาพวงจรซีเควนเซียลลอจิกที่ออกแบบด้วยวิธีขั้นตอนเชิงวิวัฒนาการ

## บทที่ 2

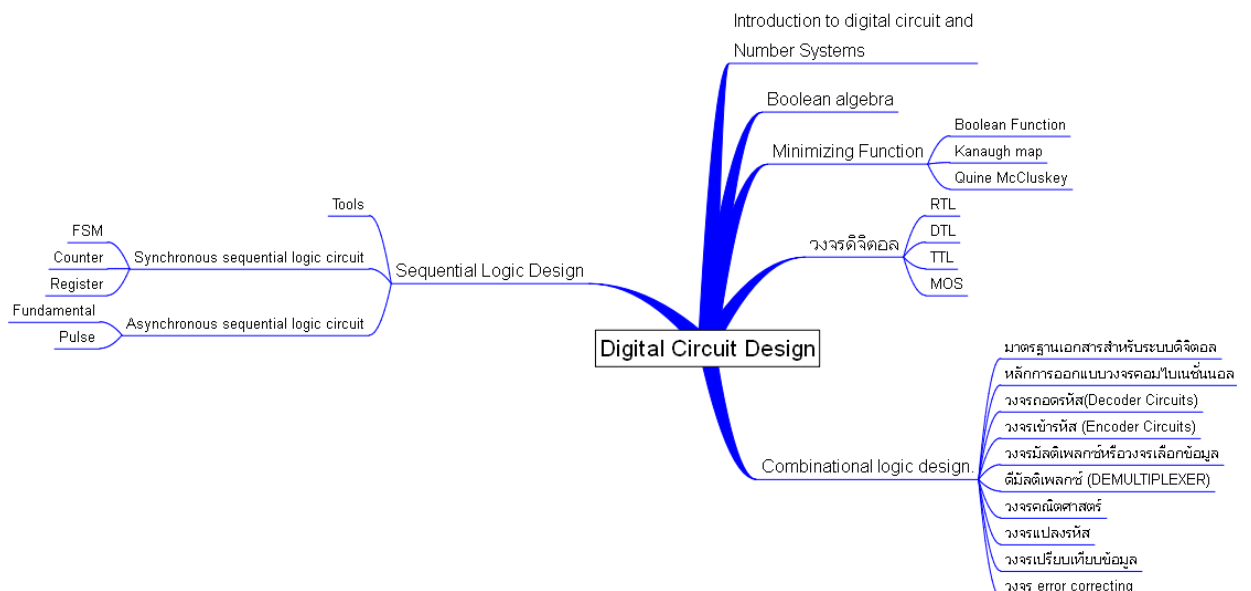
การวิจัยเรื่อง การออกแบบวงจรตีควนเขียลล่อจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ ผู้วิจัยได้ศึกษาค้นคว้า เอกสารและงานวิจัยที่เกี่ยวข้อง โดยแบ่งหัวข้อได้ดังนี้

- 2.1 การออกแบบวงจรซีเควนเชียล
- 2.2 ทฤษฎีพัฒนาการ
- 2.3 การเขียนโปรแกรมภาษาซี
- 2.4 งานวิจัยที่เกี่ยวข้อง

## 2.1 การออกแบบวงจรซีเควนเซียล

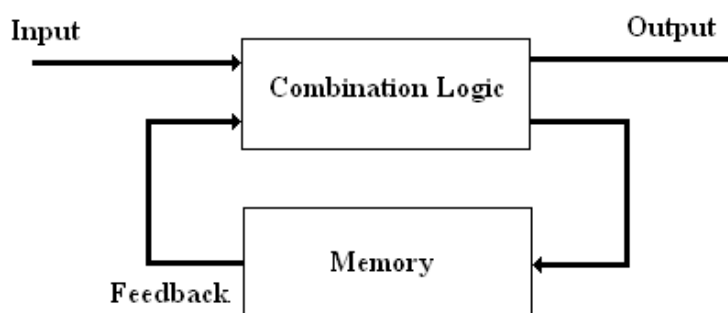
### 2.1.1 หลักการวงจรซีเควนเซียลลอจิก

โดยทั่วไปการออกแบบวงจรดิจิทัลจะพิจารณาองค์ประกอบด้านลักษณะของวงจรที่มีหลายรูปแบบ เช่น วงจร Combination Logic และวงจร Sequential Logic ซึ่งจะมีลักษณะที่แตกต่างกัน การแสดงผล การรับค่าสัญญาณอินพุต ตัวอย่างภาพรวมของการออกแบบวงจรดิจิทัลดังรูปที่ 2-1 (ณรงค์ บัวทอง, 10 ตุลาคม 2557)



รูปที่ 2-1 ภาพรวมการออกแบบวงจรดิจิทัล  
ที่ท่า (ณรงค์ บัวทอง, 10 ตุลาคม 2557)

วงจรซีควเอนเชียลเกิดจากการนำสถานะของระบบในขณะนั้นมาประมวลผลร่วมกับอินพุตของระบบ ซึ่งแตกต่างจากการทำงานของวงจรคอมบินเนชันที่เอาต์พุตเกิดจากการประมวลผลอินพุตเพียงอย่างเดียวเท่านั้น เหมือนกับการใช้การ Feedback Control ในวงจรควบคุมอัตโนมัติ โดยวงจรซีควเอนเชียลยังสามารถแยกออกได้เป็นแบบ Synchronous และ Asynchronous จากรูปที่ 2-2 ส่วนประกอบของวงจรซีควเอนเชียลประกอบด้วยวงจรคอมบินเนชันและเพิ่มหน่วยความจำ รีจิสเตอร์ ในระบบคอมพิวเตอร์ เข้าไปเพื่อใช้ในการจำส่วนของเอาต์พุตนำมาเป็นอินพุตอีกครั้ง



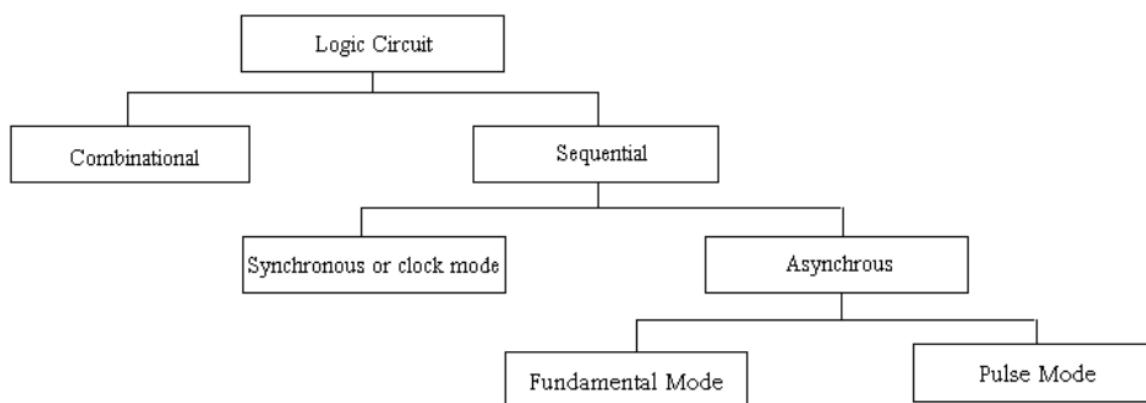
รูปที่ 2-2 ส่วนประกอบวงจรซีควเอนเชียล

จากรูปที่ 2-2 แสดงส่วนประกอบของวงจรซีควเอนเชียล ที่ประกอบด้วย วงจร Combination และหน่วยความจำ (Memory) โดยหน่วยความจำที่ใช้ อาจจะเป็น Flip Flop หรือ อุปกรณ์แม่เหล็ก หรือดีเลย์ไลน์ (Delay line) หรืออุปกรณ์หน่วยความจำอื่นๆ ก็ได้

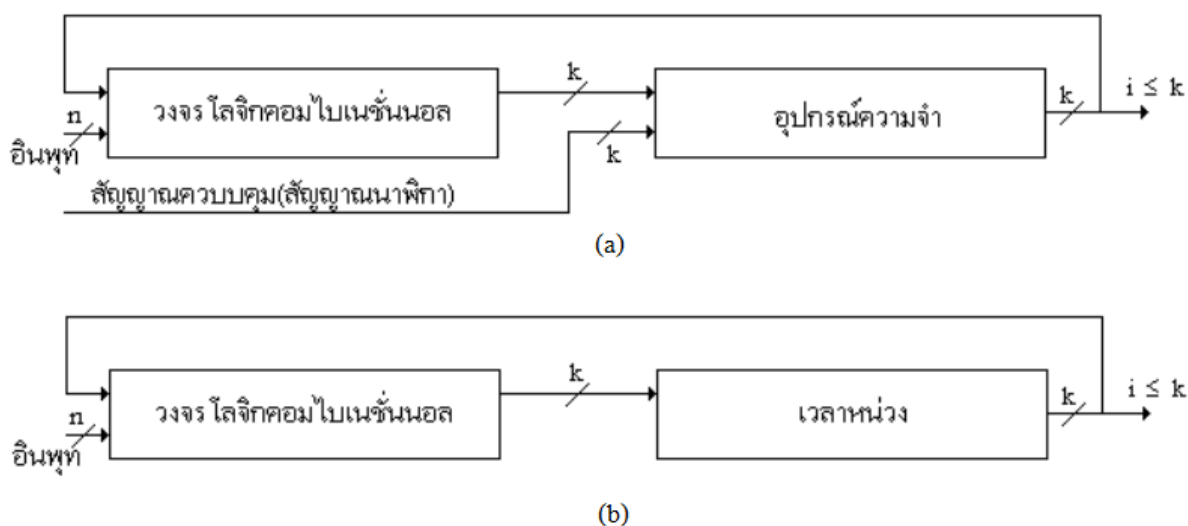
### 2.1.2 วงจรซีควเอนเชียลแบบ Asynchronous และแบบ Synchronous

วงจรซีควเอนเชียลแบ่งได้เป็น 2 แบบ โดยใช้สัญญาณหรือคาบเวลาของสัญญาณ ที่ใช้ควบคุมการทำงานเป็นหลัก ในการพิจารณาได้แก่ วงจรซีควเอนเชียลแบบอะซิงโครนัส (Asynchronous) และแบบซิงโครนัส (Synchronous) โดยวงจรซีควเอนเชียลแบบอะซิงโครนัส เป็นวงจรที่เอาต์พุตของวงจร สามารถเปลี่ยนแปลงสถานะได้ตลอดเวลาที่มีการเปลี่ยนแปลงอินพุต (State Update at Any Time)

วงจรซีควเอนเชียลแบบซิงโครนัส เป็นวงจรที่เอาต์พุตของวงจร จะเปลี่ยนแปลงสถานะได้ เมื่อมีสัญญาณ (Clock pulse) มากระตุ้นและมีอินพุต ที่เหมาะสม หรือเป็นวงจรที่ทำงานแบบเข้าจังหวะ (State Update at Discrete Time)

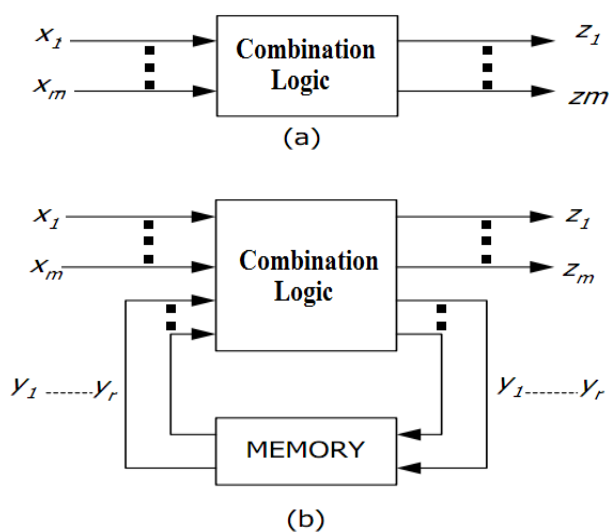


รูปที่ 2-3 การจำแนกวงจร Logic  
ที่มา (ณรงค์ บัวทอง, 10 ตุลาคม 2557)



รูปที่ 2-4 แผนผังบล็อกของวงจรซีควนเชียล (a) แบบซิงโครนัส (b) แบบอะซิงโครนัส  
ที่มา (ณรงค์ บัวทอง, 10 ตุลาคม 2557)

หลักพื้นฐานของ วงจรซีควนเชียล ( Sequential ) มีความสำคัญกับการออกแบบวงจรดิจิทัลซีควนเชียล หมายถึง ลำดับการปฏิบัติงานต่างๆ ยกตัวอย่างง่ายๆ เช่น การทำงานของลิฟต์ (จิระศักดิ์ สิทธิกร, 20 กรกฎาคม 2558)



**รูปที่ 2-5** Model ของวงจร ซีเควนเชียล  
 ที่มา (จิระศักดิ์ สิทธิกร, 20 กรกฎาคม 2558)

จากรูปที่ 2-5 ( a ) แสดงถึงวงจร Combinational ซึ่งมีความสัมพันธ์ทางคณิตศาสตร์ของวงจรดังนี้คือ

$$Z_i = f_i(x_1, x_2, \dots, x_n), i = 1, \dots, m \quad (1)$$

สมการนี้อธิบายได้ว่า สัญญาณ Output เป็นฟังก์ชันของ (หรือขึ้นอยู่กับ) Input ปัจจุบันเท่านั้น (สัญญาณทั้งหมดมีค่าเป็นดิจิทัล หรือค่าทางตรรก คือ 0 หรือ 1 เท่านั้น )

รูปที่ 2-5 ( b ) แสดงวงจร Sequential ซึ่งมี input )  $x_1, \dots, x_n$ , output )  $Z_1, \dots, Z_m$ , Present State )  $y_1, \dots, y_r$ , และ Next State )  $y_1, \dots, y_r$  , เราสามารถแสดงความสัมพันธ์ทางคณิตศาสตร์ของตัวแปรต่าง ๆ เหล่านี้ได้ดังนี้คือ

$$Z_i = g_i(x_1, \dots, x_n, y_1, \dots, y_r), i = 1, \dots, m \quad (2)$$

$$Y_i = h_i(x_1, \dots, x_n, y_1, \dots, y_r), i = 1, \dots, r \quad (3)$$

วงจร Sequential ต่อไปนี้มี input หนึ่งเส้นอยู่ในรูปของตัวแปร  $x$  มีสอง States คือ  $y_1$  และ  $y_2$  และมีหนึ่ง output คือ  $Z$  ดังนั้นค่าของ input , States และ output ที่เป็นไปได้จะมีดังรูปที่ 2-6

input :  $x = 1$

$x = 2$

states :  $[y_1 y_2] = [00] = A$

$[y_1 y_2] = [01] = B$

$[y_1 y_2] = [10] = C$

$[y_1 y_2] = [11] = D$

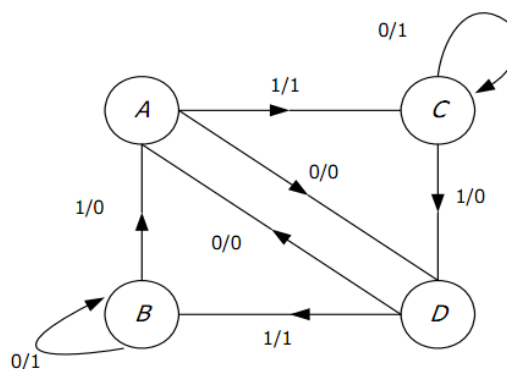
output :  $Z = 0$

$Z = 1$

| Present state | Input x |     |
|---------------|---------|-----|
|               | 0       | 1   |
| A             | D/1     | C/1 |
| B             | B/0     | A/0 |
| C             | C/0     | D/0 |
| D             | A/1     | B/0 |

Next state / Output

(a)



(b)

รูปที่ 2-6 (a) State table และ (b) State diagram

ทีมา (จิระศักดิ์ สิทธีกร, 20 กรกฎาคม 2558)

ในรูปที่ 2-7 เป็นวงจรแบบ Synchronous Sequential เพราะมีสัญญาณนาฬิกาต่ออยู่กับหน่วยความจำ ซึ่งเป็น D Flip-flop และจะวิเคราะห์ดังต่อไปนี้



### 2.2.2 ทฤษฎี ของชาร์ลส์ ดาร์วิน (Charles Darwin)

ทฤษฎี การคัดเลือก โดยธรรมชาติ (Theory Of Natural Selection) กล่าวว่าสิ่งมีชีวิตจะมีการเพิ่มจำนวนแบบทวีคูณและมีลักษณะแตกต่างกัน สิ่งมีชีวิตเหล่านี้จะมี การต่อสู้เพื่อเอาชีวิตรอด สิ่งมีชีวิตที่เหมาะสมกับสิ่งแวดล้อมจะอยู่รอดและสืบพันธุ์ให้ ลูกหลานได้ สิ่งมีชีวิตที่ไม่เหมาะสมก็จะตายไป

ตัวอย่างเดิมนั้นยีราฟที่ทั้งคอสั้นและคอยาว เมื่อมี จำนวนมากๆ เข้าจะขาดแคลนอาหาร ทำให้ ต้องกินใบไม้ ที่อยู่บนต้น พวกคอยาวก็สามารถหาอาหารได้ มีชีวิตรอดและมีลูกหลานต่อมา ส่วนพวกคอสั้นเมื่อขาดแคลนอาหาร ไม่สามารถกินใบไม้ได้ ทำให้ล้มตายลงปัจจุบันจึงมีแต่ยีราฟ คอยาว

ชาร์ลส์ ดาร์วิน (Charles Darwin) ผู้ซึ่งเป็นนักธรรมชาติวิทยาสมัครเล่น ดาร์วินได้เปิดเผยทฤษฎีนี้ของเขาไว้ในหนังสือของเขาที่มีชื่อว่า "The Origin of Species" แหล่งกำเนิดและที่มาของสิ่งมีชีวิต ซึ่งหนังสือเล่มนี้ถูกพิมพ์ขึ้นมาในปี 1859 ดาร์วินกล่าวว่าสิ่งมีชีวิตทั้งหมดกำเนิดมาจากบรรพบุรุษเดียวกัน โดยผ่านขบวนการและขั้นตอนแบบค่อยๆ วิวัฒนาการมาอย่างต่อเนื่องเป็นลำดับ

2.2.3 ทฤษฎีของดาร์วินและวอลเลซ (Alfred Russel Wallace) ได้เสนอทฤษฎี การเกิดสปีชีส์ ใหม่อันเนื่องมาจาก การคัดเลือกโดยธรรมชาติ ทฤษฎีการคัดเลือกโดยธรรมชาติ (Theory of Natural Selection) มี สารสำคัญดังนี้

2.2.3.1 สิ่งมีชีวิตชนิดเดียวกันย่อมแตกต่างกันบ้างเล็กน้อย เรียกว่า Variation

2.2.3.2 สิ่งมีชีวิต มีลูกหลานจำนวนมากตามลำดับเรขาคณิต แต่สิ่งมีชีวิตแต่ละชนิดก็มีจำนวนเกือบคงที่ เพราะมี จำนวนหนึ่งตายไป

2.2.3.3 สิ่งมีชีวิตจำเป็นต้องมีการต่อสู้เพื่อความอยู่รอด (Struggle of Existence) โดยลักษณะ ที่แปรผันบางลักษณะ ที่เหมาะสมกับสิ่งแวดล้อม ย่อมดำรงชีวิตอยู่ได้และสืบพันธุ์ถ่ายทอดไปยังลูกหลาน

2.2.3.4 สิ่งมีชีวิตที่เหมาะสมที่สุดเท่านั้นที่อยู่รอด(Survival the Fittest ) และดำรงเผ่าพันธุ์ของตนไว้และทำให้เกิดการคัดเลือกตามธรรมชาติ เกิดความแตกต่าง ไปจากสปีชีส์ เดิมมากขึ้นจนเกิดสปีชีส์ ใหม่ สิ่งมีชีวิตที่จะอยู่รอด ไม่จำเป็นต้องเป็นสิ่งมีชีวิตที่แข็งแรงที่สุด แต่เป็นสิ่งมีชีวิตที่เหมาะสมกับสภาพแวดล้อมมากที่สุด ในกรณียีราฟคอยาวนั้นอธิบายตามทฤษฎีของดาร์วินได้ว่า ยีราฟมีบรรพบุรุษ ที่คอสั้นแต่เกิดมี Variation ที่มี คอยาวขึ้น ซึ่งสามารถหาอาหาร พวกใบไม้ได้ดีกว่าตัวพวกคอสั้นและถ่ายทอดลักษณะ คอยาวไปให้ ลูกหลานได้ ส่วนพวกคอสั้นหาอาหารได้ไม่ดีหรือแย่งอาหาร สู้ พวกคอยาวไม่ได้ ในที่สุดก็จะตายไป จึงทำให้ ในปัจจุบันมี แต่ยีราฟคอยาวเท่านั้น

วิวัฒนาการของสิ่งมีชีวิต หมายถึง การเปลี่ยนแปลงทีละน้อยจากสิ่งมีชีวิตแบบดั้งเดิมสืบต่อกันมาเป็นเวลานานจนกลายเป็นสิ่งมีชีวิตที่แตกต่างกันไปจากเดิมทั้งด้านรูปร่าง ในส่วนประกอบ พฤติกรรมการดำรงชีพและลักษณะอื่นๆ อันเป็นผลมาจากการเปลี่ยนแปลงทางพันธุกรรมพันธุ์และสิ่งแวดล้อม สิ่งมีชีวิตแต่ละหน่วยไม่ก่อให้เกิดวิวัฒนาการ การวิวัฒนาการจะเกิดขึ้นได้ในระดับประชากรเท่านั้น เพราะในระดับประชากรหมายถึงสิ่งมีชีวิตชนิดเดียวกัน สามารถผสมพันธุ์กันได้ให้กำเนิดลูกหลานที่เหมือนบรรพบุรุษได้ ดังนั้นประชากรจึงถือได้ว่า เป็นหน่วยสำคัญของการวิวัฒนาการ

จินเนติกอัลกอริทึม (Genetic Algorithms) เป็นวิธีการค้นหาคำตอบที่ดีที่สุดโดยใช้หลักการคัดเลือกแบบธรรมชาติและหลักการทางสายพันธุ์ จินเนติกอัลกอริทึมเป็นการคำนวณอย่างหนึ่งที่สามารถกล่าวได้ว่ามี “วิวัฒนาการ” อยู่ในขั้นตอนของการค้นหาคำตอบและได้รับการจัดให้เป็นวิธีหนึ่งในกลุ่มของการคำนวณเชิงวิวัฒนาการ (Evolutionary Computing) ซึ่งปัจจุบันเป็นที่ยอมรับในประสิทธิภาพและมีการนำไปประยุกต์ใช้อย่างกว้างขวางในการแก้ปัญหา การหาค่าเหมาะที่สุด

จินเนติกอัลกอริทึมหรือเรียกโดยย่อว่า “GAs” ถูกพัฒนาขึ้นในช่วงทศวรรษที่ 60 โดยจำลองเอาแนวคิดของการวิวัฒนาการของสิ่งมีชีวิตในระบบชีววิทยามาใช้ในการคำนวณด้วยคอมพิวเตอร์ GAs ได้รับความนิยมและเป็นที่ยอมรับอย่างกว้างขวาง โดยการเผยแพร่ของ John Holland [Holland, 1975][Goldberg,1989][Goldberg,1994] ในหนังสือชื่อ "Adaptation in Natural and Artificial Systems" หนังสือดังกล่าวได้ตีพิมพ์เป็นครั้งแรกในปี ค.ศ. 1975 หลังจากนั้นจึงมีการนำเอา GAs ไปประยุกต์ใช้งานในด้านต่างๆ กันอย่างแพร่หลาย พร้อมๆ กับการศึกษาและพัฒนาองค์ประกอบต่างๆ ของ GA ใหม่ประสิทธิภาพดียิ่งขึ้น GAs ถือว่าเป็นวิธีการค้นหาคำตอบที่เหมาะสมที่สุดเชิงผสมผสาน (Combinatorial Optimization) แบบปัญหาเชิงคำนวณ ที่มีความสามารถในการค้นหาคำตอบอย่างชาญฉลาด และลดความยุ่งยากในขั้นตอนต่างๆ ของการค้นหาลงไป ซึ่งวิธีการค้นหาคำตอบดังกล่าวนี้มีข้อได้เปรียบและมีความแตกต่างไปจากวิธีดั้งเดิม เช่น การโปรแกรมเชิงเส้น วิธีซิมเพล็กซ์หรือวิธีการค้นหาผลเฉลยรูปแบบปิด

วัฏจักรของ GAs โดยธรรมชาติแล้วประกอบไปด้วย 3 กระบวนการที่สำคัญได้แก่

1. การคัดเลือกสายพันธุ์ (Selection) คือขั้นตอนในการคัดเลือกประชากรที่ดีในระบบ ไปเป็นต้นกำเนิดสายพันธุ์เพื่อให้กำเนิดลูกหลานในรุ่นถัดไป
2. ปฏิบัติการทางสายพันธุ์ (Genetic Operation) คือกรรมวิธีการเปลี่ยนแปลงโครโมโซมด้วยวิธีการทางสายพันธุ์ เป็นขั้นตอนการสร้างลูกหลาน ซึ่งได้จากการรวมพันธุ์ของต้นกำเนิดสายพันธุ์ เพื่อให้ได้ลูกหลานที่มีส่วนผสมผสานมาจากพ่อแม่ หรือได้จากการแปรผกผันของพ่อแม่เพื่อให้ได้ลูกหลานสายพันธุ์ใหม่เกิดขึ้น

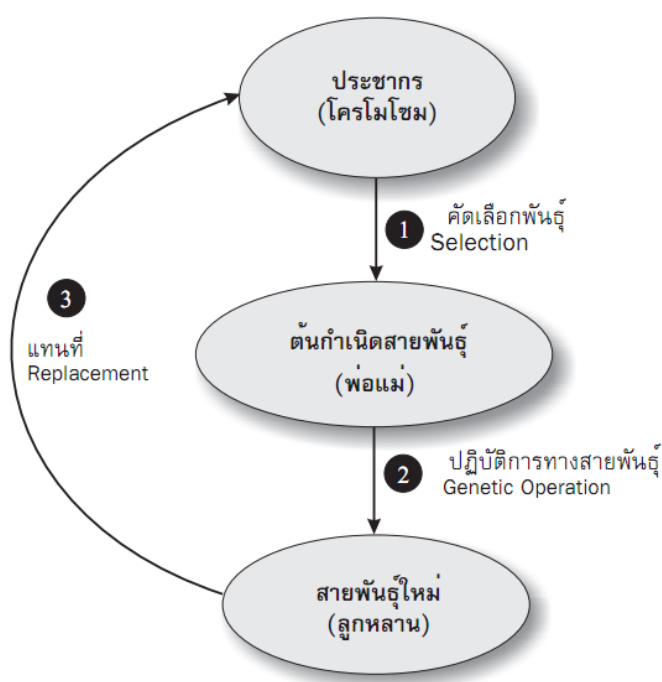
3. การแทนที่ (Replacement) คือขั้นตอนการนำเอาลูกหลานกำเนิดใหม่ไปแทนที่ประชากรเก่าในรุ่นก่อน เป็นขบวนการในการคัดเลือกกว่าควรจะมีลูกหลานในกลุ่มใด จำนวนเท่าไร ไปแทนประชากรเก่าในกลุ่มใด

วัฏจักรของ GA แสดงให้เห็นถึงความเหมือนกับการอยู่รอดของสิ่งมีชีวิตในธรรมชาติ สิ่งมีชีวิตที่มีการปรับตัวให้เข้ากับสภาพแวดล้อมได้ดีกว่าจะสามารถอยู่รอดได้ ในขณะที่สิ่งมีชีวิตอื่นๆ ที่ไม่สามารถปรับตัวเองได้จะต้องสูญพันธุ์ไป การปรับตัวดังกล่าวแสดงว่าสิ่งมีชีวิตนั้นมีวิวัฒนาการเกิดขึ้น ไดโนเสาร์ต้องสูญพันธุ์ไปจากโลกนี้ก็เนื่องมาจากการไม่มีวิวัฒนาการที่เพียงพอต่อการอยู่รอด ในขณะที่สิ่งมีชีวิตหลายๆ ชนิด ในปัจจุบันที่วิวัฒนาการมาจากไดโนเสาร์ และมีการปรับตัวให้อยู่ในสภาวะแวดล้อมที่เปลี่ยนแปลงไป จะสามารถรักษาเผ่าพันธุ์อยู่มาจนถึงปัจจุบันได้ GA มีการจำลองวิวัฒนาการของสิ่งมีชีวิตในระบบธรรมชาติ กล่าวคือกระบวนการภายในของ GA ทำให้คำตอบของระบบที่มีอยู่เกิดวิวัฒนาการในตัวเองอันจะนำไปสู่การปรับตัวให้กลายเป็นคำตอบที่ดีกว่าและดีที่สุดได้ รายละเอียดต่างๆ ขององค์ประกอบในวัฏจักร GA มีดังนี้

ประชากร (Population) ประกอบไปด้วยกลุ่มของโครโมโซม (Chromosome) ซึ่งเป็นตัวแทนของคำตอบในระบบที่ต้องการค้นหา

ต้นกำเนิดสายพันธุ์ (Parents) กลุ่มประชากรที่ถูกคัดเลือกเพื่อเป็นตัวแทนในการให้กำเนิดสายพันธุ์ใหม่ในรุ่นถัดไป (Next Generation) ประชากรกลุ่มนี้จะเปรียบเสมือนกับเป็น “พ่อแม่” สำหรับใช้ในการสืบทอดสายพันธุ์ให้ลูกหลานต่อไป

สายพันธุ์ใหม่ (Offspring) - หรือ ‘ลูกหลาน’ เป็นประชากรกลุ่มใหม่ที่ได้รับการถ่ายทอดสายพันธุ์มาจากพ่อแม่ โดยคาดหวังที่จะได้รับสายพันธุ์ที่ดีที่สุดเพื่อถ่ายทอดต่อไป กันในประชากรรุ่นถัดไป

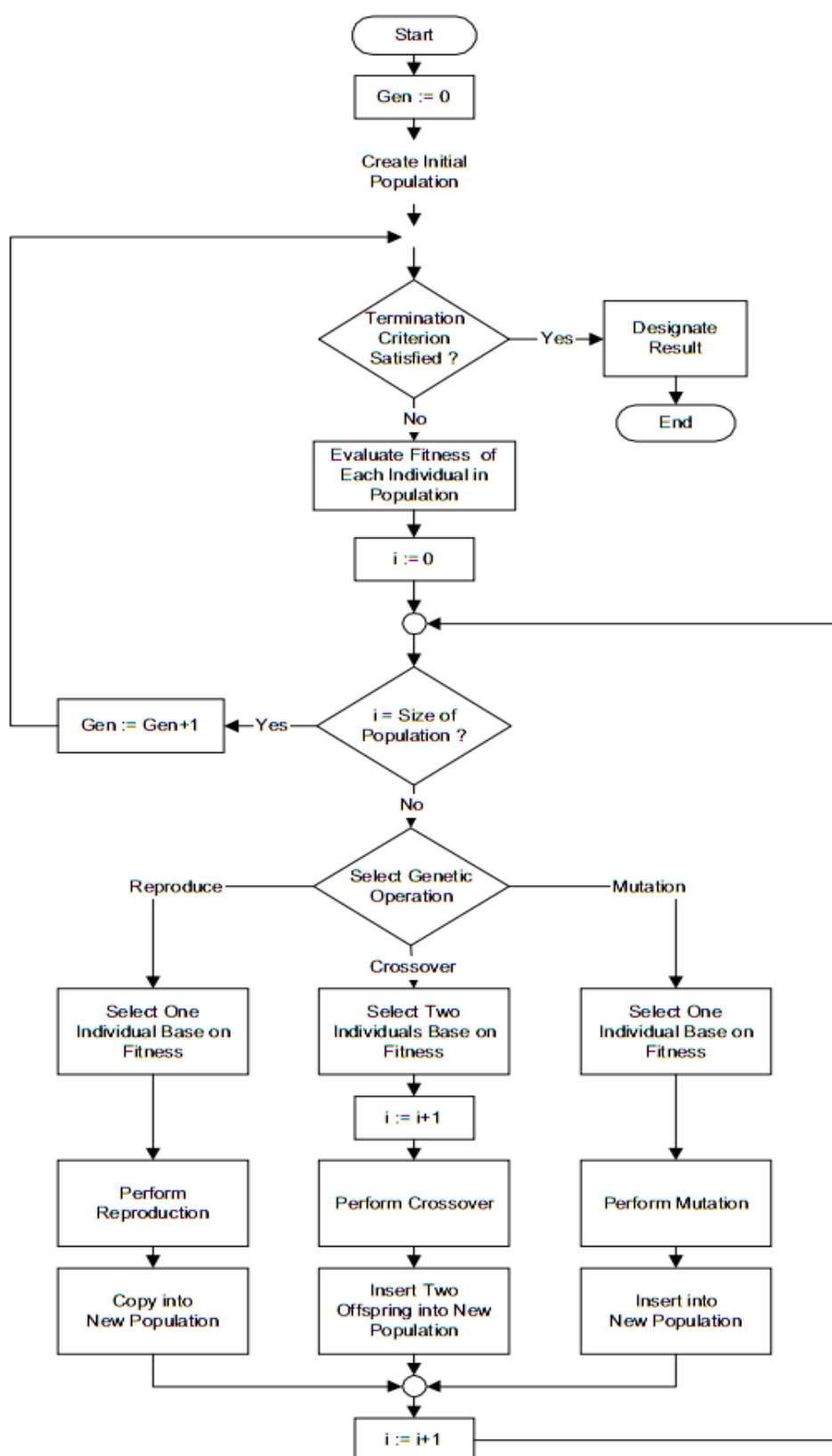


รูปที่ 2-8 วัฏจักรของ GAs

ทิมา (บั้งอร กลับบ้านเกาะ, 11 สิงหาคม 2558)

อัลกอริทึมทางพันธุศาสตร์อย่างช่วยซึ่งอธิบายโดย โกลด์เบิร์ก (Goldberg) ในปี ค.ศ.1989 ได้แสดงให้เห็นถึงส่วนประกอบและกระบวนการพื้นฐานของระเบียบวิธีนี้ อธิบายขั้นตอนได้ว่า

1. เริ่มจากการสุ่มกลุ่มโครโมโซม (Chromosome) ซึ่งเป็นกลุ่มประชากร (Population) เริ่มต้น
2. ถอดรหัสของแต่ละโครโมโซมไปเป็นจำนวนเต็ม จำนวนจริงหรือเลขฐานสอง
3. ทดสอบค่าวัตถุประสงค์ของประชากรแต่ละตัวจากฟังก์ชันวัตถุประสงค์แล้ว
4. คำนวณค่าความเหมาะสม (Fitness Value) ของแต่ละโครโมโซมโดยใช้ค่าวัตถุประสงค์ (Objective Value) ข้างต้น
5. สร้างประชากรชุดใหม่จากประชากรชุดเก่าด้วยการคัดเลือก (Selection) โดยพิจารณาจากค่าความเหมาะสม (Fitness Value)
6. นำประชากรชุดใหม่ที่ได้มากระทำตามวิธีการทางพันธุศาสตร์ ซึ่งได้แก่ การแลกเปลี่ยนยีน (Crossing Over) และการกลายพันธุ์ (Mutation)
7. ทำซ้ำขั้นตอนที่ 2-6 จนกระทั่งผลเฉลยที่ได้เข้าสู่คำตอบของปัญหาที่ต้องการ โดยกระบวนการนี้เรียกว่ารุ่นของประชากร (Generation) แสดงดังรูปที่ 2-9



รูปที่ 2-9 การทำงานของจีเนติกอัลกอริทึม  
 ทิมา (บ้งอร กลับบ้านเกาะ, 11 สิงหาคม 2558)

## 2.3 การเขียนโปรแกรมภาษาซี

การเขียนโปรแกรมภาษาซี ผู้เรียนต้องศึกษาโครงสร้างการเขียน รูปแบบการเขียน หน้าที่คำสั่งการทำงาน การใช้คำสั่งร่วม การแสดงค่า ได้แบ่งหัวข้อออกได้ดังนี้

### 2.3.1 คำสั่งพื้นฐานการเขียนโปรแกรมภาษาซี

#### 2.3.1.1 คำสั่ง printf ();

รูปแบบ `int printf (“ข้อความ”,ข้อมูลตัวแปร);`

Prototype in `stdio.h`

#### ตัวอย่างที่ 2.1 คำสั่ง printf();

```
#include<stdio.h>

void main()
{
    printf("Hello C");
}
```

ผลการรัน

Hello C

\* เมื่อต้องการดูผลการ Run ให้กดปุ่ม Alt + F5

#### ตัวอย่างที่ 2.2 คำสั่ง printf(); เพิ่มข้อความในช่องแสดงผล

```
#include<stdio.h>

void main()
{
    printf("Hello C");
    printf("My Name is Sontaya Wanchai");
}
```

ผลการรัน

Hello CMy Name is Sontaya Wanchai

การเขียนโปรแกรมแบบมีเงื่อนไข

การเขียนโปรแกรมแบบมีเงื่อนไข เป็นลักษณะของการเปรียบเทียบข้อมูลเพื่อหาหนทางการทำงาน ที่ถูกต้องให้เป็นไปตามความต้องการของเงื่อนไขหรือของทิศทางการทำงานที่ต้องการ โดยผลของการ เปรียบเทียบข้อมูลหรือการทดสอบเงื่อนไขมีความเป็นไปได้ 2 ทิศทาง คือ ผลการเปรียบเทียบที่ให้ผล ค่าเป็นจริง (True) และ ผลการเปรียบเทียบที่ให้ผลค่าเป็นเท็จ (False) การเขียนโปรแกรมแบบมีเงื่อนไขจึงมีประโยชน์มากสำหรับคอมพิวเตอร์ในการตัดสินใจในทิศทางการทำงานตามเงื่อนไขต่าง ๆ ตามทิศ ทางที่ต้องการได้ด้วยตัวเอง (ดอนสัน ปงผาบ, 2546)

นิพจน์เงื่อนไข (Condition Expression) เป็นวิธีการหนึ่งในการกำหนดเงื่อนไขเปรียบเทียบข้อมูลอย่างง่าย ในรูปแบบของประโยคคำสั่ง เพื่อหาทิศทางการทำงานเป็นไปตามเงื่อนไขที่กำหนดแล้ว เก็บค่าที่ได้นั้นให้กับตัวแปร

```
ตัวแปร = (เงื่อนไขการเปรียบเทียบข้อมูล)
{
    ค่าที่ 1 ;
    ค่าที่ 2 ;
}
```

**รูปที่ 2-10 นิพจน์เงื่อนไข**  
ที่มา (ดอนสัน ปงผาบ, 2546)

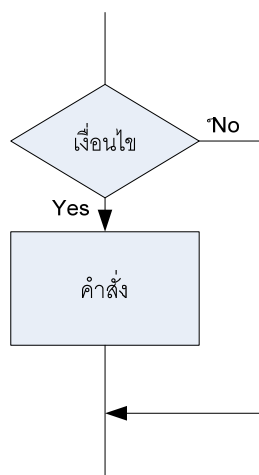
โดยมีรายละเอียดดังนี้

ถ้าเงื่อนไขการเปรียบเทียบข้อมูลได้เป็นจริง ตัวแปรทางด้านซ้าย จะมีค่าเท่ากับ ค่าที่ 1 และถ้าเงื่อนไขการเปรียบเทียบข้อมูลได้เป็นเท็จ ตัวแปรทางด้านซ้าย จะมีค่าเท่ากับค่าที่ 2

### 2.3.1.2 การเขียนโปรแกรมด้วยฟังก์ชัน if

การเขียนโปรแกรมภาษาซีด้วยคำสั่งเงื่อนไข โดยคำสั่งแรกคือคำสั่ง if();

การทำงานทั่วไปของคำสั่ง if จะเป็นคำสั่งที่ใช้ในการตัดสินใจตามเงื่อนไขที่ได้ตั้งขึ้น ในกรณีที่เงื่อนไขเป็นจริงจะกระทำตามคำสั่งในส่วนที่กำหนด ถ้าเงื่อนไขไม่เป็นจริงจะข้ามไปทำงานในส่วนคำสั่งถัดไปดังรูปที่ 2-11



รูปที่ 2-11 คำสั่ง if  
ที่มา (ดอนสัน ปงผาบ, 2546)

ตัวอย่างที่ 2.3 คำสั่ง if(); กรณีเงื่อนไขเป็นจริง

```

#include<stdio.h>
#include<conio.h>
void main()
{
    int x; x=4;
    clrscr();
    printf("Program Condition : if ");
    if(x == 4)
    {
        printf("Data x = %d",x);
    }
    printf("\nEnd Program");
}
  
```

ผลการรัน

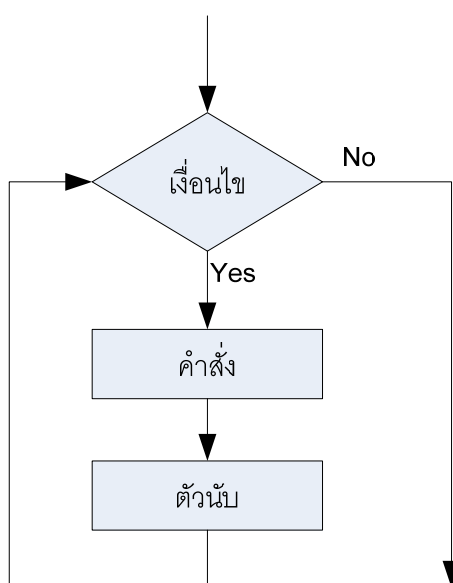
Program Condition : if

Data x=4

End Program

### 2.3.1.3 การเขียนโปรแกรมด้วยฟังก์ชัน while

การเขียนโปรแกรมด้วยฟังก์ชัน while(); การทำงานของคำสั่งจะตรวจสอบเงื่อนไขที่ตั้งไว้ก่อน เมื่อเงื่อนไขเป็นจริงจะให้ทำงานในส่วนของคำสั่งภายในและจะวนกลับมาตรวจสอบเงื่อนไขไปจนกว่าเงื่อนไขจะเป็นเท็จ จึงจะผ่านไปทำคำสั่งอื่นในโปรแกรม ดังรูปที่ 2-12



รูปที่ 2-12 การทำงานของฟังก์ชัน while  
ทิมมา (ดอนสัน ปงผาบ, 2546)

ตัวอย่างที่ 2.4 คำสั่ง while (ตัวแปร);

```

#include <stdio.h>
#include <conio.h>
void main()
{
    int x; x=5;
    clrscr();
    gotoxy(10,1); printf("Program Loop : While ");
    while(x)
  
```

```

    {
        gotoxy(10,5+x);printf("data  x = %d",x);
        x --;
    }

    gotoxy(10,20); printf("End Program");
    getch();
}

```

### ผลการรัน

#### Program Loop : While

data x = 1

data x = 2

data x = 3

data x = 4

data x = 5

End Program

การตรวจสอบเงื่อนไขของคำสั่ง while ในกรณีตรวจสอบ ถ้าเงื่อนไขมีค่าเท่ากับ 0 (ศูนย์) ผลการตรวจสอบของ while จะมีค่าเป็นเท็จทันที

ค่าการนับ x-- ; หมายถึงการลบค่าของ x ที่ละ 1 ค่า  $x = x - 1$ ;

การแสดงผลจะนำค่าของ x ไปร่วมในการกำหนดจุดการแสดงผล ที่ตำแหน่ง gotoxy(10,5+x); เมื่อค่าของ x มีการเปลี่ยนแปลง จุดการแสดงผลก็จะเปลี่ยนตามค่าของ x

## 2.4 งานวิจัยที่เกี่ยวข้อง

P. Soleimani, S. Mirzakuchaki, K. Mohammadi, and M. Bagheri (2011) ได้แนะนำวิธีการออกแบบวงจรซีเควนเขียนแบบซิงโครนัส การใช้ จีเนติกอัลกอริทึมที่เป็นอัลกอริทึมเชิงวิวัฒนาการ มีลักษณะของวงจรที่แตกต่างกัน 2 แบบคือวงจรคอมบินเนชันและวงจรซีเควนเขียน โดยส่วนแรก กำหนดเซลล์อาร์เรย์เป็นค่าอินพุตและเอาต์พุตของวงจรคอมบินเนชัน ร่วมกับ D-Flip Flop (DFF) เท่านั้น ส่วนที่สองกำหนดให้ใช้เกตทั่วไปเป็นอินพุตและกำหนดให้เป็นอินพุตสำหรับ DFF ในลำดับต่อไป สำหรับผลจากการใช้จีเนติกอัลกอริทึมทำให้สามารถลดจำนวนค่าเฉลี่ยของวิวัฒนาการและจำนวนเกตให้น้อยลงได้ มีผู้ที่สนใจในการออกแบบวงจรดิจิทัลได้แบ่งออกเป็น

ส่วนวงจรคอมบินเนชัน

1. Vasicek ใช้ Cartesian Genetic Programming

2. Stomeo ใช้วิธีการดัดแปลงการวิวัฒนาการ

3. Jackson ใช้วิธีการ Genetic Programming

ส่วนวงจรซีเควนเขียน

1. Higuchi ใช้ GA ในการเปลี่ยนสถานะของฟังก์ชัน

2. Monovit สังเคราะห์ตัวตรวจจับความถี่, ตัวตรวจสอบแบบคี่, ตัวนับโมดูล 5 และตัวออกแบบลำดับ

3. Apornewan วิวัฒนาการตัวออกแบบลำดับ, ตัวตรวจจับ “1010”, ตัวนับโมดูล 5

4. Solimon ออกแบบตัวนับขึ้น 3 บิต

5. Shanthi วิวัฒนาการตัวนับโมดูล 6 , วงจร ‘lion’

ผลลัพธ์ วิธีการนี้สามารถลดจำนวนรุ่นและลดจำนวนการใช้เกตลง โดยวิธีที่ 1 จะเพิ่มความเร็วในแต่ละการวิวัฒนาการได้ดีกว่าวิธีที่ 2 และสามารถ ทำหน้าที่ของวงจรครบ 100% และใช้จำนวนเกตที่น้อยในอนาคตจะใช้วิธีการนี้กับวงจรที่ใหญ่ขึ้นและจะพัฒนาไปสู่ภาคอุตสาหกรรมต่อไป

ตารางที่ 2-1 แสดงนักวิจัยที่สนใจในสาขาการออกแบบวงจรดิจิทัล

| Author          | year | Target Application                                                     |
|-----------------|------|------------------------------------------------------------------------|
| A. Thomson[3]   | 1995 | Robotics                                                               |
| C. Manovit[4]   | 1998 | Frequency detector, odd parity detector,module-5 counter, serial adder |
| C.Aporntewan[5] | 2000 | Serial adder, 0101 detector, module-5 counter, Reversible 8-counter    |
| T.Kalganova[2]  | 2004 | Module-4 counter, 1010 detector                                        |
| A.T.Soliman[6]  | 2004 | 3-bit up-counter                                                       |
| A.P.shanthi[7]  | 2009 | Module-6 counter , 'lion' circuit                                      |

ผลลัพธ์ สามารถลดจำนวนรุ่นของการวิวัฒนาการโดยการจำกัดบริเวณใช้ในการคำนวณลง

Ahmed T. Soliman and Hazern M. Abbas (2004) ได้เสนอการค้นคว้าเกี่ยวกับการใช้จินตนาการ เพื่อออกแบบวงจรเชิงโครนัสซีเควนเซียลแบบอัตโนมัติ จุดประสงค์เพื่อศึกษาการออกแบบวงจรที่กำหนดฟังก์ชัน 100 % และใช้จำนวนลอจิกเกทที่น้อยที่สุด โดยการทดลองจะใช้การวัดประสิทธิภาพของตัวจินตนาการอัลกอริทึม และกำหนดค่าผิดพลาดขนาด 3 บิต ผลการทดลองวิธีการจินตนาการอัลกอริทึมมีประสิทธิภาพในการสังเคราะห์วงจรคอมบิเนชันซีเควนเซียล ในเอกสารนำเสนอวิธีการออกแบบวงจรเชิงโครนัสซีเควนเซียลแบบอัตโนมัติหลายจุดประสงค์ โดยแบ่งวิธีการทดลองออกเป็น 2 การทดลองที่แตกต่างกัน คือ วิธีแรกกำหนดการวิวัฒนาการทั้งหมดพร้อมกันและวิธีที่สองวิวัฒนาการเฉพาะส่วนวงจรคอมบิเนชัน จุดประสงค์หลักคือจะใช้เทคนิค Evolvable Hardware เพื่อสังเคราะห์เครื่องมือสำหรับออกแบบวงจรเชิงโครนัสซีเควนเซียลให้ได้ 100% หรือได้จำนวนลอจิกเกทที่น้อยที่สุดที่ทำงานได้ตามหน้าที่ครบ 100 %

ผลลัพธ์ จากผลการทดลองทั้ง 2 แบบ สามารถลดจำนวนรุ่นการวิวัฒนาการและลดจำนวนลอจิกเกทลงได้ โดยการทดลองกับหน่วยความจำใช้ตัว J-K FF และ D-FF ร่วมทดลอง โดย J-K FF จะได้ผลลัพธ์ที่ดีกว่า

Yanyun Tao, Jian Cao, Yuzhen Zhang, Jiajun Lin, Minglu Li (2012) ได้นำเสนอวิธีการ Module-Level Evolvable Hardware (EHW) ใช้สำหรับออกแบบวงจรเชิงโครนัสซีแควนเซียลและลดความซับซ้อนของจำนวนเกตและสายสัญญาณ ขั้นตอนการทำงานเริ่มจากการใช้จินตคณิตอัลกอริทึม (GA) เป็นเครื่องมืออย่างง่ายที่จะทำให้ได้คำตอบเร็ว ซึ่งในช่วงก่อนที่จะมีวิวัฒนาการเกิดขึ้นนั้น EHW จะวิวัฒนาการส่วนข้อค่าประสิทธิภาพวงจรและใช้วิธีการจำนวนมาก เพื่อหาค่าจำนวนบล็อควิวัฒนาการ ซึ่งจะนำฟังก์ชันหรือส่วนท้ายของบล็อกมาใช้ใหม่เพื่อใช้ในการหาค่าวิวัฒนาการของวงจรที่ดีที่สุด เมื่อเริ่มการปฏิบัติ EHW สามารถหาค่า Fitness Function ได้โดยอัตโนมัติ ผลการทดลอง EHW เป็นวิธีที่สามารถหาค่า Convergence time ,Success Rate และ ค่า Fitness Across Generation สูงสุดได้ดีกว่าวิธีอื่นๆ มีนักวิจัยส่วนใหญ่เลือกที่จะวิวัฒนาการวงจรคอมบิเนชันแต่จะมีส่วนน้อยที่จะเลือกทำวงจรซีแควนเซียล เครื่องมือหลักสำหรับออกแบบวงจรดิจิทัลลอจิกเกตทั่วไปที่ได้รับความนิยมได้แก่ Karnaugh Map , Q-M โดยทั้งสองวิธีจะเหมาะสมสำหรับวงจรที่มีไม่เกิน 5-6 ตัวแปร

ความท้าทายในการออกแบบวงจรซีแควนเซียลได้แก่ ส่วนกระบวนการของการวิวัฒนาการ และส่วนความเหมาะสมอื่นที่จะเพิ่มเข้ามาและส่วนเทคนิคที่จะทำแบบอัตโนมัติสำหรับวิวัฒนาการวงจรหาค่าที่เหมาะสม

A. P. Shanthi, L. Karthik Singaram and Ranjani Parthasarathi (2005) ได้เสนอการใช้เทคนิค Developmental Cartesian Genetic Programming (DCGP) โดยจุดประสงค์ระดับแรกของการวิวัฒนาการลดปริมาณความเสี่ยงของวงจรคอมบิเนชันและระดับที่สองคัดออกหรือเพิ่มส่วนประกอบอื่นเข้าไปในวงจร การทดลองจะทดลองกับวงจรตัวนับโมดูล 6 และ ISCA'8 'lion' เพื่อพิสูจน์วงจรที่ได้จากการวิวัฒนาการ การออกแบบวงจรโดยการใช้เทคนิคการวิวัฒนาการมีผู้ที่ให้ความสนใจมากขึ้น วิธีการ Evolvable Hardware (EHW) ใช้ได้ทั้งแบบอนาล็อกและดิจิทัล โดยเฉพาะดิจิทัลจะมีผู้ที่สนใจออกแบบวงจรคอมบิเนชันเป็นส่วนใหญ่ ส่วนวงจรซีแควนเซียลจะมีน้อย 1). Ali เสนอระยะ 4 ขั้นของ GA สำหรับการออกแบบวงจรเชิงโครนัสซีแควนเซียล และมีจำนวนเกตน้อย 2). Apornawan และ Chongstitvatana สังเคราะห์วงจร Finite State Machine (FSM) จากหลายส่วนลำดับอินพุต เอาท์พุท ร่วมกับการใช้เทคนิคการวิวัฒนาการ

ผลการทดลองใช้วิธีการจำลองการทำงานหลังจากที่ได้วงจรที่วิวัฒนาการมาแล้วนั้น จะสามารถใช้งานได้จะพัฒนาไปยังวงจรที่มีความซับซ้อนมากขึ้น ความท้าทายต่อไปในอนาคตคือการหาค่าที่เหมาะสมมากที่สุดสำหรับการออกแบบวงจร

B. ALI, A. E. A. ALMAINI and T. KALGANOVA (2005) ได้เสนออัลกอริทึมเชิงวิวัฒนาการในการออกแบบวงจรเชิงโครนัสซีแควนเซียลลอจิก ที่มีจำนวนเกตน้อย ประกอบด้วย 4 ขั้น ได้แก่ 1.) ใช้ GA กำหนดสภาพปัญหาและคำนวณค่าความเหมาะสมรหัสไบนารีของแต่ละสถานะ และเปลี่ยนค่าตารางของ Finite State Machine (FSM) 2.) กำหนดวงจรย่อยที่ต้องการตามหน้าที่ของวงจร 3.) ประเมินวงจรโดยใช้ Evolvable Hardware (EHW) จากภายนอก และ 4.) นำวงจรมาประกอบด้วยกัน สุดท้ายได้นำผลที่ได้รับไปเทียบกับการใช้วิธีอื่นๆ เช่นการออกแบบด้วยมือ

ตารางที่ 2-2 แสดงนักวิจัยที่สนใจใช้วิธีการ EHW ออกแบบวงจรเชิงโครนัสซีแควนเซียล

| Author                                     | Year         | Type of sequential circuit                                                                                                                                   | Evolving platform          | Target application                                                      | Type of EHW |
|--------------------------------------------|--------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------|-------------------------------------------------------------------------|-------------|
| T Higuchi [14]                             | 1993         | State transition graph                                                                                                                                       |                            | Digital logic circuit                                                   | Extrinsic   |
| H Hemmi [7]                                | 1994         | Digital sequential adder                                                                                                                                     | AdAM system                | Serial Adder                                                            | Extrinsic   |
| A Thomson [11]                             | 1995         | Dynamic state machine (DSM)                                                                                                                                  | Simulator "Mr. Chip robot" | Robotics                                                                | Intrinsic   |
| C. Manovit [10] and P. Chongstitvatana [3] | 1998<br>1999 | Synchronous sequential logic circuits partial input/output sequence [10] and finite-state machine synthesis from multiple partial input/output sequences [3] | PLD, GAL                   | Frequency detector, Odd Parity Detector, Module-5 counter, Serial Adder | Intrinsic   |
| C. Aporniewan et al. [27]                  | 2000         | Learning finite state machine synthesis from partial input/output sequences                                                                                  | PLD, FPGA                  | Serial Adder, 0101 Detector, Module-4 counter, Reversible 8-counter     | Intrinsic   |

Nadia Nedjah and Luiza de Macedo Mourelle (2006) วงจรเชิงโครนัส Finite State Machines มีความสำคัญมากสำหรับการออกแบบดิจิทัลซีแควนเซียล ผู้วิจัยได้เสนอที่จะใช้วิธีการการวิวัฒนาการสังเคราะห์ ที่จะได้ผลลัพธ์ที่มีความเหมาะสมที่จะได้ส่วนประกอบสำหรับความคุมการทำงานให้ได้ผลตามต้องการโดยมีความต้องการอุปกรณ์ประกอบจำนวนน้อย ในเอกสารนี้ได้มุ่งไปยัง 4 ขั้นตอนในกระบวนการออกแบบวงจร เพื่อลดปริมาณลอจิกโดยใช้ GP

ผลลัพธ์ หลังจากวิวัฒนาการวงจรจะมีจำนวนของส่วนประกอบน้อยกว่าหรือเท่ากับที่ออกแบบด้วยมือ

## บทที่ 3

### วิธีการดำเนินการวิจัย

การวิจัยเรื่องการออกแบบวงจรซีเควนเชิงลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ เป็นการวิจัยเชิงทดลอง ได้แก่การทดลองออกแบบวงจรซีเควนเชิงลอจิกด้วยการใช้โปรแกรมที่มีลักษณะการทำงานคล้ายการวิวัฒนาการ โดยการเขียนโปรแกรมด้วยภาษาซีให้มีลักษณะดังกล่าว ผู้วิจัยได้กำหนดขั้นตอนการดำเนินการวิจัยตามลำดับดังนี้

#### 3.1 การกำหนดประชากรเริ่มต้น

การกำหนดประชากรในการออกแบบวงจรซีเควนเชิงลอจิก เป็นส่วนหนึ่งของวิธีการออกแบบวงจรดิจิทัล สำหรับขั้นตอนวิธีการพันธุกรรมนั้น เป็นขั้นตอนวิธีที่ใช้ในการหาคำตอบที่เหมาะสม โดยการเลียนแบบหลักการเลือกประชากรและลูกแบบธรรมชาติ (Natural Selection) และการอยู่รอดของสายพันธุ์เฉพาะที่เรียกว่า การถ่ายทอดพันธุกรรม (Inheritance) เนื่องจากการหาคำตอบที่เหมาะสม ดังนั้นคำตอบที่ได้จึงอาจยังไม่ใช่คำตอบที่ดีที่สุด สำหรับการกำหนดประชากรหรือบางครั้งเรียนกว่าการกำหนดสายพันธุ์เริ่มต้น

โดยทั่วไปการสร้างประชากรเริ่มต้น มักใช้วิธีการสุ่มภายใต้เงื่อนไขที่กำหนด ทั้งนี้ต้องทราบปัญหาของค่าตัวแปรที่ใช้ประเมินค่า กระบวนการของประชากรเริ่มต้นโดยการใช้วิธีการสุ่ม 2 วิธี ได้แก่

3.1.1 สร้างประชากรเริ่มต้นโดยการสุ่มจำนวนการเกิดตัวเลข วิธีนี้ใช้สำหรับการประเมินค่าในทางปฏิบัติหรือใช้กับปัญหาโดยสิ่งที่ไม่ทราบค่าคงอยู่

3.1.2 ต้องทราบปัญหาของค่าตัวแปรที่จะใช้ เพื่อประเมินค่าของการแก้ปัญหาในการสร้างประชากรเริ่มต้น วิธีการนี้จะแก้ปัญหาที่เร็วขึ้น

ในการวิจัยเรื่อง การออกแบบวงจรซีเควนเชิงลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการผู้วิจัยกำหนดประชากรเริ่มต้นด้วยเทคนิค ด้วยการสุ่มเลือกขึ้นมาเพื่อสร้างประชากร (จำนวนโครโมโซม) เป็นค่าพารามิเตอร์ของอัลกอริทึม ได้แก่กำหนดประชากรขึ้นมา กำหนดค่าโครโมโซมเป็นเลขฐาน 2 โดยการสุ่มเลข 0 , 1 เข้าไปในโครโมโซม (ค่าที่สุ่มขึ้นมา) ได้แก่

A : 0110 0100

B : 0010 1100

### 3.2 การหาค่าเหมาะสม

การวัดค่าความเหมาะสม เนื่องจากได้ออกแบบและกำหนดประชากรหรือโครโมโซมเป็นเลขฐานสองที่ได้กำหนดไว้และนำเสนอค่าคำตอบของปัญหาที่จะแก้ไข จึงต้องนำค่าโครโมโซมนั้นมาถอดรหัสก่อน การถอดรหัสคือการแปลงเลขฐานสองให้อยู่ในรูปแบบที่จะสามารถนำมาใช้งานได้ โครโมโซมทุกตัวต้องมีค่าความซึ่งบอกความเหมาะสมที่จะพิจารณาว่าสมควรนำไปสืบสายพันธุ์ต่อหรือไม่ ดังนั้นการแทนค่าอื่นไปในสมการเป้าหมายแล้ว โครโมโซมแต่ละตัวจะแสดงถึงค่าผลลัพธ์ที่ได้ (Fitness Value) โดยอาจเป็นเพียงค่าที่เป็นไปได้ แต่อาจจะไม่ใช่คำตอบที่ดีที่สุดก็ได้ ต่อจากนั้นเป็นขั้นตอนตามกระบวนการของจินตกลอัลกอริทึม โดยการคัดเลือกตามธรรมชาติเพื่อหาค่าที่เหมาะสมที่สุด ด้วยวิธีการสุ่มจับคู่ เมื่อผ่านกระบวนการทางพันธุกรรมแล้ว โครโมโซมทั้งหมดจะถูกประเมินค่าความเหมาะสมของโอกาสที่จะอยู่รอดของแต่ละโครโมโซมซึ่งจะสามารถหาค่าความเหมาะสมได้จากสมการด้านล่างดังนี้

$$\text{fitness}(i) = \frac{f(x_i)}{\sum_{i=1}^n f(x_i)}; \quad i = 1, 2, 3, \dots$$

ทีมา (อภิรักษ์ ขัดวิลาส, 2011)

### 3.3 การคัดเลือกประชากร

ในปัญหาการหาค่าสูงสุดหรือต่ำสุดของฟังก์ชันนั้น Search Space อาจจะมีค่าที่ไม่ต่อเนื่อง (Discontinuities) และบ่อยครั้งที่มีค่าสูงสุด ต่ำสุดหลายๆ ค่า (Sub-Optimum Peaks) ปัญหาดังกล่าวมีความยุ่งยากมากขึ้นเมื่อใช้วิธีแคลคูลัสและอนุพันธ์ของฟังก์ชันในการค้นหาค่าสูงสุดและต่ำสุด (จักรพงษ์ แต้จิตรและสุวรรณ จิตตลดากรรม, 2547 )

กระบวนการ GAs เป็นกระบวนการหาค่าที่ดีที่สุดที่ใช้เทคนิคการสุ่มค้น (Random Sampling Search Procedure) และใช้ทฤษฎีวิวัฒนาการและการอยู่รอดของสิ่งมีชีวิต GAs ค้นหาค่าสูงสุดหรือต่ำสุดของฟังก์ชันโดยการสุ่มชุดของค่าเริ่มต้นกลุ่มหนึ่ง ผ่านกระบวนการ GAs แล้วค้นหาค่าสูงสุดหรือต่ำสุดใน Search Space ไปพร้อมกันทั้งคู่ โดยใช้ค่าที่เหมาะสมที่สุด (fitness) ที่แปลงมาจากฟังก์ชันวัตถุประสงค์ GAs จึงมีข้อได้เปรียบวิธีที่ค้นหาค่าสูงสุด ต่ำสุด จากจุดที่หนึ่งไปจุดที่สองและจุดต่อไปเรื่อยๆ ที่ละจุดและเป็นเทคนิคที่ทำให้โอกาสได้ค่า Local Optima ได้น้อยกว่าวิธีอื่นๆ แม้ไม่เสมอไปที่ GAs จะให้ค่าที่ดีที่สุด

กระบวนการเลือกประชากรที่ดีเพื่อใช้ในการสร้างประชากรหรือโครโมโซมรุ่นถัดไป ผู้วิจัยได้เลือกใช้วิธีการเลือกด้วยล้อรูเล็ต (Roulette Wheel Selection) โดยการพิจารณาจากสัดส่วนของค่าความเหมาะสม เลือกค่าความเหมาะสมมากกว่าจะมีค่าความน่าจะเป็นในการเลือก

Goldberg (1989) ขั้นตอนการคัดเลือกโครโมโซม (Selection Operator) เปรียบเสมือนเครื่องมือในการคัดเลือกว่าโครโมโซมตัวใดจะรอดไปอยู่ใน generation ถัดไป โดยมีตัวคูณที่สำคัญคือค่า probability of selection (P) แบบที่ใช้กันโดยทั่วไปเรียกว่า Proportional Selection

3.3.1 Proportional Selection โอเปอเรเตอร์ที่ใช้คัดเลือกโครโมโซมที่ดีที่สุดตามสัดส่วนของค่า Fitness ของแต่ละโครโมโซมต่อผลรวมของ Fitness ใน Generation ดังนั้นแสดงในสมการข้างล่าง

$$p_i = \frac{f_i}{\sum_{i=1}^n f_i}$$

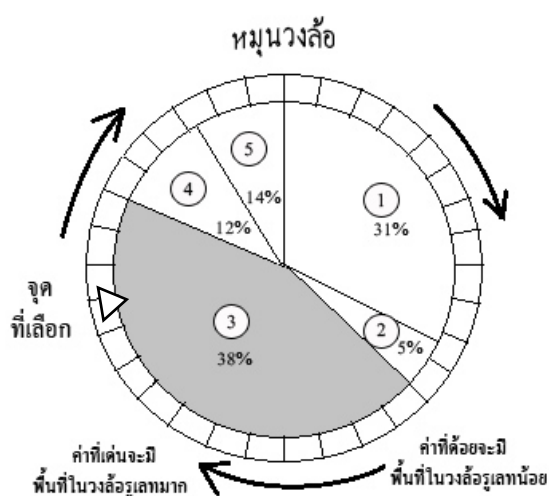
โดยกำหนดให้

$p_i$  = ค่า probability of selection

$f_i$  = เป็นค่า fitness ของโครโมโซม  $i$  ใน Generation นั้นๆ

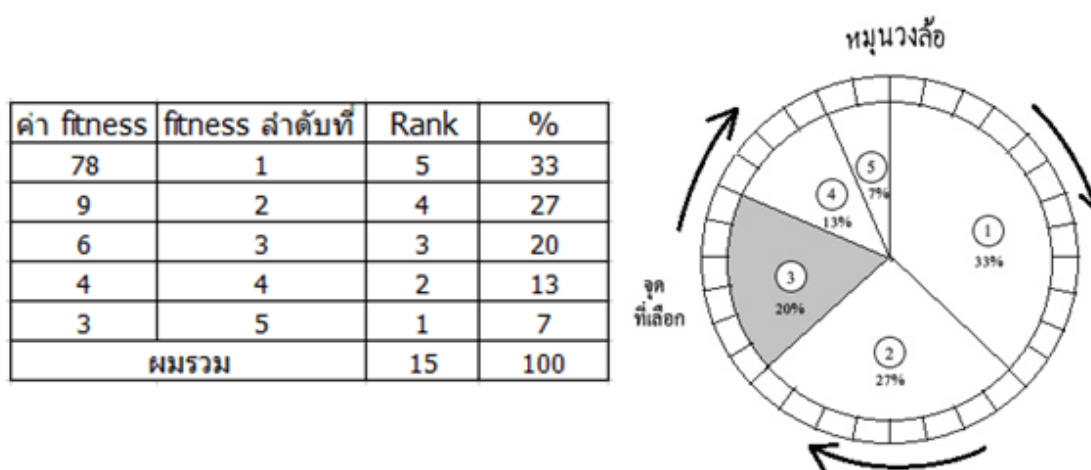
$n$  = จำนวนประชากร โครโมโซมทั้งหมด (Population)

นำค่า  $p_i$  ที่ได้มาจัดเรียงในรูปแบบวงล้อ ทำการสุ่มหมุนวงล้อโดยโครโมโซมที่มีค่าดีที่สุดจะมีโอกาสได้รับเลือกผ่านเข้าไปสู่กระบวนการต่อไป จากการที่ใช้การคัดเลือกแบบหมุนวงล้อทำให้เรียกวิธีนี้ได้ชื่อว่า Roulette Wheel Selection ซึ่งมีลักษณะการคัดเลือกดังรูปที่ 3-1



รูปที่ 3-1 การคัดเลือกโครโมโซมโดยวิธี Proportional Selection

3.3.2 Rank Selection โอเปอเรเตอร์การคัดเลือกโครโมโซมที่ดีที่สุดเพื่อเก็บไว้ใน Generation ถัดไปโดยการจัดลำดับค่า Fitness ของแต่ละโครโมโซมที่ได้ในแต่ละ Generation เพื่อที่ใช้ในกรณีที่โครโมโซมบางโครโมโซมที่มีค่า Fitness เหนือกว่าโครโมโซมอื่น ซึ่งหากใช้วิธี Proportional Selection จะทำให้การคัดเลือกไม่มีความหลากหลาย การใช้วิธี Rank Selection เพื่อที่จะให้การคัดเลือกโครโมโซมที่มี Fitness ต่ำๆ ได้มีโอกาสได้รับการคัดเลือก ดังรูปที่ 3-2



รูปที่ 3-2 การคัดเลือกโครโมโซมโดยวิธี Rank Selection

### 3.3.3 Tournament Selection

Goldberg and Deb (1989) ค้นพบว่าการใช้ Binary Tournament ช่วย Eliminate The Random Noise ใน Selection Process และทำให้ประสิทธิภาพของ GAs ดีขึ้น ในการทำ Binary Tournament Selection โครโมโซมแต่ละตัวใน Population ปัจจุบันจะถูก Copy ให้เป็น 2 ชุด จากนั้น Tournament Population จะถูก Random เพื่อจับคู่กัน (Tournament Pairings) จากนั้นจึงทำการหาค่า Fitness Value ของแต่ละโครโมโซมออกมา ตัวที่ให้ค่า Fitness ที่ดีกว่าถูกคัดไปอยู่ใน Generation ต่อไป ส่วนโครโมโซมที่ให้ค่า Fitness ที่แย่กว่าถูกคัดออก โดยวิธีนี้โครโมโซมที่ดีที่สุดนั้นจะชนะถึง 2 ครั้ง และถูกคัดไปอยู่ใน Generation ต่อไป 2 ตัว ส่วนโครโมโซมตัวที่แย่ที่สุดจะแพ้ 2 ครั้ง และจะถูกคัดออกไป ถ้าหากการ Random จับคู่โครโมโซมเกิดจับคู่โครโมโซมที่มีค่า Fitness เท่ากันต้องทำการ Random ใหม่ ดังรูปที่ 3-3



รูปที่ 3-3 การจัดทำ Tournament Selection

### 3.4 การครอสโอเวอร์

การครอสโอเวอร์หรือขั้นตอนการสลับตำแหน่งของยีน (Crossover Operator)

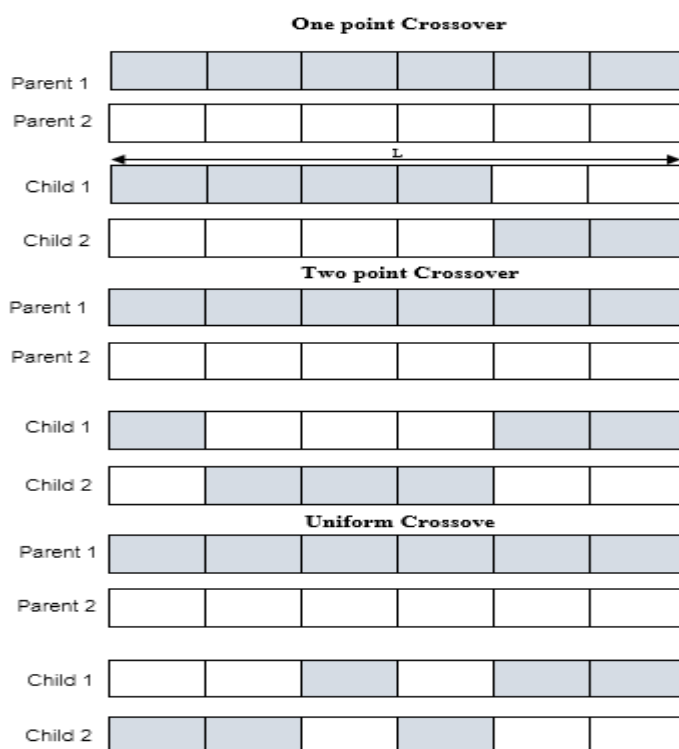
เป็นขั้นตอนที่สำคัญมากอีกขั้นตอนหนึ่งของปัญหาประดิษฐ์ประเภท GAs นี้หากเลยหรือไม่ทำการ Crossover จะทำให้การปฏิบัติการ GAs ไม่ได้ผล หรือไม่อาจเรียกว่าเป็น GAs ได้ต่อไป มีตัวควบคุมคือ Probability of Crossover โดยทั่วไปมีค่าอยู่ในช่วง 0.5 ถึง 0.1 ประเภทของ Crossover จำแนกไว้โดย Goldberg (1989) และ Michalewicz (1992) ว่ามีอยู่ 3 แบบคือ

3.4.1 Crossover 1 ตำแหน่ง (one-point crossover)

3.4.2 Crossover 2 ตำแหน่ง (two-point crossover)

3.4.3 Crossover 3 ตำแหน่ง (uniform crossover)

Crossover 1 ตำแหน่งนั้น มีการแลกเปลี่ยนแถวของยีนระหว่างโครโมโซมพ่อแม่ที่มาจับคู่กัน ณ จุดใดจุดเดียว ซึ่งเกิดจากการสุ่ม (Random) ส่วน Crossover 2 ตำแหน่งนั้นมีการแลกเปลี่ยนแถวของโครโมโซม ณ จุดสุ่ม 2 จุด และการ Crossover หลายตำแหน่งนั้นมีการแลกเปลี่ยนโครโมโซมเกิดขึ้นได้หลายตำแหน่งของยีน ดังรูปที่ 3-4



รูปที่ 3-4 รูปแบบของการ Crossover

### 3.5 การมิวเตชัน

การมิวเตชันหรือขั้นดัดแปลงยีน (Mutation Operator)

เป็นขั้นตอนที่ยีนถูกปรับเปลี่ยนดัดแปลงให้ผิดแผกไปจากโครโมโซมพ่อแม่โดยสิ้นเชิง

ภายใต้การควบคุมของ Probability Of Mutation ดำเนินงานจะใช้ Number Of Mutation Per Chromosome แทนซึ่งสามารถ Converse ได้ดังนี้

$$\text{Probability of mutation} = \text{Number of Mutation per chromosome} / \text{Gene Length}$$

ในระยะแรกๆ ของการพัฒนา GAs นั้น ยีนถูกแสดงค่าเป็นไบนารี การดัดแปลงยีน (Mutation) ก็คือ การเปลี่ยนค่า 0 เป็น 1 หรือในทางกลับกันจาก 1 เป็น 0 ในปัจจุบันยีนอาจเป็นค่าความเป็นจริง (Real Value Coding) มีรูปแบบการดัดแปลงยีนเกิดขึ้นอีกมาก Michalewicz (1992) ได้จำแนกไว้ 3 แบบคือ

3.5.1 uniform mutation

3.5.2 modified uniform mutation

3.5.3 non-uniform mutation

โดย Uniform Mutation ค่าของยีนจะถูกตัดแปลง ภายในค่าพิสัย(Range) ที่กำหนดแต่ Modified Uniform Mutation นั้นยีนจะถูกตัดแปลงโดยค่าคงที่เพียงค่าเดียว การใช้ Uniform Mutation ทั้งสองแบบผลลัพธ์ที่ได้อาจกระทบต่อขั้นตอนการตัดแปลงยีน Michalewicz จึงเสนอว่าการตัดแปลงยีนโดยค่าที่ค่อย ๆ ลดลงเมื่อ Generation ค่อย ๆ เพิ่มขึ้นจะได้ผลดีกว่าเรียกว่า Non-Uniform Mutation ตัวอย่างดังรูปที่ 3-5

| ก่อนตัดแปลงยีน |   |   |   |   |   |   |   | หลังตัดแปลงยีน |   |   |   |   |   |   |   |
|----------------|---|---|---|---|---|---|---|----------------|---|---|---|---|---|---|---|
| โครโมโซมที่ 1  | 0 | 1 | 8 | 5 | 5 | 2 | 3 | โครโมโซมที่ 1  | 1 | 1 | 8 | 5 | 4 | 2 | 3 |
| โครโมโซมที่ 2  | 1 | 1 | 5 | 3 | 6 | 2 | 1 | โครโมโซมที่ 2  | 1 | 1 | 4 | 4 | 6 | 2 | 1 |
| โครโมโซมที่ 3  | 0 | 0 | 5 | 4 | 4 | 4 | 3 | โครโมโซมที่ 3  | 0 | 0 | 5 | 4 | 4 | 4 | 2 |
| โครโมโซมที่ 4  | 1 | 2 | 7 | 5 | 8 | 2 | 1 | โครโมโซมที่ 4  | 1 | 1 | 7 | 5 | 8 | 2 | 1 |
| โครโมโซมที่ 5  | 1 | 1 | 7 | 2 | 4 | 2 | 2 | โครโมโซมที่ 5  | 0 | 1 | 7 | 2 | 4 | 2 | 2 |
| โครโมโซมที่ 6  | 0 | 1 | 6 | 1 | 5 | 1 | 3 | โครโมโซมที่ 6  | 0 | 1 | 5 | 2 | 5 | 1 | 3 |
| โครโมโซมที่ 7  | 2 | 0 | 2 | 0 | 8 | 1 | 2 | โครโมโซมที่ 7  | 2 | 0 | 2 | 0 | 7 | 1 | 1 |
| โครโมโซมที่ 8  | 0 | 2 | 3 | 6 | 3 | 2 | 2 | โครโมโซมที่ 8  | 0 | 3 | 3 | 6 | 3 | 2 | 2 |

รูปที่ 3-5 ตัวอย่างขั้นตอนการตัดแปลงยีน

### 3.6 การกำหนดค่าเริ่มต้นลอจิกเกตสำหรับดำเนินการ

การออกแบบวงจรซีเควเนเชียลได้กำหนดให้วงจรประกอบด้วยส่วนที่เป็นวงจรคอมบินเนชัน และส่วนที่เป็นหน่วยความจำ ในส่วนที่เป็นลอจิกเกตนั้นกำหนดไว้ดังตารางที่ 3-1

ตารางที่ 3-1 กำหนดค่าลอจิกเกตสำหรับดำเนินการ

| ตำแหน่งบิต | ลอจิกเกต |
|------------|----------|
| 0          | Wire 1   |
| 1          | Wire 2   |
| 2          | AND      |
| 3          | OR       |
| 4          | NOT      |
| 5          | NAND     |
| 6          | NOR      |
| 7          | EXOR     |
| 8          | EXNOR    |
| 9          | MUL      |

### 3.7 เครื่องมือที่ใช้ในการวิจัย

เครื่องมือที่ใช้ในการวิจัย ผู้วิจัยได้แบ่งเครื่องมือออกเป็น 2 ส่วนดังนี้

3.7.1 ชุดโปรแกรมการวิเคราะห์วงจรซีเควเนเชียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ โดยใช้โปรแกรมภาษาซี

3.7.2 ชุดทดลองดิจิทัล ประกอบด้วย แผงวงจร อุปกรณ์ไอซี สายสัญญาณและส่วนการแสดงผล

### 3.8 การเก็บรวบรวมข้อมูล

ในการเก็บรวบรวมข้อมูล ผู้วิจัยทำการเก็บข้อมูลดังขั้นตอนดังนี้

เนื่องจากการวิจัยนี้เป็นการวิจัยภายในมหาวิทยาลัยราชภัฏเพชรบูรณ์ ผู้วิจัยได้นำเครื่องมือในการวิจัย วงจรที่ออกแบบด้วยวิธีขั้นตอนเชิงวิวัฒนาการและบันทึกผลการทดลองลงตารางในบทที่ 4

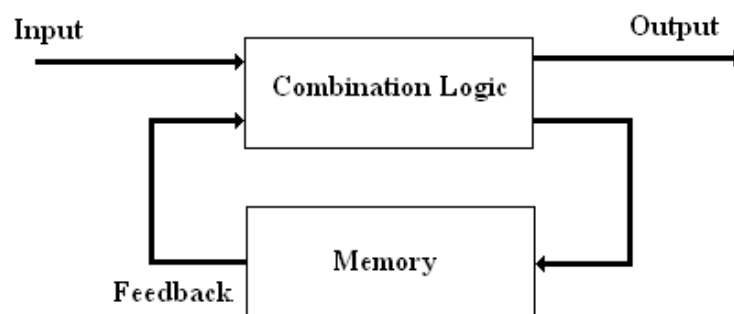
## บทที่ 4

### ผลการวิจัย

การวิจัยเรื่อง การออกแบบวงจรซีเควเนชียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ ผู้วิจัยจะนำเสนอผลการวิเคราะห์ข้อมูลดังนี้

#### 4.1 ผลการวิเคราะห์การออกแบบวงจรซีเควเนชียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ

ผลการวิเคราะห์ข้อมูลการออกแบบวงจรซีเควเนชียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ ด้วยโปรแกรมภาษาซี การกำหนดโครงสร้างการเข้ารหัสโครโมโซม เข้าสู่แบบบิตสตริง (Bit string) ในการประมวลผลแบบเจเนติกอัลกอริทึม (GAs) การประมวลผลวงจรจะแบ่งออกเป็น 2 ส่วนคือ วงจรคอมบิเนชันและส่วนหน่วยความจำ ดังรูปที่ 4-1



รูปที่ 4-1 วงจรคอมบิเนชันและหน่วยความจำ

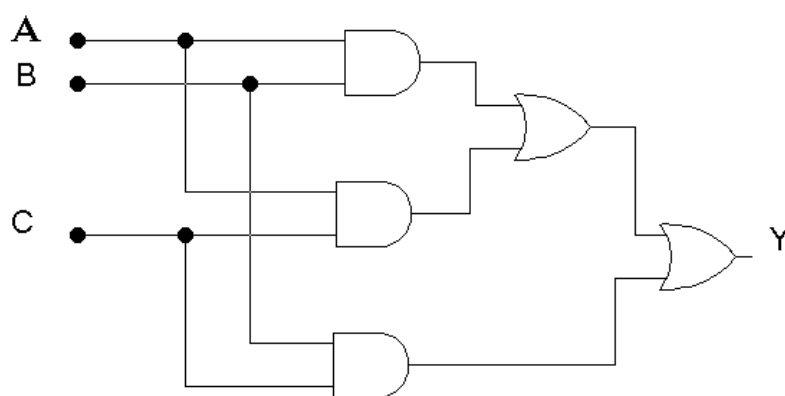
ผลการทดลอง ผู้วิจัยกำหนดประชากรครั้งแรกที่  $N = 10$  ขนาดของการครอสโอเวอร์ที่ร้อยละ 70 (0.7) และค่ามิวเตชัน 0.8 ผลการทดลองวงจร ผู้วิจัยกำหนดไว้ 2 ส่วนคือวงจรคอมบิเนชันและวงจรซีเควเนชียลได้ผลการวิวัฒนาการดังนี้

ตารางที่ 4-1 แสดงเอาต์พุตฟังก์ชันและจำนวนเกตที่ออกแบบด้วยวิธีปกติ

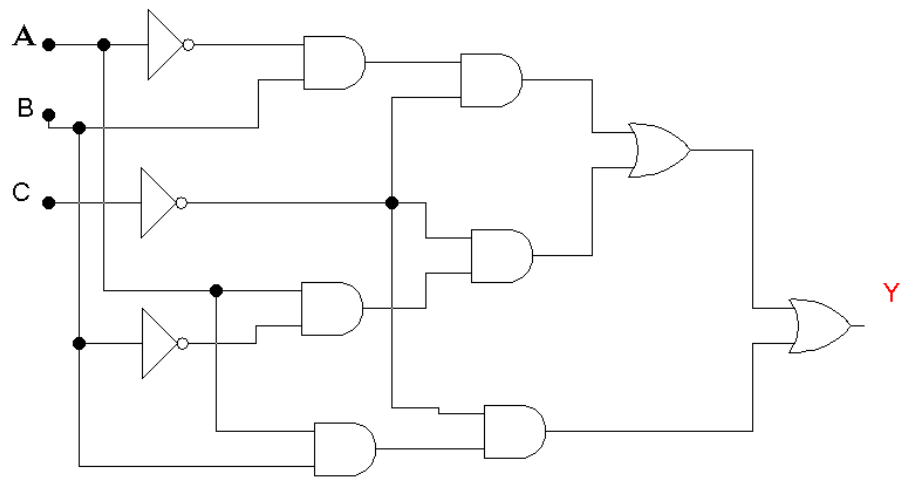
| ลำดับวงจรที่ | เอาต์พุตฟังก์ชัน                                                                                                        | จำนวนเกต |
|--------------|-------------------------------------------------------------------------------------------------------------------------|----------|
| 1            | $AB + AC + BC$                                                                                                          | 5        |
| 2            | $\overline{A}B\overline{C} + A\overline{B}\overline{C} + AB\overline{C}$                                                | 9        |
| 3            | $D_1 = \overline{Y}_1(X + Y_2), D_2 = (\overline{Y}_1 + X), CK_1 = Y_2X, CK_2 = X + Y_2, Z = Y_1Y_2X$                   | 10       |
| 4            | $D_1 = Y_1 + X\overline{Y}_2, D_2 = X + (\overline{Y}_2 + X), CK_1 = X + Y_2, CK_2 = Y_1X, Z = (\overline{Y}_1 + X)Y_2$ | 11       |

ผลการวิเคราะห์ข้อมูลการออกแบบวงจรซีเควนเซียลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ ผลจากตารางที่ 4-1 พบว่าค่าเอาต์พุตฟังก์ชันและจำนวนเกตที่ออกแบบด้วยวิธีปกติจะมีขนาดที่แตกต่างกันออกไปโดยวงจรที่ 1 และ 2 เป็นวงจรคอมบินเนชันทั่วไปจะมีความซับซ้อนน้อยโดยจำนวนของเกตที่ใช้จะไม่มากนัก วงจรที่ 3 และ 4 เป็นวงจรซีเควนเซียลที่มีตัวตรวจสอบน้อยแต่ก็มีปริมาณของเกตมากกว่าวงจรคอมบินเนชันทั่วไป

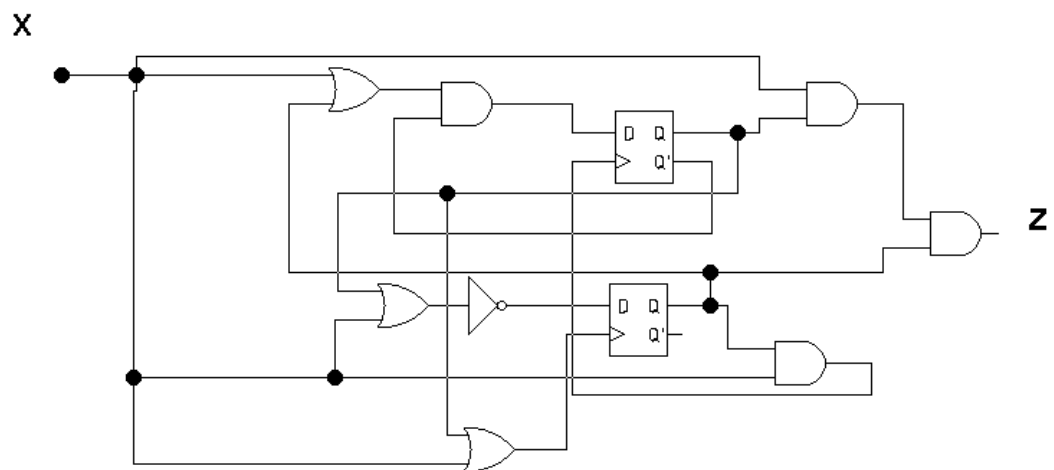
จากค่าในผลลัพธ์ของวงจรลอจิกเกตที่ได้ในตารางที่ 4-1 ผู้วิจัยได้นำมาเขียนวงจรให้เห็นภาพที่ชัดเจนขึ้นแสดงในรูปที่ 4-2 ถึง 4-5 ดังนี้



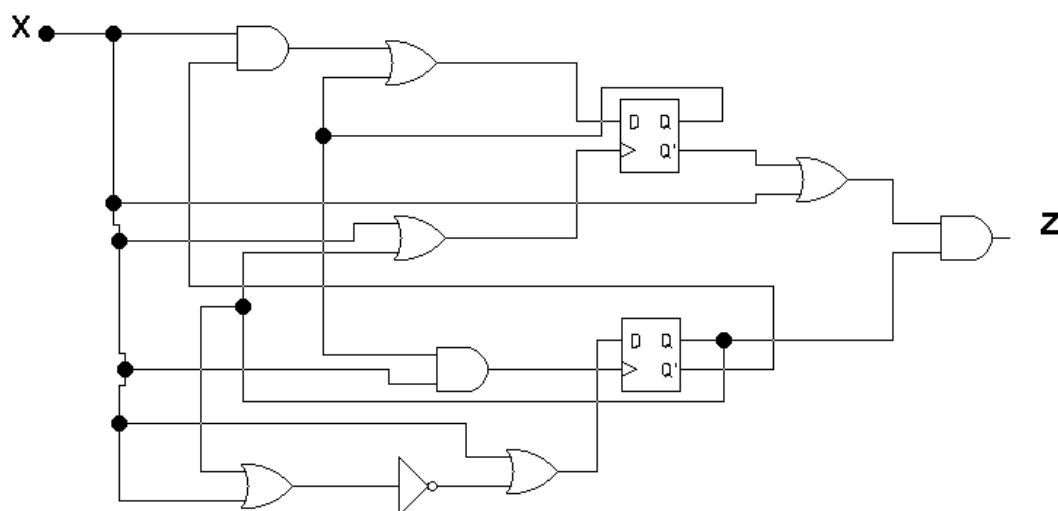
รูปที่ 4-2 วงจรลอจิกเกต  $AB+AC+BC$



รูปที่ 4-3 วงจรลอจิกเกท  $\overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC\overline{C}$



รูปที่ 4-4 วงจรลอจิกเกท  $D_1 = \overline{Y}_1(X + Y_2)$ ,  $D_2 = (\overline{Y}_1 + \overline{X})$ ,  $CK_1 = Y_2 X$ ,  $CK_2 = X + Y_2$ ,  $Z = Y_1 Y_2 X$



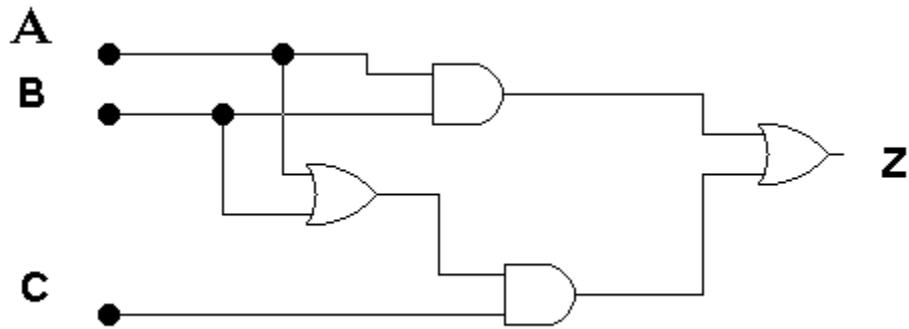
รูปที่ 4-5 วงจรลอจิกเกท  $D_1 = Y_1 + X\bar{Y}_2$ ,  $D_2 = X + (\bar{Y}_1 + \bar{X})\bar{Y}_2$ ,  $CK_1 = X + Y_2$ ,  $CK_2 = Y_1 X$ ,  
 $Z = (\bar{Y}_1 + \bar{X})Y_2$

ตารางที่ 4-2 แสดงเอาต์พุตฟังก์ชันและจำนวนเกตที่ออกแบบด้วยวิธีเชิงวิวัฒนาการ

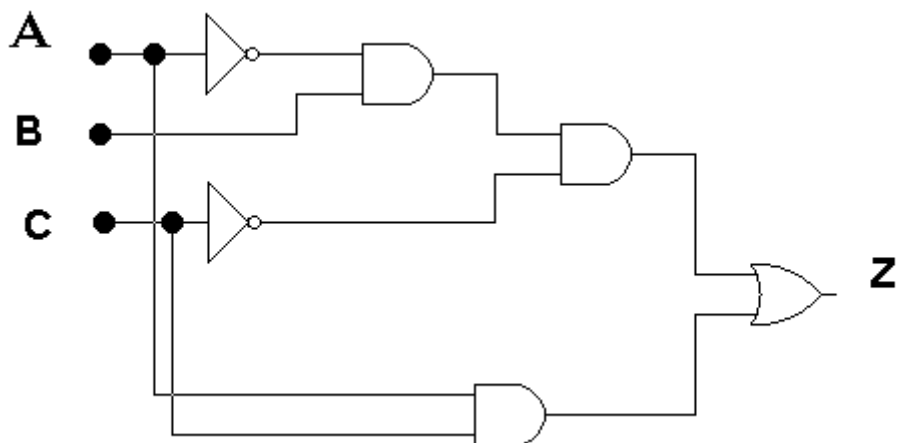
| ลำดับวงจรที่ | เอาต์พุตฟังก์ชัน                                                                           | จำนวนเกต |
|--------------|--------------------------------------------------------------------------------------------|----------|
| 1            | $A B + (A+B) C$                                                                            | 4        |
| 2            | $\bar{A} B \bar{C} + A \bar{C}$                                                            | 6        |
| 3            | $D_1 = \bar{Y}_1$ , $D_2 = \bar{Y}_1$ , $CK_1 = Y_2 X$ , $CK_2 = X$ , $Z = Y_1 Y_2 X$      | 5        |
| 4            | $D_1 = Y_1 + X\bar{Y}_2$ , $D_2 = X$ , $CK_1 = CK_2 = CK$ , $Z = (\bar{Y}_1 + \bar{X})Y_2$ | 7        |

จากตารางที่ 4-2 ค่าเอาต์พุตฟังก์ชันและจำนวนเกตที่ออกแบบด้วยวิธีเชิงวิวัฒนาการโดยหลักจากใช้โปรแกรมที่ได้พัฒนาขึ้นมาแล้วนำมาประมวลผลค่าวงจรด้วยวิธีการวิวัฒนาการแล้วได้ค่าจำนวนเกตที่แสดงผลเอาต์พุตเหมือนกับการออกแบบวงจรปกติและมีจำนวนเกตน้อยที่สุดแล้ว

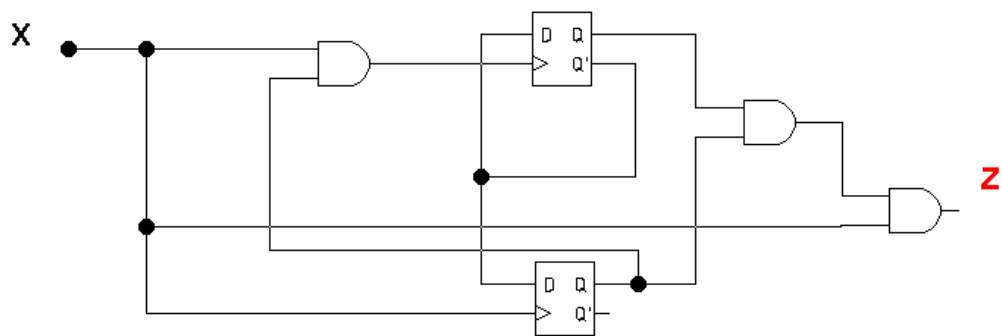
จากค่าในผลลัพธ์ของวงจรลอจิกเกตที่ได้ในตารางที่ 4-1 ผู้วิจัยได้นำมาเขียนวงจรให้เห็นรูปที่ชัดเจนแสดงในรูปที่ 4-6- 4-9 และได้ทดลองต่อวงจรจากการวิวัฒนาการจริงแสดงดังรูปที่ 4-10 ถึง 4-12



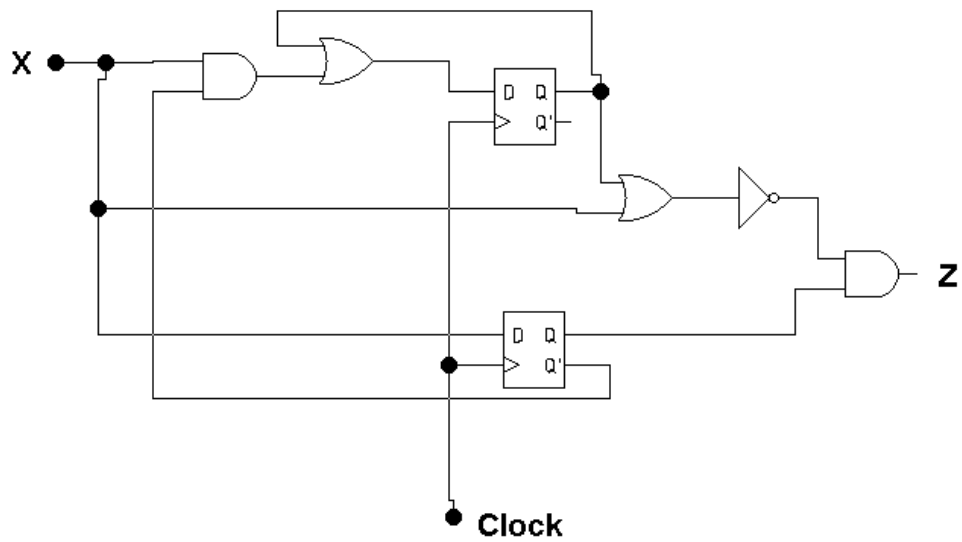
รูปที่ 4-6 วงจรลอจิกเกต  $AB + (A+B)C$



รูปที่ 4-7 วงจรลอจิกเกต  $\bar{A}B\bar{C} + A\bar{C}$



รูปที่ 4-8 วงจรลอจิกเกท  $D_1 = \bar{Y}_1$ ,  $D_2 = \bar{Y}_1$ ,  $CK_1 = Y_2 X$ ,  $CK_2 = X$ ,  $Z = Y_1 Y_2 X$



รูปที่ 4-9 วงจรลอจิกเกท  $D_1 = Y_1 + X\bar{Y}_2$ ,  $D_2 = X$ ,  $CK_1 = CK_2 = CK$ ,  $Z = (\bar{Y}_1 + \bar{X})Y_2$

## 4.2 ผลการวิเคราะห์ประสิทธิภาพของวงจรซีเควนเซียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ

ตารางที่ 4-3 เปรียบเทียบประสิทธิภาพของวงจรที่ออกแบบด้วยวิธีปกติและวิธีขั้นตอนเชิงวิวัฒนาการ

| ลำดับวงจรที่ | การออกแบบวงจร |                           | ผลต่าง | ร้อยละการเปลี่ยนแปลง (%) |
|--------------|---------------|---------------------------|--------|--------------------------|
|              | วิธีปกติ      | วิธีขั้นตอนเชิงวิวัฒนาการ |        |                          |
| 1            | 5             | 4                         | 1      | +20.00                   |
| 2            | 9             | 6                         | 3      | +33.33                   |
| 3            | 10            | 5                         | 5      | +50.00                   |
| 4            | 11            | 7                         | 4      | +36.36                   |

ผลการวิเคราะห์ประสิทธิภาพการออกแบบวงจรซีเควนเซียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการพบว่า จากตารางที่ 4-3 ผลการเปรียบเทียบประสิทธิภาพของวงจรที่ออกแบบด้วยวิธีการปกติและวิธีการขั้นตอนเชิงวิวัฒนาการปรากฏว่า การออกแบบวงจรด้วยวิธีการขั้นตอนเชิงวิวัฒนาการสามารถลดปริมาณเกตที่ใช้ประกอบสำหรับการสร้างวงจรลงได้สูงสุดถึง 50 % แต่วงจรที่ลดได้นั้นจะมีปัจจัยที่ต้องนำมาพิจารณาร่วมคือหาปริมาณวงจรที่ใช้เกตน้อยจะแม้จะใช้วิธีการขั้นตอนเชิงวิวัฒนาการก็จะลดปริมาณเกตได้ไม่มาก

ตารางที่ 4-4 เปรียบเทียบผลการวิวัฒนาการวงจรที่ 1

| จำนวนประชากร | จำนวนรุ่นวิวัฒนาการ | จำนวนเกตสุดท้าย |
|--------------|---------------------|-----------------|
| 2            | 4352                | 5               |
| 4            | 2566                | 7               |
| 10           | 574                 | 4               |
| 20           | 251                 | 6               |
| 30           | 124                 | 5               |

ตารางที่ 4-5 เปรียบเทียบผลการพัฒนาการวงจรที่ 2

| จำนวนประชากร | จำนวนรุ่นพัฒนาการ | จำนวนเกทสุดท้าย |
|--------------|-------------------|-----------------|
| 2            | 6384              | 9               |
| 4            | 4636              | 6               |
| 10           | 1204              | 7               |
| 20           | 681               | 8               |
| 30           | 421               | 6               |

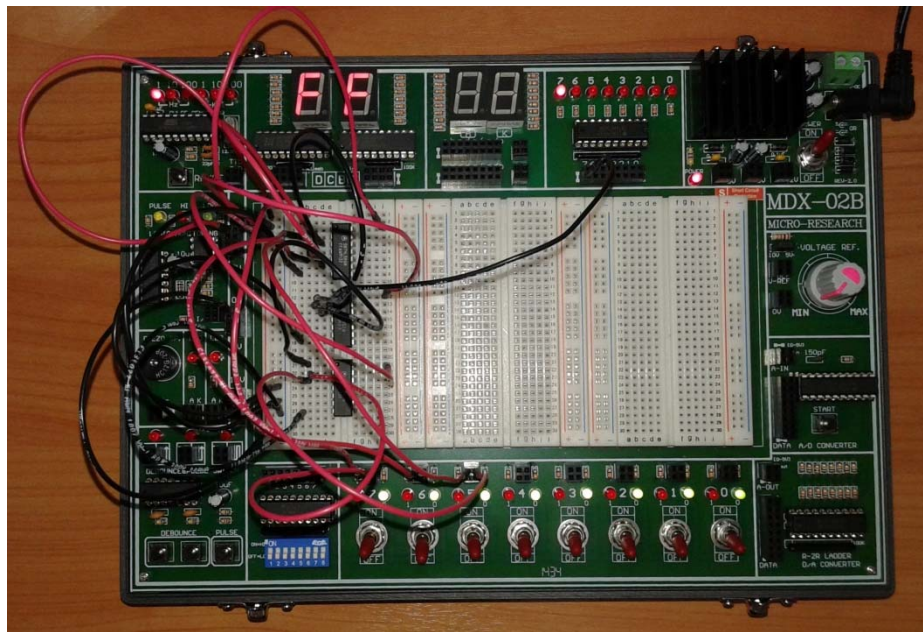
ตารางที่ 4-6 เปรียบเทียบผลการพัฒนาการวงจรที่ 3

| จำนวนประชากร | จำนวนรุ่นพัฒนาการ | จำนวนเกทสุดท้าย |
|--------------|-------------------|-----------------|
| 2            | 9651              | 8               |
| 4            | 6526              | 6               |
| 10           | 1564              | 7               |
| 20           | 858               | 6               |
| 30           | 664               | 5               |

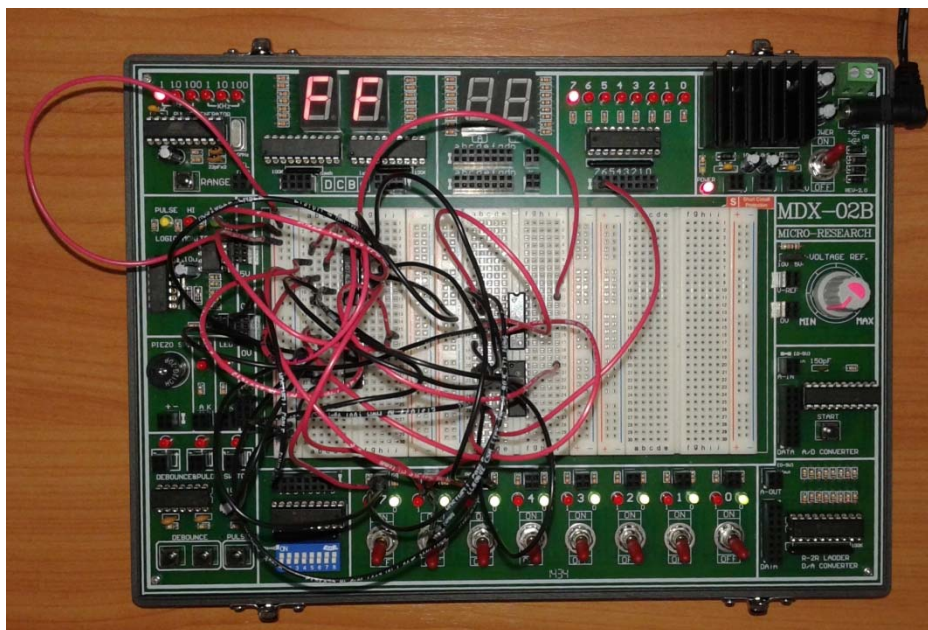
ตารางที่ 4-7 เปรียบเทียบผลการพัฒนาการวงจรที่ 4

| จำนวนประชากร | จำนวนรุ่นพัฒนาการ | จำนวนเกทสุดท้าย |
|--------------|-------------------|-----------------|
| 2            | 12142             | 11              |
| 4            | 8536              | 9               |
| 10           | 7174              | 6               |
| 20           | 4052              | 7               |
| 30           | 1204              | 8               |

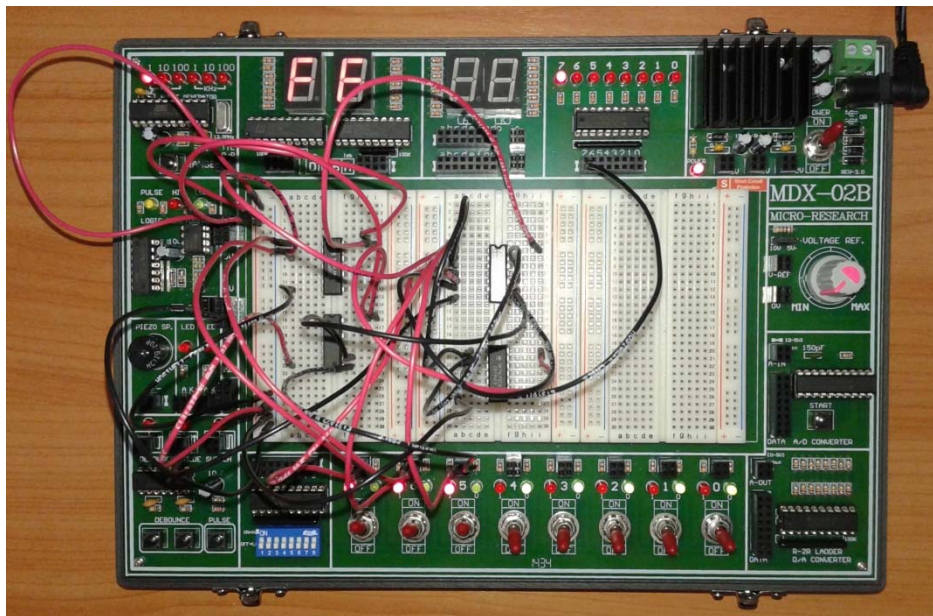
จากตารางที่ 4-4 ถึง 4-6 ผู้วิจัยกำหนดให้จำนวนประชากรที่ใช้ในการทดลองมีปริมาณที่เท่ากันแต่จำนวนรุ่นของการพัฒนาการไม่เท่ากันขึ้นอยู่กับปริมาณวงจรที่นำมาพัฒนาการและจำนวนเกทที่ได้กำหนดไว้แล้วดังตารางที่ 3-1



รูปที่ 4-10 การต่อวงจรที่ 1  $F(A,B,C) = AB + (A+B)C$



รูปที่ 4-11 การต่อวงจรที่ 2  $F(A,B,C) = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{C}$



รูปที่ 4-12 การต่อวงจรที่  $3 D_1 = \overline{Y}_1$  ,  $D_2 = \overline{Y}_1$  ,  $CK_1 = Y_2 X$  ,  $CK_2 = X$  ,  $Z = Y_1 Y_2 X$

จากรูปที่ 4-10 ถึง 4-12 ผู้วิจัยได้นำวงจรที่ได้ออกแบบด้วยวิธีการวิวัฒนาการนำมาต่อวงจรจริง และได้ผลลัพธ์ตรงกับที่ออกแบบด้วยวิธีการปกติ แต่ปริมาณการใช้เกตจำนวนน้อยกว่า

## บทที่ 5

### สรุปผล อภิปรายผลและข้อเสนอแนะ

การวิจัยเรื่อง การออกแบบวงจรซีเควนเชียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ ผู้วิจัยได้นำเสนอผลการวิเคราะห์ข้อมูลและสรุปผลการวิจัยดังต่อไปนี้

#### 5.1 สรุปผลการวิจัย

จากผลการทดลอง สามารถสรุปผลการวิจัยได้ดังนี้

ผลการออกแบบวงจรซีเควนเชียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการ ผู้วิจัยแบ่งวงจรที่ออกแบบเป็น 2 วงจรคือวงจรคอมบินเนชันและวงจรซีเควนเชียล โดยที่วงจรซีเควนเชียลประกอบด้วยวงจรคอมบินเนชันร่วมกับหน่วยความจำ วงจรที่ออกแบบไว้ทั้งหมด 4 วงจร โดยที่ทั้ง 4 วงจรนั้นได้เปรียบเทียบกับวิธีการออกแบบและประสิทธิภาพของวงจรดิจิทัลกับวิธีแบบปกติคือการใช้วิธีการคาร์นอร์แมป ผลการออกแบบวงจรดังตารางที่ 4-3 ในวงจรที่ 1 วิธีการปกติจะใช้เกททั้งหมด 5 ตัว ส่วนวิธีการขั้นตอนเชิงวิวัฒนาการใช้เกท 4 ตัว จำนวนเกตลดลง 1 ตัวคิดเป็นร้อยละ 20 วงจรที่ 2 วิธีการปกติจะใช้เกททั้งหมด 9 ตัว ส่วนวิธีการขั้นตอนเชิงวิวัฒนาการใช้เกท 6 ตัว จำนวนเกตลดลง 3 ตัวคิดเป็นร้อยละ 33.33 วงจรที่ 3 วิธีการปกติจะใช้เกททั้งหมด 10 ตัว ส่วนวิธีการขั้นตอนเชิงวิวัฒนาการใช้เกท 5 ตัว จำนวนเกตลดลง 5 ตัวคิดเป็นร้อยละ 50 วงจรที่ 4 วิธีการปกติจะใช้เกททั้งหมด 11 ตัว ส่วนวิธีการขั้นตอนเชิงวิวัฒนาการใช้เกท 7 ตัว จำนวนเกตลดลง 4 ตัวคิดเป็นร้อยละ 36.36 จะเห็นว่าวิธีการขั้นตอนเชิงวิวัฒนาการที่นำมาใช้ สามารถที่จะลดปริมาณการใช้เกตลงแต่ผลลัพธ์ที่ได้จากการต่อวงจรยังคงเหมือนเดิม แต่จากการทดลอง วงจรที่ออกแบบนั้นจำนวนเกตที่ลดลง จะมีปัจจัยที่ต้องนำมาพิจารณาร่วมคือหาปริมาณวงจรที่ใช้เกตน้อยจะแม้จะใช้วิธีการขั้นตอนเชิงวิวัฒนาการก็จะลดปริมาณเกตได้ไม่มาก

สำหรับประสิทธิภาพของวงจรจะมีผลลัพธ์การทำงานเหมือนกับวิธีการปกติได้ผลลัพธ์ตรงกันแต่ใช้จำนวนเกตประกอบวงจรมีน้อยกว่า

## 5.2 อภิปรายผล

จากผลการวิเคราะห์ข้อมูลในตารางที่ 4-3 จะพบว่า หลังจากการใช้วิธีการขั้นตอนเชิงวิวัฒนาการแล้ว ประสิทธิภาพของวงจรมีผลลัพธ์การทำงานเหมือนกับวิธีการปกติได้ผลลัพธ์ตรงกัน แต่ใช้จำนวนเกตประกอบวงจรน้อยกว่า P. Soleimani, S. Mirzakuchaki, K. Mohammadi, and M. Bagheri (2011) วงจรที่ออกแบบสามารถทำหน้าที่ของวงจรครบ 100% เหมือนวิธีการปกติและใช้จำนวนเกตน้อย Ahmed T. Soliman and Hazern M. Abbas (2004) ผลลัพธ์จากการทดลองทั้ง 2 แบบ สามารถลดจำนวนรูนการวิวัฒนาการและลดจำนวนลอจิกเกตลงได้ โดยการทดลองกับหน่วยความจำใช้ตัว J-K FF และ D-FF ร่วมทดลอง โดย J-K FF จะได้ผลลัพธ์ที่ดีกว่า

ปัจจัยที่จะมีผลต่อการลดปริมาณเกตที่ใช้ในการออกแบบวงจรนั้นคือขนาดวงจรหากวงจรมีขนาดเล็กจะใช้วิธีการวิวัฒนาการหรือวิธีการอื่นก็อาจจะไม่สามารถลดลงได้แต่หากวงจรมีขนาดใหญ่ขึ้น การใช้วิธีการขั้นตอนเชิงวิวัฒนาการจะสามารถลดปริมาณเกตที่ใช้ประกอบวงจรลงได้มาก ส่วนรูนของการวิวัฒนาการจะขึ้นอยู่กับขนาดของประชากรที่กำหนดไว้หากกำหนดรูนไว้น้อยจะต้องวิวัฒนาการจำนวนมากแต่หากกำหนดประชากรไว้มากจำนวนรูนที่วิวัฒนาการจะมีจำนวนน้อยลง

## 5.3 ข้อเสนอแนะ

การออกแบบวงจรซีเควนเชียลลอจิกด้วยวิธีขั้นตอนเชิงวิวัฒนาการนั้น การนำไปใช้ประโยชน์จะสามารถนำไปใช้ร่วมกับวงจรดิจิทัลแบบอื่นๆ ที่ประกอบเป็นชิ้นงานหรือนำไปใช้สร้างโครงงานวิจัยสำหรับนักศึกษาที่ต้องการประหยัดงบประมาณแต่สามารถที่จะทำงานได้ครบตามผลลัพธ์ที่กำหนดไว้ สำหรับการวิจัยในอนาคตจะใช้วิธีการขั้นตอนเชิงวิวัฒนาการร่วมในการออกแบบวงจรดิจิทัลที่มีขนาดใหญ่ขึ้น

## บรรณานุกรม

- จักรพงษ์ แต่วิจิตรและสุวัฒนา จิตตผลดากร. บทความวิจัยการปรับปรุงกระบวนการหาคำตอบของวิธีเจเน็ติกอัลกอริทึมสำหรับการจัดการอ่างเก็บน้ำ. [online]. 2547.  
แหล่งที่เข้าถึง : [http://pindex.ku.ac.th/file\\_research/we90.doc](http://pindex.ku.ac.th/file_research/we90.doc). [22 มีนาคม 2557]
- ณรงค์ บวบทอง. เอกสารคำสอนวิชา วฟ 320 การออกแบบวงจรดิจิทัล. [online]. 2548.  
แหล่งที่เข้าถึง : <http://narong.ece.engr.tu.ac.th/digital/index.html>. [10 ตุลาคม 2557].
- ดอนสัน ปงผาบ. การเขียนโปรแกรมภาษาซีในงานควบคุม . ท.กรุงเทพฯ : สำนักพิมพ์ ส.ส. พิมพ์ครั้งที่ 2. 2546.
- บ้งอร กลับบ้านเกาะ. ผลงานวิจัยเรื่องการค้นคืนสารสนเทศออนไลน์โดยใช้เจเน็ติกอัลกอริทึม. [online]. 2553. แหล่งที่เข้าถึง : [http://www.nectec.or.th/NTJ/No7/papers/No7\\_full\\_1.pdf](http://www.nectec.or.th/NTJ/No7/papers/No7_full_1.pdf). [11 สิงหาคม 2558].
- จิระศักดิ์ สิทธิกร. เอกสารประกอบการสอน Advance digital. [online]. 2549. แหล่งที่เข้าถึง : <http://www.kmitl.ac.th/~ksjirasa/Lecture/AdvDigital/lec09.pdf>. [20 กรกฎาคม 2558].
- อภิรักษ์ ชัดวิลาส. บทความวิชาการ การประยุกต์วิธีเชิงพันธุกรรมสำหรับปัญหาการหาค่าที่เหมาะสมที่สุด. สาขาวิชาวิศวกรรมเครื่องกล คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี จังหวัดตาก. 2011.
- Ahmed T. Soliman and Hazern M. Abbas. SYNCHRONOUS SEQUENTIAL CIRCUITS DESIGN USING EVOLUTIONARY ALGORITHMS. 2004.
- A. P. Shanthi, L. Karthik Singaram and Ranjani Parthasarathi. "Evolution of Asynchronous Sequential Circuits", Proceedings of the 2005 NASA/DoD Conference of Evolution Hardware (EH'05). 2005.
- B. ALI, A. E. A. ALMAINI and T. KALGANOVA. "Evolutionary Algorithms and Their Use in the Design of Sequential Logic Circuits", Genetic Programming and Evolvable Machines, 5, 11–29, 2004© 2004 Kluwer Academic Publishers. Manufactured in The Netherlands, 2005.
- Goldberg, D.E. Genetic Algorithms in Search, Optimization, and Machine Learning. The University of Alabama. Massachusetts : Addison-Wesley Publishing. 1989.
- Nadia Nedjah and Luiza de Macedo Mourelle, Member, IEEE. "Evolutionary Synthesis of Synchronous Finite State Machines", IEEE. 2006.

P. Soleimani, S. Mirzakuchaki, K. Mohammadi, and M. Bagheri. A Novel Evolutionary Design of Sequential Logic Circuitsby Using Genetic Algorithm. International Journal of Modeling and Optimization ,Vol.1, No.3, August 2011. 2011.

Yanyun Tao, Jian Cao, Yuzhen Zhang, Jiajun Lin, Minglu Li. Using Module-level Evolvable Hardware Approach in Design of Sequential Logic Circuits. WCCI 2012 IEEE World Congress on Computational Intelligence. 2012.

## ประวัติคณะผู้วิจัย

- ชื่อ - นามสกุล นายสนธยา วันชัย  
Mr. Sontaya Wanchai
- หมายเลขบัตรประจำตัวประชาชน 3670300657853
- ตำแหน่งปัจจุบัน อาจารย์
- ตำแหน่งทางวิชาการ อาจารย์
- หน่วยงานและสถานที่ติดต่อได้สะดวก  
สาขาเทคโนโลยีอิเล็กทรอนิกส์  
คณะเทคโนโลยีการเกษตรและเทคโนโลยีอุตสาหกรรม  
มหาวิทยาลัยราชภัฏเพชรบูรณ์ อ.เมือง จ.เพชรบูรณ์ 67000  
โทร. 0-5671-7100 ต่อ 1488  
E-mail : pansiriwat@hotmail.com
- ประวัติการศึกษา  
ก.อ.ม. วิศวกรรมไฟฟ้าสื่อสาร  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- สาขาวิชาที่มีความชำนาญพิเศษ  
อิเล็กทรอนิกส์และคอมพิวเตอร์
- ประสบการณ์ที่เกี่ยวข้องกับการบริหารงานวิจัย